



UNIVERSITAT AUTÒNOMA DE BARCELONA

Escola d'Enginyeria
Departament de Microelectrònica i Sistemes Electrònics

**CARACTERIZACIÓN DE DISPOSITIVOS Y
CIRCUITOS MICRO ELECTRÓNICOS IMPRESOS
CON INKJET**

Memoria del trabajo de tesis del programa de
Doctorado en Microelectrónica y Sistemas Electrónicos,
Línea de investigación: Diseño de sistemas y circuitos
integrados.

presentada por Elkin Díaz Garzón y dirigida
por el Dr. Jordi Carrabina Bordoll.

Bellaterra, 30 de Septiembre 2013.

El abajo firmante, Dr. Jordi Carrabina Bordoll, Profesor Titular de Universidad del Área de Arquitectura y Tecnología de Computadoras del Departamento de Microelectrónica y Sistemas Electrónicos de la Universitat Autònoma de Barcelona

CERTIFICA:

Que la presente memoria ha sido realizada bajo la mi dirección por Elkin Gonzalo Díaz Garzón, constituyendo la tesis doctoral para acceder al grado de Doctor.

Jordi Carrabina i Bordoll

Bellaterra, Septiembre 2013

***A MI PADRE
Y A MI FAMILIA***

AGRADECIMIENTOS

Agradezco a todas las personas que me colaboraron de una u otra manera durante mis estudios de doctorado estos cuatro años. Primeramente, mi esposa y mi hijo que han sido fundamentales como apoyo, ayuda e inspiración.

Especialmente quiero agradecer al profesor Dr. Jordi Carrabina, por toda su motivación, colaboración, orientación y dirección en esta investigación. Así como también por haberme brindado la gran oportunidad de trabajar e investigar en la UAB.

Al profesor y colega, futuro doctor también, Eloi Ramon. Sin su colaboración y apoyo este trabajo de investigación no hubiese sido posible, agradezco su paciencia y amabilidad al compartir su conocimiento y expectativas. Así como agradecer al equipo de "Printed Electronics", Carme Martinez y Ana Alcalde, muchas gracias por la colaboración prestada, vuestro apoyo y colaboración facilitaron y aceleraron en gran manera mi investigación.

Un agradecimiento especial para el profesor Dr. Henrique Gomes, una persona a quien admiro, porque aparte de ser un eminente científico, es muy buena persona, con una familia ejemplar y muy amigable. Me acogió durante la estancia de tres meses, y me instruyó en los procesos de caracterización típicos utilizados para transistores orgánicos. Fue una estancia muy enriquecedora que cambió mi perspectiva, y me ayudó a desarrollar una visión más práctica y experimental de la investigación. Agradecer también al colega alemán Frierich quien me colaboró como asistente en la realización de las fases experimentales con el OTFT durante la estancia en Portugal.

Me siento también muy agradecido con mis padres, quienes me brindaron lo mejor de sí por educarme, aceptando mi emigración de Colombia, por pensar en mi futuro y formación. Aún, a pesar de la distancia, han estado muy cerca, muy pendientes, apoyándome y animándome en esta etapa tan crucial de mi vida. A ellos también les he dedicado esta tesis.

ABSTRACT

Inkjet printed electronics using thermocurable liquid inks exhibits irregular geometric characteristics. It is possible to print microelectronic devices and interconnects on the same substrate.

I have reviewed the methods and procedures for characterization the standard microelectronics, this was done through a qualitative validation with studies on printed passive and active devices, with the premise that standard procedures cannot be applied directly into this emergent technology. This review allow to define the geometrical and electrical characteristics of interest, and its relationship with the stability and variability in order to choose adequate experimentation and instrumentation for the characterization processes.

An analysis of the usage for different microelectronic test structures applied to inkjet printed circuits is reported in this thesis. Those test structures are used in characterization procedures to extract geometrical and electrical features. Design of inkjet printed test structures should consider the ink coalescence and coffee ring effects.

This thesis presents a morphological analysis for inkjet printed multi line intersections that are critical structures for building circuits. I have studied thin-film structures of silver conductive ink and printed by inkjet technology. Instability of the ink during printing causes the thickness irregularity of vertex, normally with peaks at these areas.

I have proposed and tested the usage of specific patterns for intersections as thickness regularity compensations. The results show that some patterns help to reduce this instability and improve the thickness regularity of intersections morphology. From this I define an empiric methodology that allows the compensation of designs for inkjet printing, this methodology has been validated for the case of multi-line intersections for the wiring layer of circuits.

RESÚMEN

La electrónica impresa con inkjet utilizando tintas líquidas termocurables exhibe características geométricas irregulares. Es posible imprimir dispositivos microelectrónicos y pistas de interconexión sobre un mismo sustrato.

He revisado los métodos y procedimientos de caracterización estándar en microelectrónica, mediante validación cuantitativa con estudios sobre dispositivos pasivos y activos impresos con inkjet, partiendo de la premisa de que no pueden aplicarse directamente a esta tecnología emergente. Definiendo las características geométricas y eléctricas de interés, en relación con su estabilidad y variabilidad, para la selección de instrumentación y experimentación adecuada para su extracción.

En esta tesis se reporta y se analiza la utilización de diferentes estructuras de prueba para caracterizar la geometría de circuitos electrónicos impresos con inkjet. Al diseñar estructuras de prueba se debe considerar los efectos de coalescencia de tinta y el efecto de anillo de café.

Este trabajo presenta un análisis morfológico de intersecciones multi línea impresas con inkjet, que son estructuras críticas cruciales para construir circuitos. He estudiado estructuras con capas delgadas de tinta conductora de nano partículas de plata impresas con inkjet. La inestabilidad de la tinta durante la impresión causa irregularidad en los vértices, normalmente con picos en estas áreas.

He propuesto utilizar patrones específicos para las intersecciones como compensaciones de regularidad en el grosor. Los resultados muestran que algunos patrones ayudan a reducir la inestabilidad y a mejorar la regularidad del grosor. De allí defino una metodología empírica que permite compensar diseños para imprimir con inkjet, la cual ha sido validada para las intersecciones multilínea en la capa de interconexión de circuitos.

PRÓLOGO

El trabajo de investigación presentado en esta tesis doctoral, se enfoca en el desarrollo de la Electrónica Impresa. La cual es una tecnología emergente, que ha despertado el interés por ser evolucionada y madurada. En el caso particular de nuestro grupo de investigación, hemos utilizando el principio de impresión inkjet.

Actualmente en nuestro grupo de investigación, otros tres proyectos de tesis doctoral apuntan al desarrollo de la impresión de electrónica con inkjet. Los otros trabajos están enfocados: El primero en el proceso de impresión y el diseño de los dispositivos, uno segundo en la aplicación y puesta en marcha de sistemas electrónicos “system on foil”, utilizando esta tecnología de fabricación, y un tercero en el desarrollo de herramientas de diseño asistido por ordenador específicas para esta tecnología. Y este trabajo el cual se localiza en la parte de caracterización y verificación de dispositivos e interconexiones impresas con inkjet.

Nuestra perspectiva surge desde la microelectrónica, aunque comprende conocimiento multidisciplinar, debido a que ramas muy especializadas del conocimiento dentro la física y la química son necesarias para la formulación de materiales y tintas. Así como son esenciales para comprender todos los fenómenos que suceden durante la impresión.

En esa búsqueda de originar toda una plataforma de fabricación, hemos encontrado diversos obstáculos de tipo procedimental, donde se evidenció la necesidad de establecer y validar los procedimientos de caracterización. Haciendo que dichos procedimientos se ajusten a las características particulares de esta tecnología emergente, y que concuerden también con la instrumentación y herramientas que actualmente existen, las cuales facilitan el análisis de características para las capas impresas.

TABLA DE CONTENIDO

1. Introducción	1
1.1 Motivación	1
1.2 Tecnología Emergente	4
1.3 Objetivo de esta investigación.....	5
1.4 Contribuciones científicas.....	7
1.5 Estructura de la disertación	8
2. Electrónica Impresa	9
2.1 ¿Por qué Imprimir Electrónica? (FOLAE).....	10
2.2 Tintas de materiales funcionales	10
2.3 Análisis de procedimientos de caracterización para la conductividad	23
2.4 Dispositivos electrónicos pasivos	33
3. Patrones de interconexión	71
3.1 Problemática de la interconexión de dispositivos	72
3.2 Intersecciones multi-línea.....	74
3.3 Propuesta de metodología de compensación	76
3.4 Caracterización geométrica de patrones de compensación.....	82
3.5 Resultados de la metodología de compensación	83
4. Estructuras de Prueba	91
4.1 Cuadro Van der Pauw	91
4.2 Estructura de prueba de Cruz Griega.....	93
5. Estabilidad y degradación de dispositivos	111
5.1 Experimentos para verificar la estabilidad del OTFT	114
5.2 Corrientes Estimuladas Térmicamente	115
5.3 Energía de activación	120
5.4 Corrientes Estimuladas Térmicamente	125
5.5 Estrés por tensión en la puerta del transistor	127
5.6 Proceso de recuperación.....	132
5.7 Efectos de la contaminación con aire en el OTFT.....	133
6. Conclusiones	137
6.1 Conclusiones específicas para la plataforma de impresión utilizada en esta investigación.....	140
6.2 Aportaciones científicas derivadas de esta investigación.....	141

6.3 Investigación abierta al futuro.....	143
6. Conclusions (English Version).....	145
6.1 Specific conclusions for the printing platform used in this research	148
6.2 Scientific Contributions arising from this research.....	149
6.3 Future research	151
Bibliografía	153

LISTA DE TABLAS

Tabla 1 Perfil en del área transversal del brazo de la estructura de cruz.	30
Tabla 2 Comparativa de técnicas de caracterización para extraer la resistencia de cuadro para capas impresas de tinta conductora.	33
Tabla 3 Diferentes escenarios de fabricación para resistencias impresas.	35
Tabla 4 Análisis de la repetitividad del valor de la resistencia, según los diferentes escenarios de fabricación.	39
Tabla 5 Análisis de los resultados de resistencia de cuadro para los diferentes escenarios de impresión.	40
Tabla 6 Mapa de fallos en arreglo de resistencias impresas con inkjet.	50
Tabla 7 Distribución de la longitud (en número de cuadrados) presente en el diseño de la Figura 13.	51
Tabla 8 Modelos extraídos para la resistencia en función del número de cuadros, considerando las resistencias de la Tabla 4.	52
Tabla 9 Modelos extraídos para la resistencia considerando el conjunto de 90 muestras.	52
Tabla 10 Tensión máxima obtenida experimentalmente para aplicar a la estructura de prueba de medición directa de la resistencia de contacto.	55
Tabla 11 Tamaño de los conjuntos de muestras para la medición directa de resistencia de contacto de interface.	56
Tabla 12 Escenarios de impresión para capacidades impresas.	60
Tabla 13 Resultados de la caracterización de los diferentes escenarios para capacidades impresas.	62
Tabla 14 Modelo de resistencia de fuga para las capacidades y fallas eléctricas en las capacidades.	62
Tabla 15 Estimación de la constante dieléctrica utilizando la medición de capacitancia.	63
Tabla 16 Análisis de cantidad reducida por cada patrón de compensación en estructuras de intersección en ángulo.	81
Tabla 17 Análisis morfológico de intersecciones en ángulo.	86
Tabla 18 Análisis morfológico de intersecciones en T.	87
Tabla 19 Condiciones de los experimentos para curvas de corrientes estimuladas térmicamente TSC.	117
Tabla 20 Descripción de diferentes escenarios para experimentos de extracción de la energía de activación del OTFT.	123
Tabla 21 Escenarios para experimento de estrés por tensión en drenador del OTFT.	126
Tabla 22 Escenarios para experimento de estrés por tensión en drenador del OTFT.	128

Tabla 23 Condiciones de medición para el proceso de recuperación del estrés por tensión en puerta.	132
---	-----

LISTA DE FIGURAS

Figura 1 Rol de la caracterización en electrónica impresa.	6
Figura 2 Esquema de fabricación utilizado en esta investigación para imprimir electrónica.	11
Figura 3 Impresora Inkjet Fujifilm Dimatix 2831, y su cartucho de tinta.	18
Figura 4 Diagrama de análisis de las diferentes fuentes de variabilidad en impresión inkjet.	21
Figura 5 Imágenes de microscopio SEM para capas de tinta de nano partículas de plata impresas com inkjet.	25
Figura 6 Estructura de prueba sencilla para analizar la conductividad de las capas impresas con tinta de nano partículas de plata por inkjet.	26
Figura 7 Imagen de SEM, del área transversal de una línea impresa con inkjet.	27
Figura 8 Arreglo de líneas conductoras de diferentes dimensiones y orientación, impresas con inkjet y tinta de nano partículas de plata.	28
Figura 9 Resultados para la conductividad y la resistencia de cuadro en diferentes muestras de líneas impresas con inkjet.	28
Figura 10 Medición con estructura de prueba “Cross Bridge” utilizada para la medición de resistencia de cuadro.	30
Figura 11 Estructura de CBR antes del proceso de curado.	31
Figura 12 Coalición de líneas conductoras en estructura de prueba CBR.	31
Figura 13 Estructura idealizada de resistencia impresa, con diferente orden en la impresión de las capas de material.	34
Figura 14 Dimensiones de resistencia y contactos entre las diferentes capas.	35
Figura 15 Diseño de experimento para resistencias.	36
Figura 16 Resistencia impresa con Inkjet, PEDOT:PSS como material resistivo y tinta de nano partículas de plata como material de los pads.	37
Figura 17 Morfología de una resistencia impresa con inkjet, PEDOS:PSS como material resistivo y tinta de nano partículas de plata para los pads.	37
Figura 18 Dimensiones del diseño de resistencia, considerando el tamaño de los contactos.	38
Figura 19 Análisis de la tolerancia de resistencias impresas con inkjet, según las características del diseño.	44
Figura 20 Análisis de la resistencia media en ohms, para cada uno de los escenarios de diseño.	44
Figura 21 Rupturas de la capa de material resistivo.	46
Figura 22 Impresión de líneas conductoras debajo del material resistivo.	47
Figura 23 Fallo de impresión de gotas aisladas de material conductor debajo de la capa resistiva.	48

Figura 24 Problema de diseño y desalineamiento en resistencias impresas. ...	48
Figura 25 Fallo de arrastre de una parte del contacto.....	49
Figura 26 Diagrama idealizado de la estructura de prueba de cruz griega para la medición de resistencia de contacto de interface impresa con inkjet.....	54
Figura 27 Medición de la resistencia de contacto de interface y área de contacto para dos interfaces de metal diferentes. Para tecnología CMOS tradicional. [19]	57
Figura 28 Medición de la resistencia de contacto de interface y área de contacto para dos interfaces de metal diferentes. Para estructuras impresas con Inkjet.	58
Figura 29 Diferentes capas que componen el diseño de capacidades impresas.	60
Figura 30 Diseño de capacidades por barras cruzadas	61
Figura 31 Capacidad impresa con cuatro capas de dieléctrico.	64
Figura 32 Secuencia 1, 2 y 3, del “memristor” impreso con Inkjet.....	66
Figura 33 Secuencia 4, 5 y 6, del “memristor” impreso con Inkjet.....	67
Figura 34 Secuencia 7, 8 y 9, del “memristor” impreso con Inkjet.....	68
Figura 35 Cambio de corriente en el dispositivo memristivo a lo largo del tiempo, aplicando una tensión constante de 20V.....	69
Figura 36 Ejemplo de intersecciones multi-línea presentes en una celda NAND impresa con Inkjet.	73
Figura 37 Diseño de cerrojo tipo D implementado con compuertas NAND.....	74
Figura 38 Morfología típica en ángulos	74
Figura 39 Morfología típica en intersección T.....	75
Figura 40 Morfología típica en cruces.	76
Figura 41 Metodología empírica de compensación para corregir morfologías. 80	
Figura 42 Estructura de prueba incluyendo compensación en ángulos, T y cruces. (Izquierda compensada, derecha no compensada.).....	83
Figura 43 Estructura de intersección en ángulo sin ninguna compensación....	84
Figura 44 Estructura en ángulo aplicando el patrón de compensación 7.	84
Figura 45 Estructura de intersección T compensada con Patrón 8.	85
Figura 46 Estructura de intersección en T sin compensar.	85
Figura 47 Perfiles 3D de estructuras de intersección en ángulo: A) Sin compensar, B) compensado.....	88
Figura 48 Perfiles 3D de la estructura de intersección en T, no compensado a la izquierda, y compensado a la derecha.....	88
Figura 49 Perfiles 3D de la estructura de intersección en cruz, no compensado a la izquierda, y compensado a la derecha.	89

Figura 50 Comparativa de intersección multilínea en cruz para diseños compensados y no compensados en diferentes días de impresión.	89
Figura 51 Comparativa de intersección multilínea en ángulo para diseños compensados y no compensados en diferentes días de impresión.	90
Figura 52 Comparativa de intersección multilínea en T para diseños compensados y no compensados en diferentes días de impresión.	90
Figura 53 Medición de la conductividad en una estructura de cuadrado Van der Pauw.	92
Figura 54 Estructura de prueba cruz griega sin compensar antes del curado..	93
Figura 55 Modelo ideal simplificado para pistas conductoras impresas con inkjet.	94
Figura 56 Comparativa de área transversal para estimación 2D vs 3D	98
Figura 57 Diseño de estructuras en cruz para diferentes tamaños.	100
Figura 58 Ejemplos de patrones de compensación para cruces impresas con inkjet.	101
Figura 59 Definición del tetrágono correspondiente al centro de la cruz.	103
Figura 60 Perfil en 3D de cruces después del curado de diferentes grosores de línea.	105
Figura 61 Correlación entre mediciones eléctricas y geométricas de la estructura de cruz sin compensar.	107
Figura 62 Estructura de prueba de cruz griega. A) Compensada, B) Sin compensar.	107
Figura 63 Perfil en 2D de la estructura de cruz griega compensada.	108
Figura 64 Perfil en 2D de la estructura de cruz griega sin compensar.	108
Figura 65 Arquitectura del OTFT, Bottom Gate Bottom Contacts TFT.	112
Figura 66 OTFT impreso con inkjet analizado en esta investigación.	113
Figura 67 Prueba de fiabilidad de la resistencia, corriente en función del tiempo.	114
Figura 68 Prueba de fiabilidad de la resistencia, resistencia en función del tiempo.	114
Figura 69 Resultado del experimento de corrientes estimuladas térmicamente en el escenario 1.	118
Figura 70 Resultado del experimento de corrientes estimuladas térmicamente en el escenario 2.	119
Figura 71 Resultado del experimento de corrientes estimuladas térmicamente en el escenario 3.	119
Figura 72 Resultado de experimentos para la extracción de la energía de activación, escenarios 1 y 2.	123
Figura 73 Resultado de experimentos para la extracción de la energía de activación, escenarios del 3 al 6.	124

Figura 74 Resultado de experimentos para la extracción de la energía de activación, escenarios 7.	124
Figura 75 Resultados para los diferentes escenarios de experimento para la determinación del efecto de estrés por tensión en el drenador.	126
Figura 76 Resultados para el corrimiento de tensión umbral del OTFT por estrés de tensión eléctrica en la puerta. Escenarios 1 y 2.	129
Figura 77 Resultados para el corrimiento de tensión umbral del OTFT por estrés de tensión eléctrica en la puerta. Escenarios 3 y 5.	129
Figura 78 Resultados en escala semilogarítmica, para el corrimiento de tensión umbral del OTFT por estrés de tensión eléctrica en la puerta. Escenarios 4 y 6.	130
Figura 79 Resultados en escala logarítmica, para el corrimiento de tensión umbral del OTFT por estrés de tensión eléctrica en la puerta. Escenarios 4 y 6.	130
Figura 80 Resultados para el proceso de recuperación del estrés por tensión en la puerta del transistor OTFT.....	132
Figura 81 Resultado para el análisis de la relación entre la corriente de apagado del OTFT con la exposición al aire.	133

1. Introducción

El reciente interés por desarrollar tecnologías con nuevas funcionalidades y de bajo coste, ha suscitado la investigación y evolución de la electrónica impresa. Esta investigación se enmarca en el desarrollo de una metodología de caracterización física y eléctrica, ajustada a la fabricación de dispositivos y circuitos electrónicos, utilizando técnicas de impresión inkjet. Dichos aspectos son esenciales en el establecimiento de un proceso tecnológico maduro, en donde es necesario verificar la calidad de los circuitos impresos y los resultados de los procesos de impresión.

El desarrollo de dicha metodología implica la utilización y revisión de los procedimientos existentes, fundamentalmente procedentes del campo de la microelectrónica, adaptados para el contexto de la electrónica impresa. Para ello, en esta tesis doctoral se proponen nuevos métodos y prácticas de acuerdo con los procesos de fabricación y materiales utilizados.

La caracterización eléctrica se relacionará directamente con una caracterización geométrica de interconexiones, dispositivos electrónicos pasivos y activos; lo que habilitará el establecimiento de reglas de diseño geométricas, que permitirán obtener un compromiso entre el rendimiento de fabricación y la máxima densidad de integración de dispositivos, para la realización de una función determinada.

Dentro del marco de ser una tecnología emergente, en este trabajo se analizarán también los desafíos en cuanto a modelado, estabilidad y fiabilidad de los dispositivos que se pueden imprimir con tecnología inkjet.

1.1 Motivación

Las tecnologías de impresión tienen su origen desde épocas remotas de la invención de la imprenta por Gutenberg. La utilización de los semiconductores orgánicos, ligados a procesos de impresión datan de los años 60, y en los últimos años se ha incrementado su uso gracias al esfuerzo e inversión dedicados para

su desarrollo, permitiendo que hoy en día existan casos reales de productos que contienen electrónica impresa de manera parcial o total en su fabricación.

La electrónica impresa surge como una tecnología atractiva debido a sus ventajas de bajo coste de fabricación y a la posibilidad de integrar componentes en un mismo sustrato que puede ser flexible. Tecnologías de impresión de rollo a rollo (R2R) permiten la fabricación a gran escala de circuitos de gran área. Debido a la velocidad de impresión en rollo a rollo es posible reducir el coste de fabricación para producir grandes cantidades de dispositivos. Un ejemplo de ello son las etiquetas identificadoras de radiofrecuencia, que en la actualidad se producen a gran escala y bajo coste mediante electrónica impresa, se trata de circuitos integrados híbridos sobre antenas impresas en técnicas de rollo a rollo.

Se plantea la posibilidad de utilizar técnicas de impresión digital para reemplazar a la fotolitografía y los procesos de deposición química de vapor CVD, o técnicas de impresión analógica, que no permiten realizar circuitos diferentes sin cambiar las máscaras de fabricación. Procesos fundamentales para la producción de patrones y diseños en las diferentes capas, dentro de un determinado proceso tecnológico.

La impresión de electrónica externa a los procesos de sala blanca, presenta como ventaja, la reducción drástica de los requerimientos de pureza y precisión, disminuye la inversión necesaria y costes de mantenimiento. Así mismo el rango de temperatura al cual se tienen que someter los materiales es menor [1], lo que implica un ahorro energético. A cambio, la resolución y prestaciones de los circuitos generados mediante electrónica impresa se encuentran muy por debajo de los circuitos electrónicos fabricados con procesos tradicionales.

Con electrónica impresa, los procesos de curado de la tinta van desde los 200°C o inclusive desde temperatura ambiente, utilizando tintas curables con rayos UV. Pero en contraste los procesos de fabricación de microelectrónica típicos, utilizan procesos que van desde los 500°C a 1000°C. Esta diferencia representa también el enfoque verde que tiene esta tecnología emergente, que permitiría reducir el impacto de los procesos de fabricación sobre el medio ambiente.

Por otra parte, utilizando técnicas de impresión es posible imprimir materiales que tienen funcionalidad eléctrica y al mismo tiempo son biodegradables [2]. Circuitos que puedan ser implantados mientras que se realiza alguna medición y posteriormente ser absorbidos y deshechos por la disolución de algún fluido corporal.

La electrónica impresa abre la posibilidad de fabricar grandes superficies iluminadas con diferentes colores, antenas, sensores, células fotovoltaicas y baterías. Que pueden integrarse con circuitería analógica y digital utilizando un proceso de fabricación común.

En un ecosistema de desarrollo de productos basados en dispositivos electrónicos, la introducción de nuevas funcionalidades y capacidades es crucial para la atracción del mercado, esto permite la inversión suficiente para desarrollar una tecnología madura y un refinamiento de los métodos y procesos utilizados. Por ejemplo el desarrollo de los OLED (diodos emisores de luz con semiconductor orgánico), que en la actualidad han sido refinados, compensados y están presentes en productos de electrónica de consumo.

Los procesos de fabricación por impresión inkjet permiten el gravado directo de materiales con características microscópicas, a través de la impresión de un fichero de gráficos generado por ordenador. Esta forma de representación digital de los gravados evita la necesidad de pasos fotolitográficos, hecho que representa la principal ventaja de esta técnica. La baja calidad de las formas geométricas resultantes es una restricción en esta tecnología. A pesar de ello mediante impresión inkjet es posible producir circuitos micro opto electrónicos utilizando tintas poliméricas y metálicas, con una reducción significativa del desperdicio de material y la flexibilidad de los sustratos.

Finalmente la motivación al desarrollo de esta tecnología emergente se centra en aportar a la evolución de una tecnología que podrá resolver otros problemas, que no se pueden resolver con tecnologías de semiconductor estándar.

1.2 Tecnología Emergente

A nivel de dispositivo las características eléctricas que se obtienen al imprimir dispositivos electrónicos son de muy bajas prestaciones si se comparan con los equivalentes en silicio. Características como la movilidad de cargas en el semiconductor, o la tensión umbral, limitan el rango de aplicaciones y funcionalidades de la electrónica impresa.

Las principales características de la electrónica impresa son: bajo coste, corto tiempo de fabricación, procesos de fabricación de bajo coste energético, alta flexibilidad de los sustratos y dispositivos, capacidad de impresión digital y versatilidad de aplicaciones [3] [4] [5]. Todas ellas son propiedades deseables para fabricar electrónica. La restricción de la funcionalidad y la complejidad de los sistemas que se pueden imprimir, se debe a las características eléctricas tan pobres que se pueden obtener.

La calidad eléctrica de los dispositivos impresos está sujeta al desarrollo continuo de tintas funcionales, principalmente semiconductoras y dieléctricas. Esto responde a una de las dificultades actuales para establecer un proceso de fabricación de electrónica impresa. Los fabricantes de tintas tienen sus propios intereses, y no existe un consenso ni un marco en el cual su investigación vaya ligada con el desarrollo de aplicaciones reales de la electrónica impresa, salvo casos particulares de compañías que han centrado su esfuerzo en desarrollar una tinta funcional específica para una aplicación dada. Sin embargo en un marco más amplio, esta dirección en la cual las tintas funcionales van evolucionando restringe y desafía el proceso de impresión de electrónica, abriéndolo a un proceso dinámico en el cual los materiales van cambiando constantemente, evolucionando de acuerdo con las políticas del fabricante. Por esta razón, las metodologías y prácticas realizadas durante la impresión deben ser capaces de ajustarse a cambios en las tintas [6].

El estado del arte muestra una actividad de investigación significativa en el modelado y los flujos de simulación de un sistema dinámico de interface de materiales, en el cual: un líquido se seca en sólido con una línea de contacto en

movimiento. Este tipo de enfoque ha intentado resolver el proceso interdisciplinario de impresión con inkjet como un sistema dinámico entre fluido-líquido-sólido para intentar predecir el comportamiento y para calcular una morfología esperada después de todo el proceso de impresión [7] [8] [9]. El diseño de sistemas de impresión inkjet es también un campo de estudio interesante y complejo. En el cual algunos grupos de investigación han intentado predecir la viabilidad de un sistema de impresión específico [10].

En ese camino de desarrollo y evolución de la electrónica impresa, es necesario aprovechar todo el desarrollo que la electrónica y su impulsiva industria han dejado con su paso. Sin embargo, para la manera como proponemos los dispositivos tradicionalmente restringe la aplicabilidad de la electrónica impresa, haciéndose necesario el abrir y modificar los esquemas, explotando la funcionalidad que ofrecen los materiales que se pueden formular e imprimir.

1.3 Objetivo de esta investigación

El objetivo principal de esta investigación consiste en proponer y caracterizar nuevas estructuras que permitan monitorizar la calidad de la impresión de elementos eléctricos, interconexiones, dispositivos electrónicos pasivos y transistores. Considerando las metodologías existentes mediante la validación de distintas técnicas de caracterización conocidas y aplicando si proceden ajustes, compensaciones o modificaciones en el contexto FOLAE (del inglés Flexible, Organic and Large Area Electronics). Para ello, se pretende comprobar la dispersión de las características de los dispositivos que se pueden imprimir con inkjet, para así poder delimitar la experimentación necesaria a realizar en el contexto de modelado y desarrollo de un kit de diseño.

Las propiedades eléctricas y las características geométricas del material que se pueden definir en el ámbito de FOLAE obedecen a procesos e interacciones físicas de materiales diferentes a los de la microelectrónica convencional. Frecuentemente, la degradación temporal de los dispositivos es un punto crítico (debido a la inestabilidad de los materiales). La contaminación de humedad y partículas de oxígeno en los semiconductores orgánicos, degrada críticamente

el funcionamiento de los transistores orgánicos. La naturaleza desorganizada de los mecanismos de conducción en este tipo de semiconductores hace que su comportamiento sea más inestable y más dependiente de las condiciones de operación, e inclusive que la fiabilidad de estos dispositivos sea muy limitada.

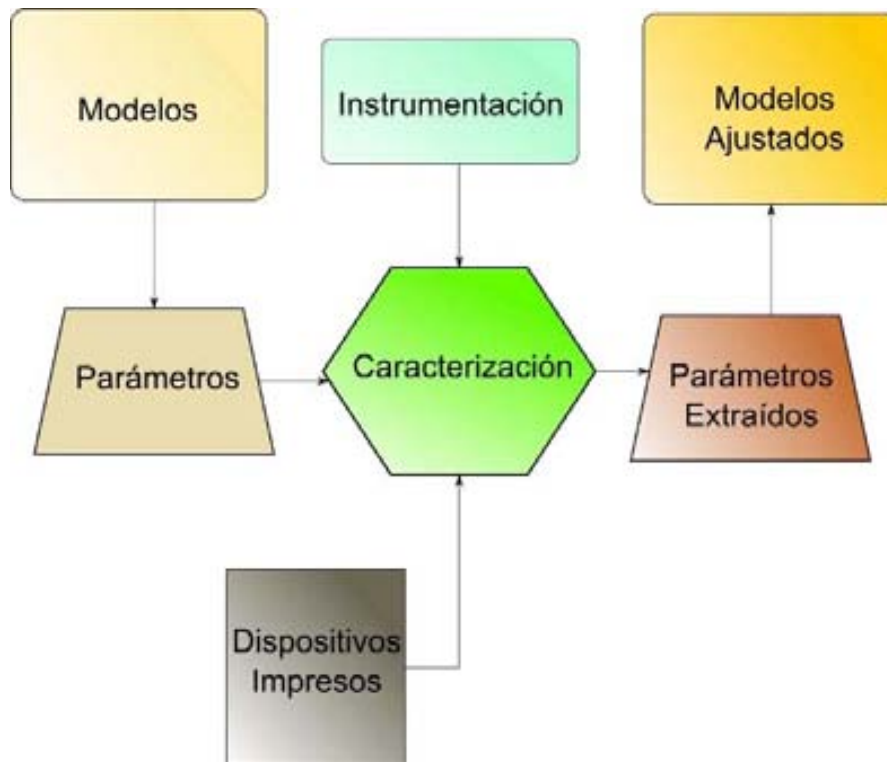


Figura 1 Rol de la caracterización en electrónica impresa.

El rol de la caracterización dentro de la tecnología de fabricación con electrónica impresa en inkjet, ilustrado en la Figura 1; la cual juega un papel fundamental en el desarrollo de modelos y herramientas de descripción tecnológica. Los cuales posteriormente se convierten en una necesidad para un diseñador de circuitos, porque le permitirán analizar y evaluar la viabilidad del funcionamiento de un determinado circuito de acuerdo con sus características.

Debido a las particularidades de estos procesos de fabricación relacionados con comportamientos menos estables, se exigen nuevas técnicas de diseño (con mayor tolerancia a fallos) que se deben formular a partir de la caracterización de estructuras mecánicas y eléctricas. Para los distintos dispositivos que se puedan fabricar, se seleccionarán o se construirán modelos de acuerdo con los parámetros que se extraigan en la caracterización.

El análisis eléctrico y geométrico de las características de las capas de material que se pueden definir utilizando impresión inkjet debe analizarse, y determinar si es posible reutilizar metodologías existentes de caracterización. Identificando la calidad y la regularidad de las capas que conforman luego dispositivos e interconexiones en un circuito.

1.4 Contribuciones científicas

En esta sección se resumen las mayores contribuciones científicas derivadas de la investigación asociada a esta tesis.

- ❖ **Propuesta, validación y divulgación de una metodología de compensación para pistas de interconexión impresas con inkjet:** Se presenta en la publicación de revista Langmuir, titulada: *“Inkjet Patterning of Multi-line Intersections for Wirings in Printed Electronics.”*. Mayor detalle e información complementaria se encuentra en los capítulos 3 y 4 de esta tesis.
- ❖ **Evaluación, compensación y propuesta del uso de la estructura de prueba de cruz griega para cuantificar efectos de coalescencia:** El estudio de esta estructura de prueba, para el ámbito de una tecnología emergente de electrónica impresa, fue expuesto en la ICMTS Osaka 2013, con nombre: *“Greek Cross Test Structure for Inkjet Printed Thin Films”*. En la sección 4.2 se reporta en mayor profundidad este análisis, evaluación, compensación y propuesta.
- ❖ **Análisis del diseño y la variabilidad de resistencias de PEDOT:PSS impresas con inkjet:** El efecto de los parámetros de diseño sobre la variabilidad de las resistencias se analizó, los resultados se presentaron en la ICOE Tarragona 2012, identificando un método experimental de diseño que permite minimizar la variabilidad de los dispositivos impresos.

1.5 Estructura de la disertación

Los siguientes capítulos ilustran y desarrollan los diferentes temas abordados en este marco de caracterización.

- ❖ **Capítulo 2 Electrónica Impresa** donde se analiza el estado del arte en cuanto a esta tecnología emergente, así como describe el proceso de impresión. También incluye la caracterización de dispositivos electrónicos impresos con inkjet.
- ❖ **Capítulo 3 Patrones de interconexión** un elemento presente extensivamente en todos los circuitos. Se analiza su morfología en pistas conductoras impresas con inkjet, identificando algunos problemas de irregularidad y proponiendo una metodología para compensar los problemas de grosor desproporcionado y asimetría.
- ❖ **Capítulo 4 Estructuras de prueba** como herramientas en los procedimientos de caracterización. Son fundamentales en la metodología de caracterización de microelectrónica tradicional, presentando algunas estructuras como estándar. Aquí se analizan algunas de ellas, y se evalúa su aplicabilidad para el caso de Inkjet.
- ❖ **Capítulo 5 Estabilidad y degradación de dispositivos** son características que restringen la aplicabilidad de esta tecnología emergente. Aplicando diferentes tipos de experimentos que permiten analizar los mecanismos de degradación del OTFT.
- ❖ **Capítulo 6 Discusión y conclusiones** resume los resultados y expone conclusiones globales de esta investigación. También las limitaciones y posible investigación a futuro.

2. Electrónica Impresa

La tecnología de fabricación de electrónica ha evolucionado a lo largo de la historia, revolucionando la manera como interactuamos con la información, permitiendo grandes cambios en la sociedad, solucionando problemáticas, resolviendo tareas de manera automática, comunicando y conectando a través de las distancias. Pero en una contraparte también culpable de graves problemas de contaminación, debido al consumismo de productos electrónicos y por ende la generación de residuos que esta industria genera.

La electrónica impresa ofrece la alternativa de reducir la cantidad de energía necesaria para fabricar circuitos y dispositivos, así como la integración de los mismos en un único proceso de fabricación. Reduciendo los costes de transporte e integración de componentes manufacturados en distintos lugares. Así como la potencialidad de poder formular y plantear esquemas de fabricación de circuitos totalmente biodegradables.

Este trabajo de investigación, como ya hemos subrayado, está enfocado en la impresión digital de electrónica utilizando tecnología Inkjet. Y para este caso particular de tecnología de impresión, sería ideal disponer de una plataforma de diseño para electrónica impresa que permita el desarrollo de la tecnología y al mismo tiempo soporte la explotación o reutilización de técnicas, diseños y metodologías existentes, es decir, similar a las existentes para la microelectrónica.

Dicha plataforma puede concebirse como un kit de diseño que ayuda a los diseñadores a abstraer detalles tecnológicos y enfocarse en el desarrollo del sistema electrónico. Desarrollar un componente tan complejo como un microprocesador sería casi imposible sin este tipo de plataformas que permitan la abstracción de niveles y la automatización de diferentes fases del diseño.

2.1 ¿Por qué Imprimir Electrónica? (FOLAE)

La electrónica orgánica de gran superficie (en inglés Flexible Organic and Large Area Electronics, FOLAE o FOLAEP a la que se añade Photonics) cubre no solamente las tecnologías electrónica, en la actualidad orientadas a dispositivos sensores y biosensores, procesado, identificación por radiofrecuencia, etc. sino también las tecnologías optoelectrónicas orgánicas como OLEDs (diodos foto emisores orgánicos) u OPVs (celdas fotovoltaicas orgánicas). También incluye textiles inteligentes basados en electrónica deformable y elástica.

La electrónica orgánica y a escala molecular está dirigida hacia la miniaturización, versatilidad y bajo coste de fabricación de dispositivos, la emergencia de la nanotecnología como ciencia fundamental ha permitido el nacimiento de distintos campos de electrónica molecular y orgánica. Desde el enfoque de la conducción molecular, se han estudiado extensamente los complejos procesos de transferencia de carga. La electrónica a escala molecular propone que los dispositivos tengan funcionalidad aprovechando directamente la característica del comportamiento de una molécula.

Las técnicas tradicionales de impresión, pueden modificarse añadiendo un conjunto de tintas con funcionalidad electrónica, con la ventaja de que es posible imprimir circuitos en grandes áreas. Abriendo la brecha hacia dispositivos que ocupen grandes áreas, cambiando el paradigma del área reducida de la electrónica tradicional, donde por cuestión de fiabilidad y rendimiento el área de los circuitos integrados es reducida.

2.2 Tintas de materiales funcionales

La impresión con inkjet es un método popular en la impresión de texto e imágenes en superficies porosas. También ha sido utilizado como un método de fabricación libre de moldes, para construir estructuras tridimensionales. Las impresoras inkjet también se pueden utilizar para producir estructuras de proteínas y ácidos nucleicos.

2.2.1 Proceso de fabricación

El proceso de impresión mediante inkjet permite realizar grabado directo de patrones o capas de material de acuerdo con la descripción digital de las mismas. A partir de un fichero que contiene los lugares en donde se debe imprimir, la impresora directamente va depositando en los lugares donde corresponda. Esta característica es conocida como impresión digital y representa la principal ventaja de inkjet para imprimir electrónica.

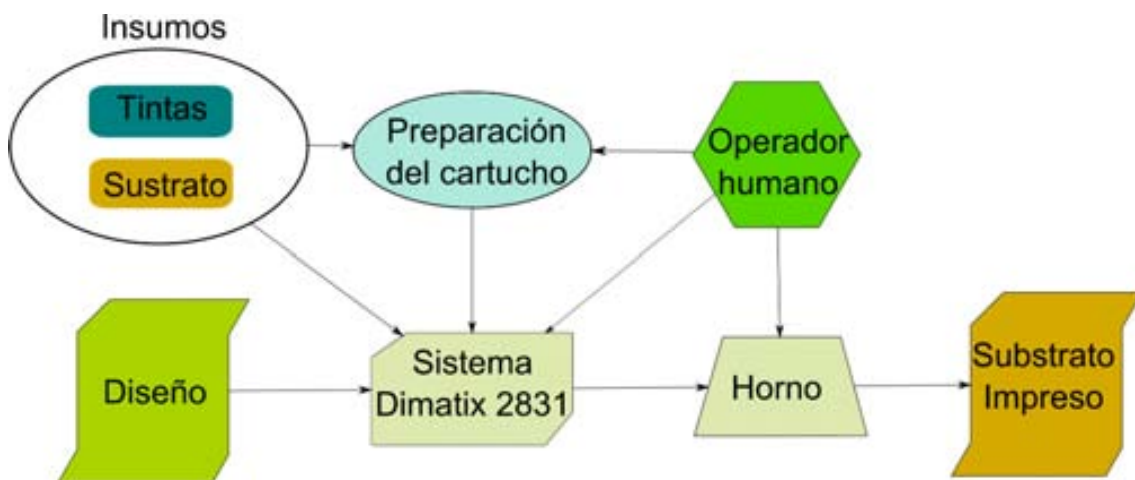


Figura 2 Esquema de fabricación utilizado en esta investigación para imprimir electrónica.

Las técnicas de impresión digital ayudan a fabricar capas arbitrarias de material, que pueden cambiar de impresión a impresión, permitiendo que se haga un proceso personalizado de fabricación, en el caso particular de la tecnología utilizada en esta investigación mostrado en la Figura 2. Esta capacidad de mapear directamente desde un fichero digital el diseño de cada capa de material evita la necesidad de procesos fotolitográficos.

Es posible imprimir digitalmente circuitos utilizando tintas que en su totalidad sean poliméricas, o también utilizando tintas metálicas. Sin embargo, la impresión digital con inkjet, está sujeta a la baja calidad geométrica de los bordes y la baja uniformidad, así como a las características eléctricas de las tintas formuladas.

2.2.2 Disponibilidad de las tintas

Uno de los grandes desafíos que la electrónica impresa con inkjet plantea es la conjunción múltiples disciplinas como la química, la física y la electrónica; para poder analizar, diseñar, formular y definir los materiales que deben soportar todo el proceso de impresión.

El proceso de impresión requiere que el material se encuentre en estado líquido o de solución, para posteriormente ser eyectado sobre el sustrato o sobre otro material. Posteriormente la tinta pasa a una fase de curado, en la cual debe conformarse más sólida, adherirse correctamente al sustrato o la capa previa, y así mismo debe cumplir de la manera más fidedigna posible con el diseño geométrico deseado. Una vez impresa y curada, una determinada capa de material debe mantener la funcionalidad de manera uniforme en toda su extensión.

Debido a esta especificidad en las características de las tintas, hay toda una industria dedicada al desarrollo y producción de las mismas, sin embargo sus formulaciones van cambiando y mejorando con el tiempo. La condición de lucro a la cual están sometidas dichas tintas, y los intereses de sus propietarios, limita bastante la disponibilidad para pequeñas cantidades. Así mismo, no es posible conocer en algunos casos la formulación o receta de las tintas funcionales comerciales. Muchas veces la caracterización eléctrica de estas tintas no es reportada por el fabricante.

Tradicionalmente, el flujo de fabricación de microelectrónica permite que se realicen modificaciones a los materiales, porque todos los modelos y todas las herramientas ya conocen parámetros eléctricos de los materiales. Una vez es modificado cierto material, el fabricante reporta eléctricamente el cambio realizado, y sus características de acuerdo con los modelos y las herramientas que utiliza el diseñador. En este caso, debido a la naturaleza de la industria que desarrolla las tintas no existe esta retroalimentación, porque la caracterización que los fabricantes proporcionan no es completa desde la perspectiva electrónica.

Esta investigación se aleja del diseño y desarrollo de tintas con diversas propiedades funcionales (básicamente conductoras, aislantes o semiconductoras), y ha utilizado tanto como ha sido posible las tintas comerciales, dada su esperada (y no siempre conseguida) estabilidad y repetitividad para la impresión de diferentes estructuras en diversos periodos de tiempo. Sin embargo, las características de dichas tintas son esenciales para entender su comportamiento morfológico y electrónico, por lo que procedemos a describir aquellas que hemos utilizado.

A continuación describiré características de dos tintas comerciales de ejemplo que he utilizado para la fabricación de dispositivos. Corresponden a las tintas conductora (metálica) y resistiva (polimérica conductiva), para desarrollar más dispositivos es necesario incluir más tintas, las cuales implementen funciones electrónicas de semiconductividad y de aislamiento eléctrico.

Durante la investigación no restringimos el proceso de fabricación a una tinta en particular, porque a medida que se ha desarrollado el proceso tecnológico y los diferentes experimentos, se iban probando tintas diferentes. Así mismo, las características específicas de la composición y formulación de las tintas están protegidas por la propiedad intelectual de sus fabricantes. Es por ello que no hay una descripción específica de las tintas dieléctrica ni semiconductoras.

2.2.3 Tinta conductiva

Para esta investigación hemos utilizado una tinta de nano partículas de plata (Sunchemical U5603). Desde el punto de vista del usuario de la tinta se plantean las siguientes preguntas: ¿En qué estado de la materia se encuentra?, ¿es una fase? o ¿cómo se debe denominar debido a su inestabilidad en cuanto a tamaño de partícula, y a su naturaleza de solución?

Diversos autores describen al estado de las capas resultantes después de imprimir esta tinta como: coloide metálico [11], sinterización de micro cristales [12], coloides de plata de tamaño nanométrico [13], o suspensión de nano partículas de metal [14]. En la literatura, hay consenso en la necesidad de que las nano partículas no estén unificadas completamente, sino que debe haber una

suspensión de partículas y macromoléculas, lo cual justamente es la definición de un coloide. Esta naturaleza coloidal le da flexibilidad mecánica a las capas impresas.

La plata (Ag) en estado sólido es el metal con la mayor conductividad eléctrica y térmica que existe. Sin embargo, para las capas impresas con nano partículas de plata, la resistencia eléctrica es $15 \text{ m}\Omega/\square$, un orden de magnitud más que la resistencia de un cable de plata. La causa se atribuye a que las partículas de plata que componen las tintas conductoras usualmente están recubiertas de óxido, son mezcladas con agentes de superficie y aglutinantes, componentes que a la final incrementan la resistencia.

2.2.4 Tinta polimérica electro-conductiva

Los polímeros conjugados son macromoléculas orgánicas que consisten al menos de una cadena de enlaces alternados entre sencillo y doble. La característica de las moléculas de carbón, los enlaces sencillos y doble son similares, y los enlaces dobles se superponen con los sencillos. Los electrones pueden moverse de un enlace al otro, lo que hace que los polímeros conjugados sean como un semiconductor unidimensional. Así como en los semiconductores inorgánicos, este tipo de semiconductor también puede doparse, para incrementar su conductividad. Por el descubrimiento y desarrollo de este tipo de polímeros conjugados conductivos, Alan J. Heeger, Alan G. MacDiarmid y Hideki Shirakawa recibieron el premio nobel de química en el año 2000 [15].

Los polímeros conjugados añaden ventajas a las características de los convencionales polímeros. Por ejemplo: su bajo peso, su facilidad de ser procesables, y su flexibilidad. Adicionando propiedades de funcionalidad física de los semiconductores convencionales, como la absorción y emisión de luz o la conductividad ajustable. Proporcionando materiales innovadores para dispositivos opto electrónicos. En dispositivos impresos como transistores de efecto de campo, y diodos emisores de luz, existe la necesidad de polímeros con alta conductividad para actuar como capas de transporte de carga o interconexión eléctrica.

Este rol de material de alta conductividad puede ser suplido por el PEDOT:PSS (polietileno dioxi tiofeno : poli estireno sulfonato), una mezcla de un poliofeno derivativo, dopado por oxidación, catiónico, conductivo; que es electrostáticamente enlazado a un polímero derivado del poli estireno pero conteniendo ácido sulfónico o grupos funcionales de sulfonato. Este compuesto combina la alta conductividad y la alta transparencia en la región visible, con una estabilidad mejorada bajo condiciones ambiente. También es un compuesto que puede ser fácilmente procesado desde dispersiones acuosas para ser depositadas por eyección en impresoras inkjet, o también es posible formar finas capas de este material por técnicas de "spin coating".

El mecanismo de transporte que ocurre a través de capas impresas con este material es objeto de teorías y modelos. Sin embargo no hay evidencias claras y se desconoce realmente el mecanismo que permite transportar carga eléctrica a través de él. A pesar de que teóricamente no halla claridad al respecto, es posible utilizar esta tinta para imprimir capas de material resistivo. Algunos experimentos han reportado mecanismos anisotrópicos en la conductividad de este material [16], presentando una resistividad menor en dirección lateral (paralela al sustrato), y una resistividad mayor para la dirección vertical (perpendicular al sustrato).

En estos experimentos, los resultados sugieren que los mecanismos de transporte se presentan de diversos tipos, y que en una dirección predominan unos más que otros. Por ejemplo para la conducción horizontal el tipo de transporte de carga se ajusta más al modelo de saltos por la dependencia de temperatura.

Hemos impreso resistencias utilizando esta tinta como material resistivo, y a través de la caracterización de la misma, hemos analizado características típicas de las resistencias tradicionales, como también la repetitividad que se obtiene al imprimir resistencias. En la última sección también se mostrarán resultados de una fase experimental en relación con la fiabilidad de este tipo de resistencia.

2.2.5 Sustrato

El potencial de esta tecnología de fabricación está orientado a sustratos que cumplan con los requisitos de rugosidad y flexibilidad, que le permitan alojar sobre sí microcircuitos. A la hora de seleccionar un plástico en particular, hemos probado con diferentes tipos de sustrato: PEN, PET y Kapton. De los cuales el primero es el más económico y compatible con gran parte de las tintas funcionales que se pueden necesitar para fabricar circuitos.

El Kapton presenta una estabilidad térmica mejor que la del PEN, deformándose menos a temperaturas y tiempos de exposición mayores. Es muy importante evaluar la estabilidad térmica del sustrato, en especial cuando el proceso de fabricación implica muchas fases de curado, para los cuales este se somete a calentamientos y enfriamientos que afectan sus características. Si la estabilidad térmica del mismo no es adecuada, se puede deformar dañando así la estructura de las finas capas de material que se imprimen y como consecuencia el circuito resultante. Una característica particularmente conveniente al utilizar sustratos plásticos es que son aislantes eléctricos. En cambio en el caso del semiconductor estándar, donde los sustratos no son aislantes y se presentan mecanismos de pérdida de corriente como son las corrientes de Eddy [17].

La relación que hay entre las tintas que se depositan y el sustrato es un elemento de diseño muy importante. Una tinta incompatible puede no adherirse correctamente, o puede impedir que se conformen correctamente las capas presentando agujeros en los diseños. El PET sería la elección de sustrato más natural debido a su bajo coste, pero presenta los problemas de incompatibilidad con algunos materiales e inestabilidad térmica, el cual únicamente puede soportar temperaturas en el rango de 150°C a 200°C por cortos periodos de tiempo. Al imprimir circuitos con varias capas de impresión, el proceso de fabricación implica múltiples curados, en el caso de tintas curables térmicamente. Existen otras tintas con diferentes mecanismos de curado como por ejemplo con radiación ultra violeta, evitando múltiples recocidos y enfriamientos del sustrato. Si el proceso no es del todo compatible con la estabilidad térmica del sustrato, este sufrirá deformaciones que en un punto

intermedio de impresión harán imposible imprimir de manera conforme con el diseño.

El Kapton tiene una ventaja principal sobre los sustratos de PET, debido a que soporta mayores temperaturas durante el curado de tintas. El Kapton es una capa poliamida desarrollada por DuPont la cual es estable en un rango de temperatura amplio, que va desde 0°C hasta los 400°C. En una primera fase experimental de las impresiones realizadas en esta investigación utilizamos este tipo de sustrato. Posteriormente cuando los procesos fueron definidos y seleccionados los materiales para fabricar dispositivos, retomamos la fabricación con sustratos de PET. Al realizar el cambio, la impresión de diseños equivalentes se vio afectada dado que la relación entre el sustrato y el mismo conjunto de tintas cambiaba, evidenciándose que en PET la tinta se difunde más.

Dicho efecto de relación entre la tinta y el sustrato se relaciona en parte con la rugosidad de la superficie, mientras menos rugoso sea el sustrato más facilidad de difundirse encuentra la tinta, dado que la fricción entre la tinta y el sustrato es inversamente proporcional a la rugosidad. Esto se comprobó también con un experimento en el cual se imprimieron diseños sobre una oblea de silicio, en este caso la tinta se escampaba con mayor facilidad, y los efectos de interacción entre tinta eran magnificados dada la baja rugosidad de la superficie cristalina, los mismos diseños impresos en sustratos de Kapton o PET no presentan tanta interacción entre tinta y son fieles a las geometrías a fabricar.

En parte es bueno que el sustrato sea un poco rugoso, pero tampoco es admitida demasiada rugosidad dado que podría llegar a interferir con la fiabilidad y la conformidad de los patrones y acabados en las capas de material impresas, que recordemos una vez más tienen espesores muy reducidos (cientos de nanómetros).

2.2.6 La impresora de materiales

La impresora utilizada para imprimir dispositivos y estructuras en este trabajo es la Fujifilm Dimatix 2831, representada en la Figura 3. Esta impresora se ajusta a un gran rango de aplicaciones, de acuerdo con su fabricante, es ideal para:

Desarrollo y evaluación de materiales, generación de muestras y prototipos, evaluación de la interacción entre fluidos y sustratos, permite desarrollo de productos, también la optimización y evaluación de patrones digitales entre otras.

La impresora permite la deposición de tintas funcionales en un sustrato con área del tamaño A4 máximo. El cartucho utiliza el principio piezo eléctrico, lo cual permite eyectar pequeñas gotas sin necesidad de modificar la temperatura de la tinta, lo que es ideal para no modificar las propiedades de la misma, dado que modificaciones en temperatura podrían afectar su composición.



Figura 3 Impresora Inkjet Fujifilm Dimatix 2831, y su cartucho de tinta.

2.2.7 Impresión Dimatix 2831: desde el punto de vista del operador.

Existen compañías que ofrecen los diferentes tipos de sustrato que se ajustan a las necesidades de fabricación en cada aplicación. Constantemente van desarrollando nuevos sustratos, y también tienen la habilidad de producirlos en grandes cantidades porque ya han establecido sus procesos de fabricación. Actualmente otras compañías desarrollan tintas, y también ofrecen productos estables de diferentes tipos de tinta funcional. Dada su orientación de producción industrial, tienen un proceso específico y estable para producir sus tintas de material funcional.

Considerando lo anterior, es posible proponer que las tintas y los sustratos se tomen como insumos para el proceso de impresión de electrónica, como se considera en la Figura 2. Seleccionar el proveedor correcto permite tener un sustrato específico o una tinta a lo largo del tiempo. En este punto, también hay

una restricción, los fabricantes de tinta no las producen en grandes cantidades, razón por la cual hoy en día no es posible tener tinta en cualquier momento que se necesite. Es así que el proceso debe ajustarse también con las sinergias de la industria de las tintas, considerando su capacidad reducida de proveer. Dinámicas que necesariamente se deben sufrir al pensar en las tintas y los sustratos como insumos, y dependerá por supuesto de las políticas de cada fabricante.

El proceso de impresión con inkjet es responsable de depositar gotas de la mejor manera que se reproduzca un diseño en 2D. Sin embargo, también otros pasos son necesarios, que dependen de las propiedades de las tintas y la funcionalidad del sustrato. El procedimiento básico para una impresión inkjet depende en cada diseño específico.

El proceso de fabricación desde el punto de vista del operador se esboza a continuación. Las entradas al sistema son los diseños en formato de mapa de bits, con la especificación del número de capas para cada material, junto con los insumos (disolventes, tintas y sustratos). Los pasos básicos que se siguen en el proceso son:

1. Preparación de los cartuchos con el material requerido, cantidades de tinta, y formulación de la tinta.
2. Colocación de la tinta para imprimir la primera capa en el cartucho de la impresora.
3. Colocación del sustrato en la impresora.
4. Configuración del software controlador de la impresora, para definir el perfil específico de formas de onda de presión a aplicar en los eyectores.

Los parámetros que se deben modificar son:

- a. La temperatura de la platina sobre la cual reposa el sustrato.
- b. El número de boquillas del cartucho que van a utilizarse durante la impresión.
- c. El número de capas (del mismo material) que se van a imprimir.
- d. La distancia entre gotas, conocida como espaciado de gota (en inglés drop spacing).
- e. La frecuencia de impresión.

- f. El número de ciclos de limpieza de cartucho, lo que permite controlar como limpiar los cabezales antes y después de imprimir.
5. Comenzar la impresión.
6. Esperar mientras la impresora realiza la impresión. Durante el procedimiento de impresión, pueden suceder problemas de obturación en los eyectores ya que, dependiendo de la tinta, existe la posibilidad de que ocurra un secado rápido de la tinta que bloquee los citados eyectores, o que hayan aglomeraciones de partículas grandes que obturen los mismos.
7. Cuando finaliza la impresión de un diseño, el operador toma el sustrato y lo coloca en el horno para someter la capa de tinta a un perfil de temperatura, de acuerdo con la recomendación del fabricante de la tinta, para que esta se cure de manera adecuada.
8. El proceso de curado se realiza en un horno, siguiendo un perfil de temperatura que no supere los límites del sustrato para evitar deformaciones.
9. Finalizado el curado, si el resultado del curado es correcto, entonces el operador toma nuevamente el sustrato y lo devuelve al paso número 2, y así sucesivamente. Este ciclo se repite mientras que se imprimen todas las capas del diseño para cada tinta de material funcional.
10. Alineamiento con la siguiente capa a imprimir, se realiza por el operario asistido por ordenador (GUI), utilizando marcas y estructuras que se imprimen específicamente con este fin.

El procedimiento anterior requiere que se halla configurado previamente el sistema Dimatix para un conjunto específico de tintas. En dicho procedimiento de configuración, se tienen que optimizar las formas de onda eléctricas que excitan el eyector, de acuerdo con las características de cada tinta. Este proceso se ajusta experimentalmente para poder optimizar sus resultados en función de la calidad de impresión, realizando ajustes a los distintos parámetros de todo el proceso y confrontándolos con los resultados. Así como también el proceso de curado se especifica para futuras impresiones que tengan una calidad y acabados similares.

Cuando el proceso de fabricación es estable, resulta necesario describir el comportamiento de los dispositivos fabricados. Esta información es imprescindible para los diseñadores de circuitos. Quienes definen una función específica para cada dispositivo dentro de un circuito o sistema electrónico, según especificación provista por el fabricante.

Para realizar esta descripción tecnológica, se realiza un procedimiento de caracterización y modelado, donde se especifican un modelo y sus correspondientes parámetros. A través de esta fase de caracterización también se establece un margen de error o tolerancia permitida, dentro del cual se encontrará descrito el comportamiento de los dispositivos.

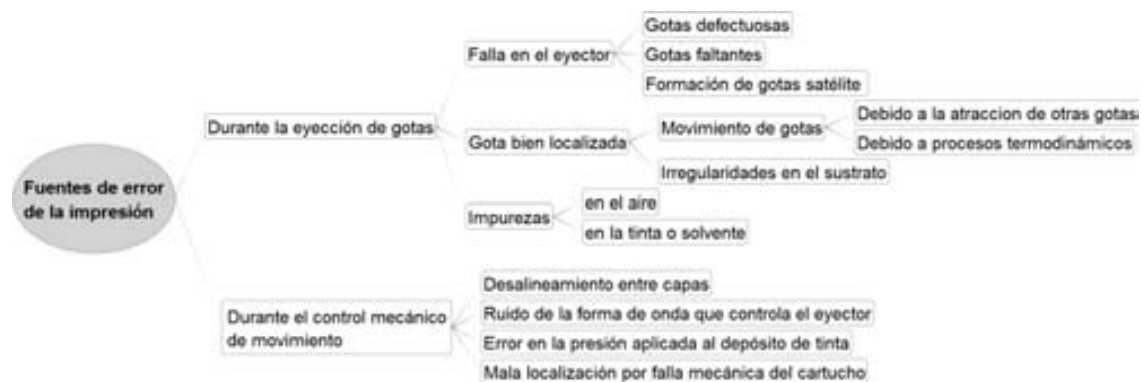


Figura 4 Diagrama de análisis de las diferentes fuentes de variabilidad en impresión inkjet.

En cuanto mayor precisión y exactitud se desee en esta descripción tecnológica, la complejidad del modelo aumenta, imponiendo un extenso trabajo de caracterización. Sin embargo, los recursos dedicados a modelar dispositivos con modelos muy complejos comprenden enormes cantidades de muestras y tiempo de experimentación, razón por la cual se debe limitar la complejidad del modelo de acuerdo con el presupuesto y la precisión mínima permitida para la aplicación. Considerando que en impresión con inkjet de circuitos, la repetitividad es relativamente baja, (ver Figura 4) las aplicaciones que requieran gran precisión y exactitud respecto de las condiciones nominales del proceso no serán viables.

Los modelos eléctricos son ecuaciones que relacionan parámetros geométricos con características eléctricas, permiten representar el comportamiento eléctrico de un dispositivo. El diseñador puede especificar su dispositivo de acuerdo con

su necesidad de comportamiento eléctrico seleccionando unas características geométricas. Así como también dispone de herramientas de diseño automatizado (EDA en inglés) que le permiten desarrollar circuitos utilizando modelos ajustados, dichos modelos son proporcionados dentro un kit de diseño para una tecnología de fabricación específica. Para poder relacionar las propiedades geométricas de un sustrato con las características físicas de las capas impresas de material, el diseñador debe utilizar un conjunto de reglas de diseño que también están integradas en el kit de diseño.

Una vez los modelos son seleccionados, los parámetros del mismo se extraen durante la caracterización. A través de experimentos de mediciones geométricas o eléctricas se identifican los parámetros del dispositivo de acuerdo con el modelo elegido y se ajustan al comportamiento del dispositivo. Teniendo en cuenta la variabilidad del proceso, la experimentación debe considerarse con grandes cantidades de muestras lo cual permita conocer la distribución que sigue cada uno de los parámetros del modelo para un dispositivo dado.

Es posible proveer modelos ajustados de celdas y dispositivos, para que el diseñador del circuito pueda utilizarlos, abstrayendo el nivel físico de diseño y asumiendo que los dispositivos cumplirán con el comportamiento especificado. El diseñador también podrá seleccionar los dispositivos, teniendo en cuenta la variabilidad y tolerancia, sabiendo que las características del dispositivo estarán dentro de la distribución descrita en los propios modelos. Las celdas paramétricas permiten que el diseñador modifique ciertas propiedades del dispositivo y simule el comportamiento eléctrico de los circuitos diseñados.

Usualmente el kit de diseño provee información tecnológica que describe eléctricamente las capas y el sustrato, lo que permite la automatización del diseño. Es posible realizar simulaciones y verificación automatizada de las reglas de diseño, cuando la caracterización es completa y los modelos se integran, mediante los kits de diseño, en las herramientas EDA.

2.3 Análisis de procedimientos de caracterización para la conductividad

En este apartado se presentarán diferentes experimentos. En todos los casos las condiciones de humedad y temperatura de los dispositivos fueron controladas con un correcto almacenaje. Las medidas se realizaron minimizando el tiempo entre impresión y medición, para evitar que los efectos de degradación afectaran los dispositivos impresos, modificando en este sentido los resultados de los experimentos. En un capítulo posterior se analizarán los efectos de degradación de los dispositivos y efectos del ambiente sobre el comportamiento eléctrico de los mismos.

2.3.1 Líneas conductoras

El objetivo ha sido analizar las líneas conductoras en un arreglo de patrones y estudiar la deposición de tinta conductora metálica. Dichas capas conductoras conformaran: antenas, resistencias o pistas de interconexión entre los diferentes componentes de un sistema electrónico. Hemos aplicado diferentes metodologías para la medición de la conductividad de capas y pistas impresas con la tinta de nano partículas de plata. Los resultados han mostrado distintos valores para el mismo material dependiendo del método utilizado para medir.

Este análisis demostró algunos problemas que causan diferencia de resultados, los cuales deben considerarse, antes de seleccionar cada uno de los diferentes métodos presentados, que normalmente son usados para medir la conductividad de una pista conductora.

Las tintas inorgánicas están compuestas por una combinación de nano materiales, disolventes y agentes aglutinantes, cada uno en una proporción adecuada. El disolvente se evapora cuando la tinta es eyectada y contacta con el material del sustrato. Las partículas inorgánicas depositadas producen una capa gruesa de agentes aglutinantes ayudando a fundir el material durante los procesos de curado de baja temperatura. Las bajas temperaturas de curado no crean una fundición inter metálica, porque los agentes aglutinantes actúan como

conductores adhesivos creando una fundición de partículas con una fuerte unión entre sí. La alta conductividad de los metales como la plata, es la razón por la cual son utilizados a manera de nanopartículas en las tintas. Sin embargo, cabe decir también, que son materiales muy costosos.

La forma plana de las capas impresas con inkjet, para tintas conductoras, restringe la dirección en la cual fluye la corriente al dominio planar, que corresponde a direcciones paralelas al plano del sustrato. Y en este sentido es importante resaltar que el grosor de una capa de tinta curada es inversamente proporcional a su resistividad (en dirección planar).

Las tintas se disuelven, utilizando por ejemplo etanol, el cual tiene partículas de tamaño aproximado de 44nm de diámetro. El tamaño de las nano partículas de plata oscila entre 1nm a 100nm. La capacidad del depósito de tinta que tiene el cartucho es de 20mL, y puede eyectar gotas del orden de $\sim 10\text{pL}$. Al imprimir tintas de material como el PEDOT:PSS. Los disolventes que se utilizan influyen directamente sobre la morfología, y las características eléctricas de las capas que se obtienen [18].

2.3.2 Grosor de las capas impresas.

La Figura 5 muestra imágenes, obtenidas microscopía SEM, para una capa impresa de tinta basada en nano partículas de plata. El sustrato utilizado fue basado en poliéster (PET) de 150 μm de grosor. Una línea impresa fue cortada de manera tal que se rompiese la superficie de plata y poder medir el grosor de la línea. En la derecha de la Figura 5, se muestra un corte transversal de una línea impresa con inkjet, donde se pueden observar las partículas de plata consolidadas pero no completamente fundidas entre sí. La tinta utilizada fue pre filtrada con un filtro de nylon de 0.45 μm para evitar que los inyectores se obturen debido a la sedimentación de nano partículas que hayan podido recombinarse creando nano partículas de tamaño mayor. El cartucho y el plato trabajaron a temperatura ambiente. Para la impresión se utilizó un eyector, con tensión de activación de 27,5V y 20 μm de espaciado entre gotas (*drop spacing*). Al imprimir formas con un área mayor a 1 mm^2 el grosor varía entre los 867nm y los 972nm.

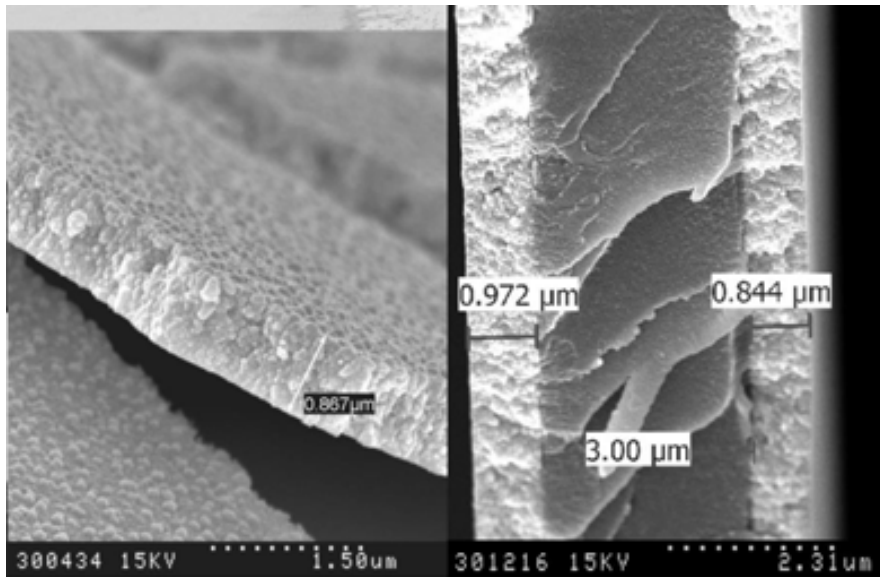


Figura 5 Imágenes de microscopio SEM para capas de tinta de nano partículas de plata impresas com inkjet.

Las capas impresas de material conductor no son muy regulares, y esto puede afectar negativamente la manera en la cual la conductividad va a ser estimada a partir de una medición durante la fase de caracterización. Dado que este tipo de medición geométrica o estimación del grosor no es muy exacta, posteriormente se comprobaron otras técnicas y alternativas que permitiesen estimar el grosor de una pista conductora. Así como también se estudió la relación del grosor y la conductividad. A partir de la medición de microscopía SEM, es evidente que la regularidad del grosor de las capas impresas con esta tecnología de impresión inkjet no es regular, razón por la cual en capítulos posteriores se estudia esta regularidad, y se postulan hipótesis en relación al origen de las irregularidades.

2.3.3 Efecto de la temperatura del curado sobre la conductividad.

Las primeras estructuras utilizadas para analizar conductividad como se muestran en la Figura 6. Para estos patrones de línea, se analiza la conductividad en función de la temperatura y tiempo de curado. Fueron impresos en un substrato de Kapton utilizando diferentes números de capas y diferentes parámetros de curado. Diferentes tiempos de curado (30 y 60 minutos) de un rango entre 140°C a 200°C son utilizados antes de medir la conductividad.

El tiempo de curado no es un factor importante después de los 30 minutos en el horno. Un rango de temperaturas entre 160 y 200°C da los mejores resultados de conductividad. Es importante que las temperaturas de curado sean bajas, para así mantener compatibilidad con sustratos plásticos que no soporten altas temperaturas, manteniendo un sustrato sin deformarse después de los procesos de curado de las múltiples capas a imprimir.

Una temperatura alrededor de 160°C es aceptable para sustratos de papel y plástico PET (los que son considerados como los materiales más económicos para sustrato). Surge la hipótesis de que al depositar muchas capas una sobre otra, el grosor debería incrementar linealmente según el número de capas. Así como también la conductividad debería ser incrementada linealmente con el número de capas.

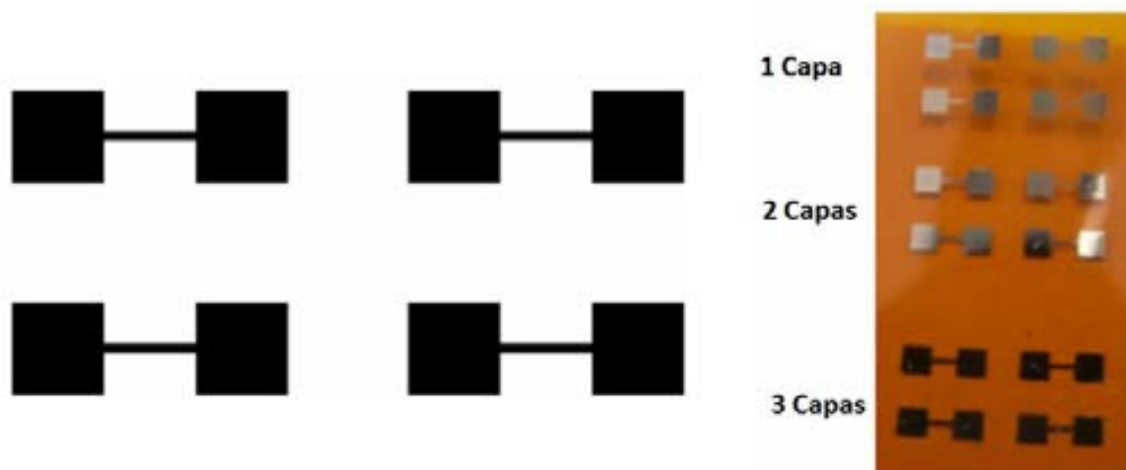


Figura 6 Estructura de prueba sencilla para analizar la conductividad de las capas impresas con tinta de nano partículas de plata por inkjet.

La tinta es eyectada como un material líquido que impacta el sustrato. La adición de más materia líquida incrementa el grosor pero también afecta el ancho (incrementando la sección también linealmente en principio). Este cambio en el ancho incrementa la conductividad y hace que la relación entre el número de capas y la conductividad no sea completamente lineal. Las diferencias observadas se deben a diferentes efectos que ocurren por interacción de la tinta y durante el proceso de curado.

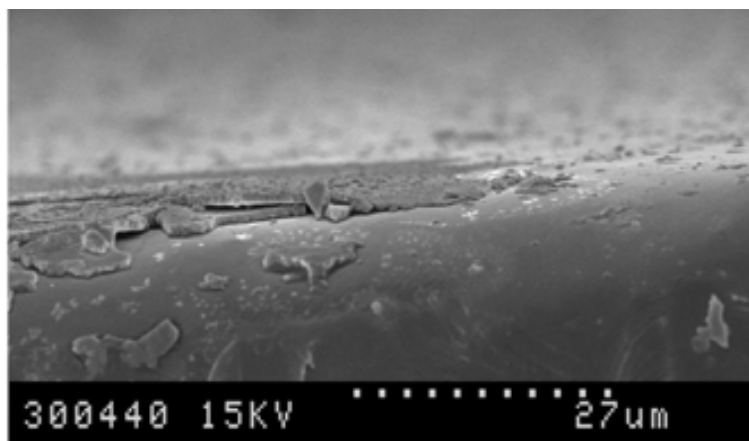


Figura 7 Imagen de SEM, del área transversal de una línea impresa con inkjet.

La Figura 7 muestra el área seccional (después de cortar) de una línea impresa de plata. La imagen de microscopía electrónica de barrido (SEM) muestra que los grosores son diferentes entre el centro de la línea y el borde de las líneas. Esta calidad de bordes suavizados en el grosor de las capas es importante para comprender que las líneas no son secciones plenamente rectangulares, y que es necesario un análisis preciso de su sección para poder determinar qué tan variable es la sección a lo largo de una determinada área, lo cual estará directamente relacionado con los valores de conductividad por cuadro de dichas pistas.

2.3.4 Conductividad en líneas de tinta de nanopartículas de plata.

Para extraer la conductividad de la tinta de plata, se realizaron mediciones para un arreglo de líneas impresas. La Figura 8 muestra un diseño de un arreglo para explorar diferentes longitudes y anchos de línea y también diferentes números de capas. Las líneas fueron impresas en ambas direcciones, horizontal y vertical para comparar e identificar efectos dependientes de la dirección en qué se imprime. Las líneas fueron impresas en substrato PET, con un solo eyector a $20\mu\text{m}$ de separación entre gotas y curado a 200°C durante 30 minutos. El grosor de las líneas fue medido utilizando un microscopio confocal con un grosor medido en promedio de 280nm para un ancho de línea de $83\mu\text{m}$.

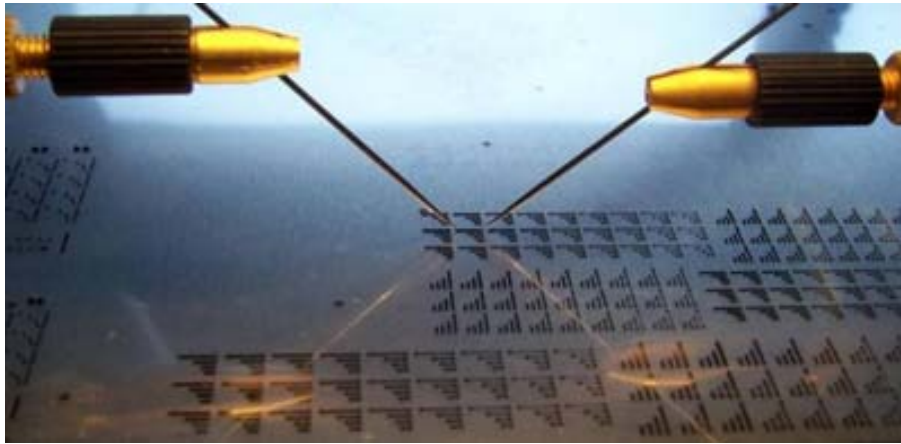


Figura 8 Arreglo de líneas conductoras de diferentes dimensiones y orientación, impresas con inkjet y tinta de nano partículas de plata.

Los resultados para este arreglo de líneas están presentados en la curva de la Figura 9. Donde la conductividad comienza a estabilizarse con anchos más grandes que $125\mu\text{m}$, con un valor promedio alrededor de los 107S/m . Las líneas más estrechas tienen conductividad eléctrica más baja, con una tendencia a disminuir con el ancho. Este efecto es producido por la impresión y efectos de respuesta de tinta que ha sido previamente impresa, en la cual interaccionan y la tinta se reacomoda hacia la dirección en la cual fue impresa inicialmente.

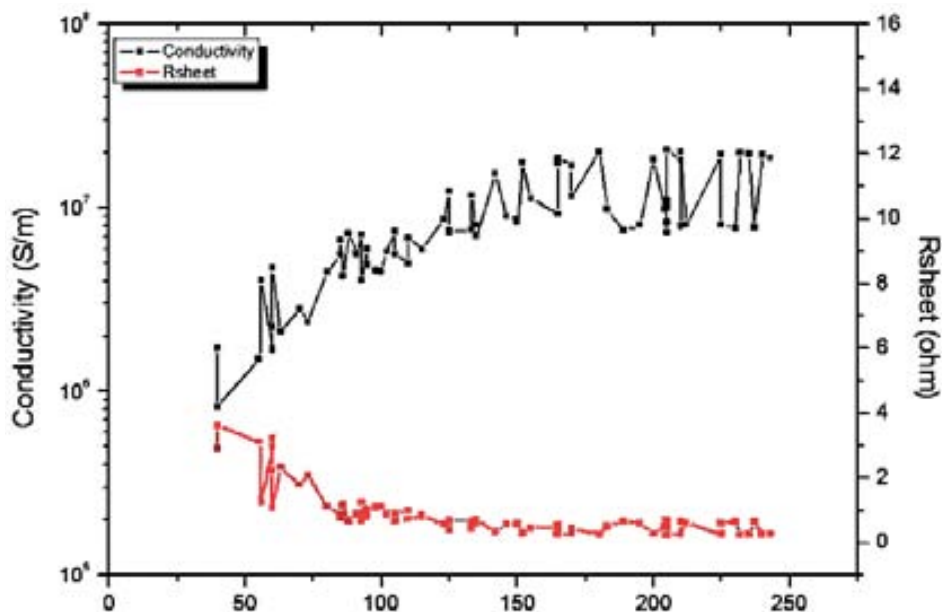


Figura 9 Resultados para la conductividad y la resistencia de cuadro en diferentes muestras de líneas impresas con inkjet

Las líneas más estrechas son más sensible al desalineamiento entre gotas que hacen que el ancho de las pistas no sea estable como se observa a nivel macroscópico. A medida que se reduce el desalineamiento entonces el ancho se incrementa, y un mayor número de gotas en paralelo (una línea más ancha) forman una línea regular más estable. Se han observado diferencias de alrededor de un 20% del total del ancho de línea. Para las estructuras probadas, con una capa de material y un espaciado entre gotas de $20\mu\text{m}$, el valor medio de la resistencia de cuadro es de $540\text{ m}\Omega/\text{cuadro}$. La conductividad medida de 107S/m es un buen resultado porque la plata tiene una conductividad teórica es 6.3 veces la medida, y considerando que la tinta impresa contiene también agentes aglutinantes entre medio, y que las partículas no están completamente unidas, éste es un resultado razonable.

2.3.5 Técnica de "Cross Bridge Resonator"

Una técnica alternativa es el vehículo de test clásico en microelectrónica llamado "*Cross Bridge Resonator*" mostrado en la Figura 10. Esta técnica permite la extracción de la resistencia de cuadro de una estructura fabricada con la técnica de impresión de inkjet. Las mediciones mostraron resultados donde la resistencia por cuadro es de $138.3\text{m}\Omega/\square$ para una capa impresa de tinta conductiva y $69.2\text{m}\Omega/\square$ para dos capas.

Para verificar la regularidad de esta estructura impresa, se realizan mediciones de perfilómetro mecánico de punta, lo que permite comprobar el grosor a lo largo de toda la estructura. Las mediciones de perfil de uno de los brazos de la estructura de cruz y un resumen del resultado para ancho, área transversal en función de la distancia al centro se muestra en la Tabla 1. Sin embargo, a partir de este momento, se hace evidente la clara necesidad de utilizar una técnica diferente para poder caracterizar y analizar la morfología en 3D de las capas impresas con inkjet.

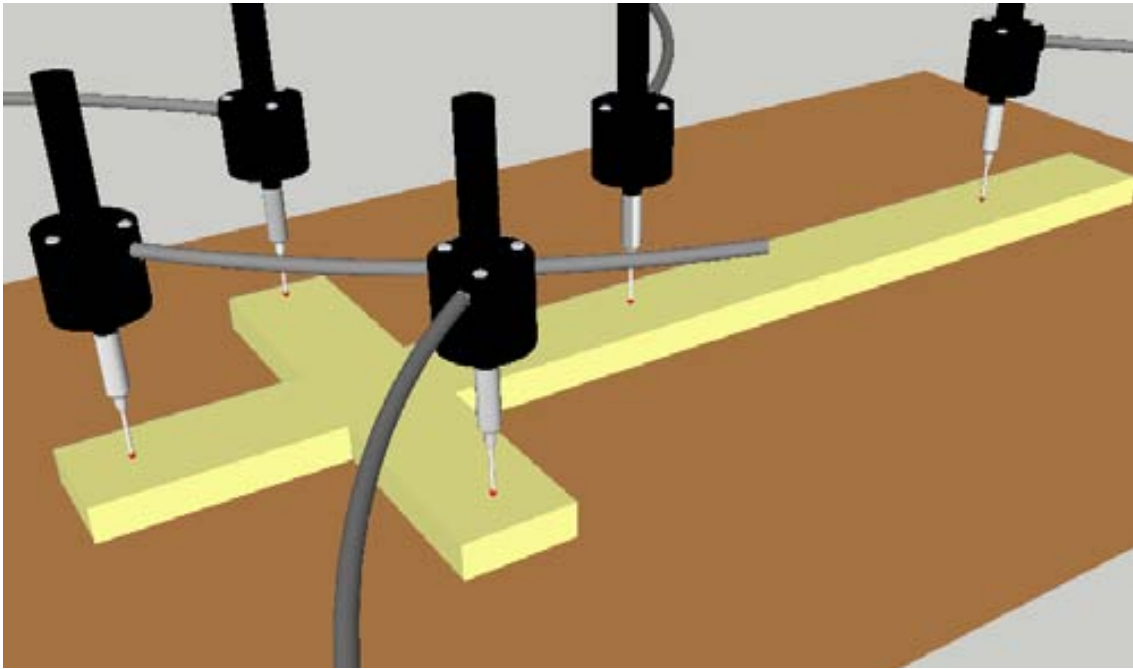


Figura 10 Medición con estructura de prueba “Cross Bridge” utilizada para la medición de resistencia de cuadro.

De acuerdo con los perfiles medidos, es evidente que el grosor aumenta cuando la medición se hace en un punto más alejado del centro de la estructura. La hipótesis para explicar los resultados, supone que la resistencia de cuadro medida refleja que el grosor de la capa es mayor en la parte central de la estructura. Esta explicación concuerda con la evidencia de que la tinta impresa en la parte del brazo es atraída hacia el centro de la cruz. Posteriormente, las mediciones ópticas que analizan toda la morfología de la estructura validan esta hipótesis.

Distancia desde el centro de la cruz (μm)	Ancho de la línea (μm)	Area transversal del brazo (10^{-14} m^2)
50	235	1.38
100	227	1.41
150	231	1.76
200	233	1.86
250	234	1.93
300	235	2.15
350	235	2.16
400	226	2.13
450	232	2.18
500	237	2.18

Tabla 1 Perfil en del área transversal del brazo de la estructura de cruz.

Este problema de fabricación hace que el uso de esta estructura sea difícil, sin embargo en el capítulo 3 se introduce mayor experimentación, y se propone una metodología que permite compensar este efecto. Debido a que la tinta es atraída hacia el centro de la cruz, entonces los valores medidos para la resistencia de cuadro con esta estructura de test resultan en valores más pequeños que la resistencia de cuadro de los brazos de la cruz, que vendrían representando pistas conductoras de ese grosor.

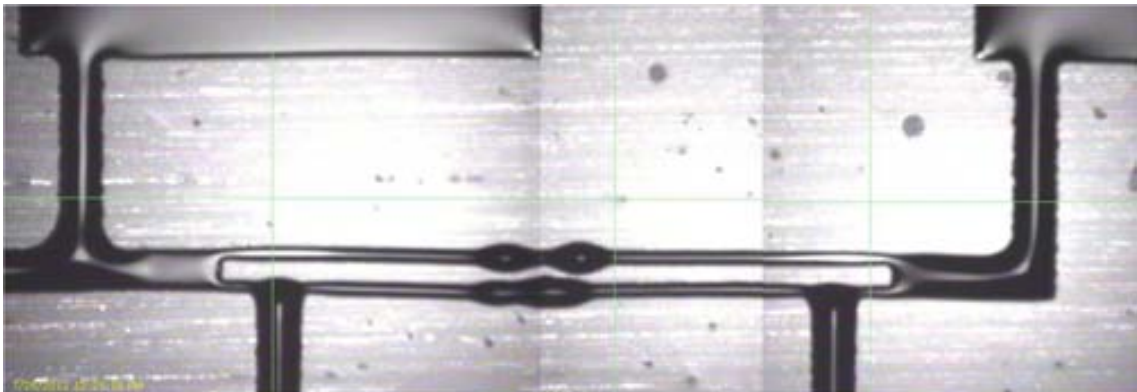


Figura 11 Estructura de CBR antes del proceso de curado.

En la estructura de prueba CBR, ver la Figura 11, allí se identificó la necesidad de aplicar reglas de diseño básicas como separación mínima, dado que un 43% de las muestras impresas (un conjunto de 30 estructuras) presentaron interconexión entre las líneas. Un ejemplo se muestra en la Figura 12 Este tipo de estructura sí permite analizar qué tanto se pueden permitir el separación entre líneas, sin embargo no es posible utilizarla en conjunto con la extracción de la resistencia de cuadro debido a las irregularidades en el centro de la cruz.

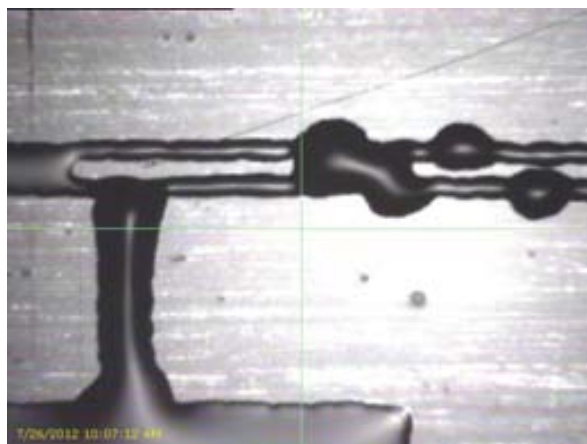


Figura 12 Coalición de líneas conductoras en estructura de prueba CBR.

2.3.6 Comparación entre métodos de extracción de resistencia de cuadro.

Los resultados obtenidos con el método Van der Pauw $105.23\text{m}\Omega/\square$ se aleja del obtenido utilizando la estructura simple de línea impresa que era de $540\text{m}\Omega/\square$. Con una capa de tinta conductora de plata, considerando que al imprimirse sobre el sustrato de Kapton tiene un grosor promedio de 900nm , la conductividad es cercana a $6.5\text{E}6\text{S/m}$. La diferencia es normal considerando que las líneas impresas fueron estructuras muy pequeñas con poca viabilidad de tener área seccional constante.

De acuerdo con estos resultados, hay un dilema con los primeros resultados para la conductividad en líneas impresas. Debido a la resolución de los instrumentos y por el hecho de no cumplir rigurosamente con todas las suposiciones de grosor constante para el caso de medidas tipo Van der Pauw.

Debido al tamaño de las muestras, las irregularidades de la estructura Van der Pauw presenta mayor robustez que las líneas impresas, por lo cual la relación entre las deformidades y las dimensiones es mayor para un cuadrado de $5\times 5\text{mm}$. Sin embargo las irregularidades de grosor pueden ser un problema desde la perspectiva de caracterización y modelado de este tipo de capas impresas. Así como también pueden representar un obstáculo que se debe considerar y dimensionar a la hora de diseñar dispositivos en esta tecnología.

La Tabla 2 es un resumen de resultados de diferentes técnicas utilizadas para extraer la resistencia de cuadro para capas de pistas conductoras impresas. Considerando el problema de resolución en la medición directa de líneas conductoras, y las irregularidades de la estructuras impresas. Los problemas de irregularidad presentados en la estructura “cross-bridge resonator”, la medición de tipo Van der Pauw parece ser la mejor sin muchos problemas, a pesar de un requerimiento mayor en la resolución de los instrumentos y el incumplimiento parcial en algunos casos de las suposiciones.

Conjunto de muestras	Técnica	Número de capas conductoras	Resistencia por cuadro promedio
A	Medición de líneas conductoras	1	540 mΩ/□
B	Cuadrado Van der Pauw	1	171 mΩ/□
C	Cuadrado Van der Pauw	2	105 mΩ/□
D	Resonador cruz puente	1	138 mΩ/□
E	Resonador cruz puente	2	69 mΩ/□

Tabla 2 Comparativa de técnicas de caracterización para extraer la resistencia de cuadro para capas impresas de tinta conductora.

2.4 Dispositivos electrónicos pasivos

En este apartado se resume experimentación realizada para dispositivos pasivos, resistencias, capacidades y un dispositivo memristivo. Se analizan aspectos de la variabilidad y la repetitividad de los mismos, así como consideraciones de variables en el proceso de impresión que afectan a la variabilidad de los dispositivos.

2.4.1 Caracterización de resistencias impresas

Para realizar una comparativa entre las diferentes posibilidades de diseño que existen para construir resistencias eléctricas, hemos realizado un experimento con resistencias impresas con un diferente número de capas resistivas fue impresa en dos sustratos diferentes, en papel y en Kapton. Con las dos variantes de diseño mostradas en la Figura 13. Utilizando el mismo proceso de fabricación y un conjunto de tintas compuesto de tinta conductiva de nano partículas de plata y tinta resistiva de PEDOT:PSS.

Experimento A Resistencias con contactos de plata y PEDOT:PSS como material resistivo. Analizando el efecto de imprimir el material resistivo primero, o imprimir el material de los contactos primero.

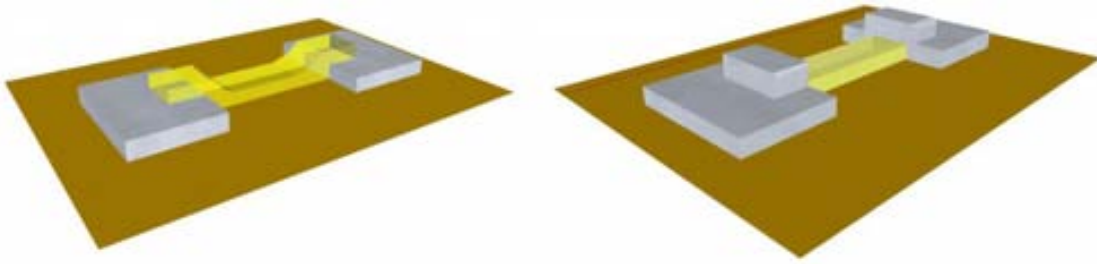


Figura 13 Estructura idealizada de resistencia impresa, con diferente orden en la impresión de las capas de material.

Hipótesis del Experimento A.

1. Los dispositivos se comportan como resistencias.
2. Debido a las irregularidades por la alta rugosidad en el sustrato de papel, la varianza de la resistencia será mayor que en el sustrato de Kapton.
3. El tamaño de las muestras es suficiente para estimar la resistencia promedio de contacto.
4. El número de capas es inversamente proporcional a la resistencia de cuadro del dispositivo.
5. Teniendo 50 resistencias con el mismo tamaño y características, es posible estimar la varianza de las resistencias impresas que ocurre durante un mismo proceso de impresión.

Condiciones del Experimento A.

Imprimir resistencias con diferentes sustratos y con un número diferente de capas de material resistivo. La estructura de resistencia se muestra en la Figura 14, los pads metálicos y los contactos ocurren en el área de superposición más que en el área lateral de contacto, debido a que el grosor de las capas es muy fino en comparación con las áreas que pueden llegar a cubrir las pistas.

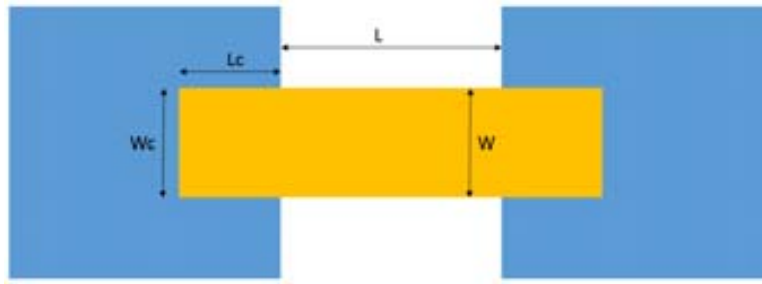


Figura 14 Dimensiones de resistencia y contactos entre las diferentes capas.

Para poder estimar la varianza de las resistencias impresas, es necesario imprimir el mismo tamaño y repetir el diseño. En la Tabla 3 se muestra el diseño, el cual fue propuesto para verificar la funcionalidad de la misma estructura para tamaños mayores, utilizando el mismo ancho, el número de cuadros por resistencia es especificado también.

Conjunto de muestras	Sustrato	Número de capas conductoras	Número de capas resistivas	Primer material depositado	Minutos de curado para la capa de PEDOT:PSS
A	Kapton	1	4	PEDOT:PSS	30
B	Kapton	1	4	Tinta de nano partículas de plata	45
C	Papel fotográfico	1	4	PEDOT:PSS	30
D	Kapton	1	3	Tinta de nano partículas de plata	30
E	Kapton	1	4	Tinta de nano partículas de plata	30

Tabla 3 Diferentes escenarios de fabricación para resistencias impresas.

El ancho de todas las resistencias es de $200\mu\text{m}$. En la parte superior del diseño mostrado en la Figura 15, compuesta por resistencias de diferente número de cuadros en total son 40 resistencias (Tabla 7), luego el mismo diseño de resistencia repetido en 50 muestras que se ubican en la parte inferior del diseño. Las resistencias repetidas tienen 3 cuadros, lo cual se traduce en dimensiones de longitud $600\mu\text{m}$ y ancho $200\mu\text{m}$.

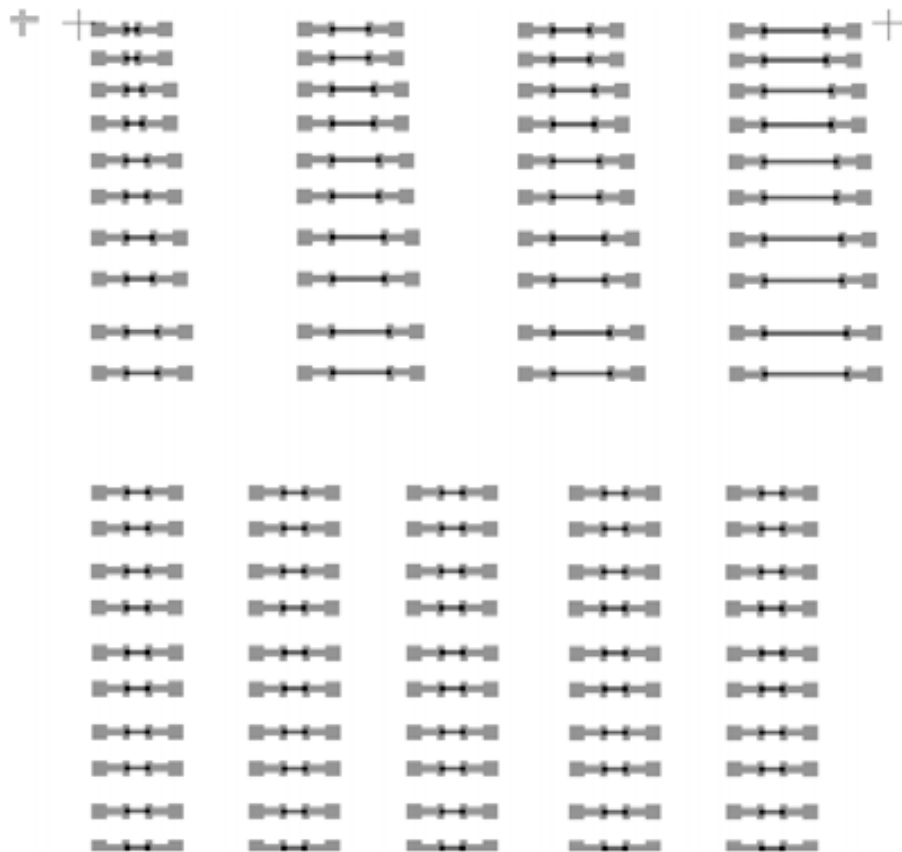


Figura 15 Diseño de experimento para resistencias.

La medición eléctrica se realiza utilizando una curva I-V para verificar que la linealidad del dispositivo al incrementar la corriente. Un extremo del dispositivo es conectado a una fuente de tensión, y su tensión varía de -10V hasta +10V. Realizar una medición de varios puntos de tensión, tiene los beneficios de suprimir en parte el ruido eléctrico, y por otro lado que también permite analizar la linealidad del dispositivo.

Las consideraciones térmicas no fueron consideradas ya que el tiempo que se tomó para la medición es corto, esto ayuda a reducir el efecto térmico de auto calentamiento, cuando la corriente es elevada o cuando se expone demasiado tiempo la resistencia a una tensión. Cada curva toma 100ms, y se utilizan 100 puntos. Y es así como se extrae la resistencia, a partir de la pendiente de esta recta que corresponde a la resistencia del dispositivo.

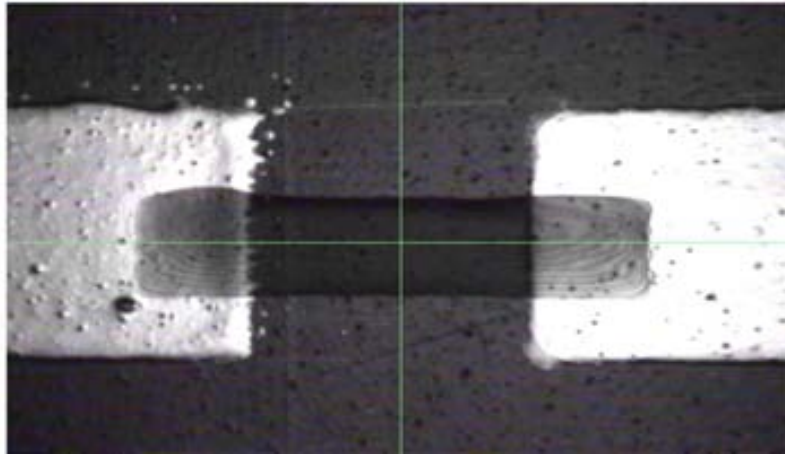


Figura 16 Resistencia impresa con Inkjet, PEDOT:PSS como material resistivo y tinta de nano partículas de plata como material de los pads.

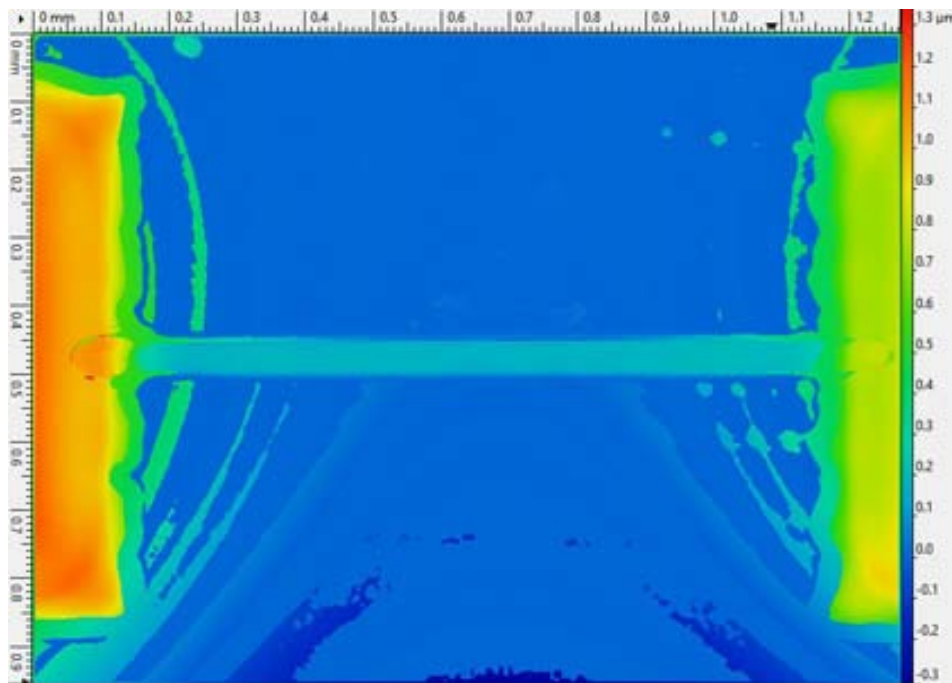


Figura 17 Morfología de una resistencia impresa con inkjet, PEDOS:PSS como material resistivo y tinta de nano partículas de plata para los pads.

El arreglo de resistencias fue impreso (ver Figura 16) en cinco escenarios distintos. Para poder explorar diferentes efectos (ver Tabla 3) de diferentes parámetros de la impresión sobre la característica principal de las resistencias impresas. Los parámetros que fueron explorados son: El orden de impresión, el sustrato, el tiempo de curado de la tinta de PEDOT:PSS, y el número de capas impresas de PEDOT:PSS.

Debido a la naturaleza de la cantidad medida (ohms), que posee un nivel de estadística cero, donde la resistencia eléctrica se tratará como una variable aleatoria compuesta por tres partes: (1) La resistencia de los contactos, que se debe a áreas de contacto entre capas de material resistivo y material conductor, (2) el valor ideal y (3) la variación aleatoria de la resistencia. Utilizando un modelo común y simplificado de la resistencia es posible resumir la información obtenida del experimento. La siguiente expresión es utilizada como el modelo del dispositivo, el cual tiene dos áreas de contacto de interface como se muestra en la Figura 18)

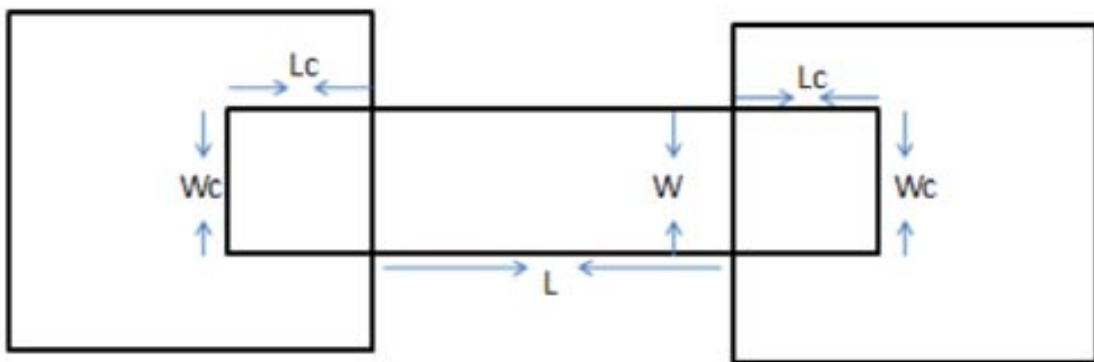


Figura 18 Dimensiones del diseño de resistencia, considerando el tamaño de los contactos.

Ecuación 1 Análisis de la resistencia de contacto en función de las dimensiones.

$$R = R_{material} + 2R_{contacto}$$

$$R_{cuadro} = \frac{\rho}{t}$$

$$n = \frac{L}{W}$$

$$R_{material} = \rho \frac{L}{tW} = R_{cuadro} \frac{L}{W} = nR_{cuadro}$$

$$R_{contacto} = \frac{\Phi_c}{W_c L_c} + \rho_{conductivo} \frac{L_c}{tW_c} + \rho_{resistivo} \frac{L_c}{tW_c}$$

La resistencia de contacto se compone por tres resistencias diferentes, de acuerdo con la ecuación, el primer término se debe a la diferencia de nivel de energía entre los dos materiales, y los subsiguientes se deben a la resistividad del material en las capas conductiva y resistiva.

La resistencia promedio para resistencias equivalentes se muestra para cada una de las diferentes combinaciones en la Tabla 4. La varianza también se muestra en la misma tabla. Es imposible extraer un valor válido para la resistencia de cuadro, utilizando esta estimación, ya que la resistencia de cuadro no fue medida directamente.

Conjunto de muestras	Resistencia media (Ω)	Desviación estandar de la resistencia (Ω)	Tolerancia (Intervalo 6σ)
A	1757	240	$\pm 41\%$
B	1917	361	$\pm 57\%$
C	2.1M	285K	$\pm 41\%$
D	1808	117	$\pm 20\%$
E	1170	95	$\pm 24.5\%$

Tabla 4 Análisis de la repetitividad del valor de la resistencia, según los diferentes escenarios de fabricación.

El valor medio fue calculado y, para poder estimar la varianza de las resistencias que fueron impresas en el mismo proceso de impresión, los resultados tienen un intervalo de confianza de 99.73% que se muestra en la tolerancia, lo que equivale a un intervalo de seis sigma.

La Tabla 4 supone que la extracción de la resistencia de contacto es válida. Utilizando la ecuación de resistencia de cuadro puede calcularse para estos resistores de 3 cuadros. En algunos casos, la suposición puede utilizarse pero en otros sería completamente inapropiado como se ilustrará en el siguiente experimento. Los resultados de la medición de resistencias se muestran en la Tabla 5.

Conjunto de muestras	Resistencia por cuadro media (Ω/\square)	Desviación estandar de la resistencia por cuadro (Ω/\square)	Tolerancia (Intervalo 6σ)
A	371	80	$\pm 65\%$
B	509	120	$\pm 71\%$
C	701K	224K	$\pm 96\%$
D	602	39	$\pm 20\%$
E	389	31	$\pm 24\%$

Tabla 5 Análisis de los resultados de resistencia de cuadro para los diferentes escenarios de impresión.

2.4.1.a Interpretación de los resultados en el experimento de resistencias impresas.

De acuerdo con los datos, el 100% de las muestras se comportan como dispositivos lineales, en el rango de tensión medido, sin considerar los efectos de auto calentamiento y efectos de estrés por tensión. Presentando una pendiente constante entre I-V. Sin embargo en secciones posteriores se analizan otros parámetros como su coeficiente de cambio por tensión, efectos de estrés y efectos de humedad sobre este tipo de dispositivos.

Las resistencias que se imprimieron sobre el sustrato de papel, presentaron mayores irregularidades debido a la gran rugosidad del sustrato, esto incrementa drásticamente la tolerancia de las resistencias fabricadas teniendo casi una variación de $\pm 96\%$. La impedancia para este tipo de dispositivos en papel está en el orden de M Ω . Se explica esta resistencia tan elevada con el hecho de que la conductividad en el material resistivo utilizado, PEDOT:PSS, es variable en función de la dirección, lo que implica que al ser muy rugosa la superficie, las capas de este material son muy irregulares, y no hay una uniformidad en la dirección en la cual fluye la corriente, por ello el valor elevado de la resistencia. La varianza de estas resistencias y lo que se conoce de sus irregularidades en este tipo de sustrato, también puede relacionarse directamente con el hecho de que: los mecanismos de transporte de carga aunque son desconocidos se comportan de manera anisotrópica.

El orden de la deposición de capas de materiales en resistencias impresas modifica la varianza de la resistencia. Imprimir primero la capa conductora resulta en una varianza menor que imprimir primero la capa resistiva.

La impedancia promedio de las resistencias impresas es reducida de 600Ω a 390Ω adicionando una cuarta capa de PEDOT:PSS, lo que representa multiplicarle por un factor de 0.65 para el valor medio de las resistencias mientras que el cambio en la varianza es multiplicado en un factor de 1.2.

En resistencias impresas sobre sustratos plásticos de Kapton, el tiempo de curado para la capa de PEDOT:PSS, resulta en un incremento considerable de la variabilidad de las resistencias. Esto se puede observar al comparar la tolerancia de los conjuntos de muestras B, D y E.

La estimación para la tolerancia de la resistencia de cuadro cuando se tienen resultados pobres para la resistencia de contacto resulta en resultados que no son muy válidos. Es por ello que se requiere otro método para extraer la resistencia de contacto y aislar los cálculos de la tolerancia. El problema es que la resistencia de contacto correlaciona todos los datos utilizando una regresión lineal. Esto restringe los resultados y la información que puede extraerse en este caso.

2.4.1.b Conclusiones para el experimento de resistencias impresas.

Es posible multiplicar la resistencia obtenida, manteniendo tolerancias similares, simplemente modificando el número de capas impresas. Las 50 muestras fueron útiles para identificar la diferencia entre resistencias impresas en sustratos plásticos y sustratos de papel. Fue posible estimar la varianza de los dispositivos reunidos con los diferentes conjuntos de muestras. La premisa de que el orden de impresión afecta el valor medio y la tolerancia es cierta de acuerdo con los resultados obtenidos en este experimento.

2.4.2 Resistencias con capa protectora impresas con Inkjet

Un proceso para imprimir dispositivos que sea exitoso, repetitivo, fiable y de gran rendimiento, es un desafío clave para el concepto de la electrónica impresa con inkjet. La impresión de materiales permite la construcción de dispositivos a través de la superposición de capas de material funcional, depositadas inicialmente como tinta gota por gota, con un conjunto adecuado y compatible de materiales, que conformen capas de materiales que comporten eléctricamente como materiales resistivo y conductivo. Una resistencia como dispositivo de dos terminales implementa una función específica como elemento del circuito, en el que la corriente que atraviesa la resistencia es directamente proporcional a la tensión aplicada en los terminales de la resistencia.

La configuración de impresión utilizada para imprimir resistencias, se basa en la impresora Fujifilm Dimatix DMP2831. La impresora fue ubicada en una sala blanca de clase 10000 para reducir los fallos debidos a partículas contaminantes durante el proceso de impresión.

Las resistencias fueron impresas utilizando cabezales de 10pL y un espaciado entre gotas de 20 μ m. El sustrato utilizado es de PEN (polietileno-naftalato) con un grosor de 125 μ m. Los materiales seleccionados para el diseño de estas resistencias son de tres tipos: tinta conductiva, tinta resistiva y tinta aislante. El primero, una capa de tinta de nano partículas de plata, utilizado para los pads y contactos. La tinta conductora fue depositada utilizando una temperatura del plato de 40°C y fue sinterizada a 130°C durante 30 minutos. La tinta resistiva fue impresa con dos y tres capas de PEDOT:PSS de alta impedancia impresas con diferentes anchos 200 μ m, 300 μ m y 400 μ m para evaluar la conductividad, el grosor y la regularidad. El PEDOT:PSS es un compuesto de polímeros conductivos con una conductividad menor por cinco órdenes de magnitud que la plata. Para mejorar la homogeneidad de la línea sobre el sustrato de PEN, la primera capa de PEDOT:PSS fue impresa utilizando un patrón de capa de 50% solido con una línea interna de 100%. Las siguientes capas fueron impresas utilizando un 100% de línea sólida. Todas las capas fueron impresas utilizando una temperatura del sustrato de 60°C y curadas a una temperatura de 130°C

durante 10 minutos. Un proceso de alineamiento por defecto se realizó para asegurar la precisión de las capas (debido a que la muestra se mueve en cada proceso de curado y en cada cambio de cartucho).

El material utilizado para hacer funcionalidad de capa resistiva, es un material higroscópico [19] [20]. Este hecho representa, un problema de fiabilidad y estabilidad del dispositivo, debido a que la humedad dentro de la capa resistiva modifica la conductividad de la capa, es decir es una degradación de la resistencia dependiente del tiempo y las condiciones atmosféricas. En consecuencia, para evitar la degradación debida a la humedad, utilizamos una capa como material aislante de la humedad de PVP (poli vinil fenol) SMD701 proveído por CETEMMSA que ha sido añadido para proteger la capa de PEDOT:PSS de la exposición directa al aire del ambiente y esto reduce parcialmente la degradación.

La resistencia de contacto entre las capas de PEDOT:PSS y la de nano partículas de plata, después del proceso de curado fue analizada y se encontró que es muy pequeña, lo que se denominan contactos óhmicos, donde la resistencia de contacto debida a la diferencia de niveles energéticos está en el orden de 1 a 3 Ω . En un trabajo previo [21], la resistencia de contacto se estimó utilizando la estructura de prueba cruz griega para medir la resistencia de contacto entre capas.

Las características del diseño afectan el rendimiento del proceso de fabricación del dispositivo, donde proponemos un experimento para encontrar la varianza más baja de la resistencia eléctrica para resistencias impresas. Con un conjunto de 460 resistencias, el ancho, grosor y orientación de impresión son evaluados de acuerdo con la tolerancia (variación de la resistencia eléctrica con un intervalo de seis sigmas). La longitud medida en número de cuadros se fija a cinco cuadros para resistencias de diseño rectangular. La orientación de impresión en horizontal presenta una mayor repetitividad que la vertical.

El coeficiente de tensión RVC (del inglés Resistor Voltage Coefficient) para este diseño es menor que 1518ppm/V (estimado con un rango de 1V a 10V y una confianza de 96% para un conjunto de 40 muestras).

De acuerdo con los resultados que se resumen en las Figura 19 y Figura 20, el mejor diseño para los casos que se compararon en este experimento: es en dirección horizontal con un ancho de 300 μm y dos capas de PEDOT:PSS.

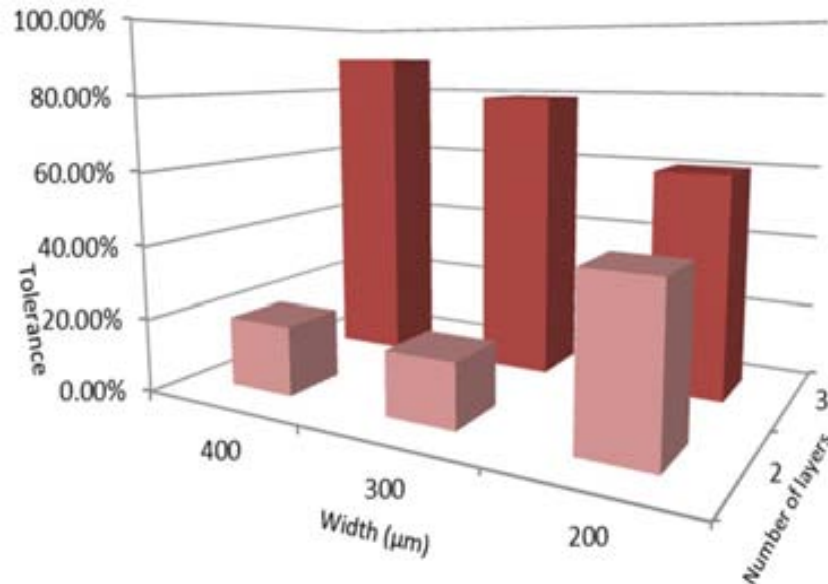


Figura 19 Análisis de la tolerancia de resistencias impresas con inkjet, según las características del diseño.

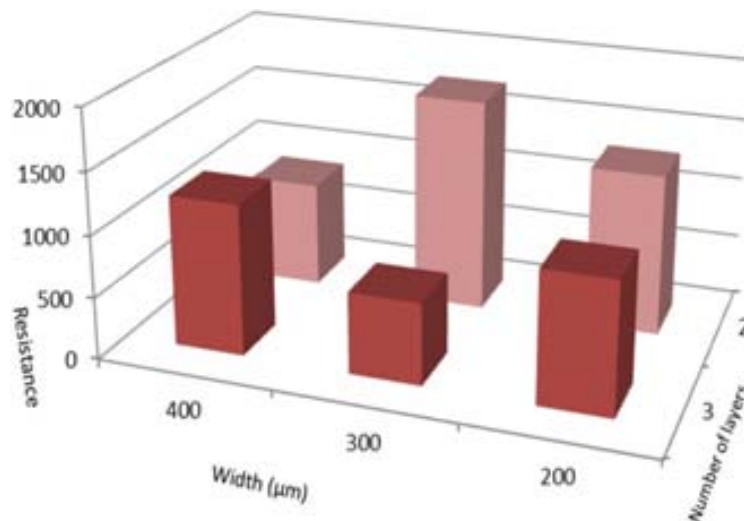


Figura 20 Análisis de la resistencia media en ohms, para cada uno de los escenarios de diseño.

A través de una metodología experimental, es posible seleccionar las características de diseño y del proceso, que permiten diseñar dispositivos con mayor repetitividad, en el caso particular resistencias, es posible definir las características más convenientes de un diseño. Sobre todo cuando se tienen muchos grados de libertad, no siempre es posible analizar todos los casos, pero

para características de fiabilidad, es importante analizar los efectos de las dimensiones, la orientación del diseño, sobre la variabilidad de las características eléctricas de los dispositivos que se imprimen. Este experimento es un ejemplo claro de cómo la variabilidad de una característica eléctrica va directamente ligada a la forma como se implementa un mismo dispositivo.

La importancia de sus dimensiones, y de la dirección de la impresión debe considerarse sobre la variabilidad del dispositivo. Las resistencias de capa delgada utilizando este conjunto de materiales presentan un coeficiente de tensión muy elevado que limita el uso de este tipo de tecnología. La variabilidad del proceso de impresión inkjet es tratable utilizando técnicas de optimización y ajustando los procesos y diseños.

2.4.2.a Análisis visual de fallos presentados en las resistencias impresas.

La caracterización eléctrica aunque es completa para determinar el comportamiento del dispositivo como resistencia, no aporta mucha información referente al origen o la explicación de algún fallo, o una desviación en algún parámetro de los dispositivos. Razón por la cual es necesario introducir una fase adicional de caracterización que permita identificar los posibles fallos, y los posibles mecanismos que incrementan la variabilidad de estos dispositivos.

Para verificar la conformidad de las resistencias impresas, se realizó una caracterización visual por microscopio confocal, en donde se identificaron cinco tipos de fallo diferentes. Los cuales se describirán, y adicionalmente se formularán hipótesis en relación con su consecuencia sobre el comportamiento eléctrico de los dispositivos.

Este análisis visual también se relaciona con las mediciones de resistencia para todas las muestras, y se afirman las hipótesis, como consecuencia se verifica que realmente es posible identificar también algunos fallos de impresión de manera directa gracias a inspecciones visuales. Para dispositivos más complejos, no es posible identificar los fallos de manera visual, debido a que no siempre son visibles debido a que existen dispositivos con más capas añadidas.

2.4.2.b Fallo de rupturas o grietas en el material resistivo

En este tipo de fallo, es posible ver grietas, o quiebres en la capa transparente de material resistivo, como muestra la Figura 21. Todas las resistencias afectadas por este fallo se ven como un circuito abierto, tienen impedancia muy alta y no es posible medirla con el instrumento (se mide ruido). Es importante aclarar que hay otras resistencias que tienen pocas rupturas y que estas si presentan una resistencia razonable que se encuentra dentro del promedio.



Figura 21 Rupturas de la capa de material resistivo.

De acuerdo con los parámetros de diseño, dimensiones y número de capas, este tipo de fallo se presenta únicamente para resistencias impresas con 3 capas de material resistivo, lo cual puede deberse a que este tipo de material no es lo suficientemente flexible al imprimir capas muy gruesas, y al pasar por un proceso de curado térmico sufre un proceso de dilatación diferente al del sustrato, haciendo que haya una tensión suficiente como para romper al material.

Una característica curiosa de esta falla es que los quiebres se presentan siempre en dirección perpendicular a la orientación de las resistencias. Es probable que la dilatación de la capa conductora también tenga que ver en este rompimiento, debido a que la dirección en que se presentan los quiebres es muy relativa a la localización de los contactos.

2.4.2.c Impresión de líneas conductoras debajo de la capa resistiva

La resistencia eléctrica es de 674Ω , desviándose un 42.63% de la media para resistencias de las mismas dimensiones (en promedio las resistencias de estas dimensiones es 1175Ω). En este caso, la resistencia se ve afectada por la

impresión errónea de una línea de material metálico debajo de la capa de PEDOT:PSS, ver la Figura 22, en este caso se aprecia casi media línea conductora entre los pads metálicos.



Figura 22 Impresión de líneas conductoras debajo del material resistivo.

Durante la impresión de los dispositivos, existen diversos mecanismos por los cuales la trayectoria de las gotas y la localización de las mismas se desvían del lugar que corresponde. En algunos casos se pueden desviar debido a cargas electrostáticas que desorientan la trayectoria de caída en la tinta. En este caso es posible detectar este tipo de fallo visualmente. Se ha impreso una línea conductora que en proporción corresponde casi a la misma cantidad en la que fue reducida la resistencia eléctrica.

Existe la posibilidad de utilizar este tipo de diseño para fabricar resistencias con valores más controlados para un tamaño constante, es decir, utilizar esta falla de manera controlada para ajustar el valor de una resistencia de acuerdo con lo deseado, imprimiendo líneas conductoras debajo del material resistivo.

2.4.2.d Impresión de gotas aisladas de material conductor debajo de la capa resistiva.

Otro tipo de fallo similar al anterior, en el cual por error son impresas gotas aisladas de material conductor debajo de la capa resistiva. El fallo se muestra en la Figura 23. La resistencia eléctrica es en promedio menor que la que debería

ser debido a la impresión errónea de gotas metálicas debajo de la capa de PEDOT:PSS.

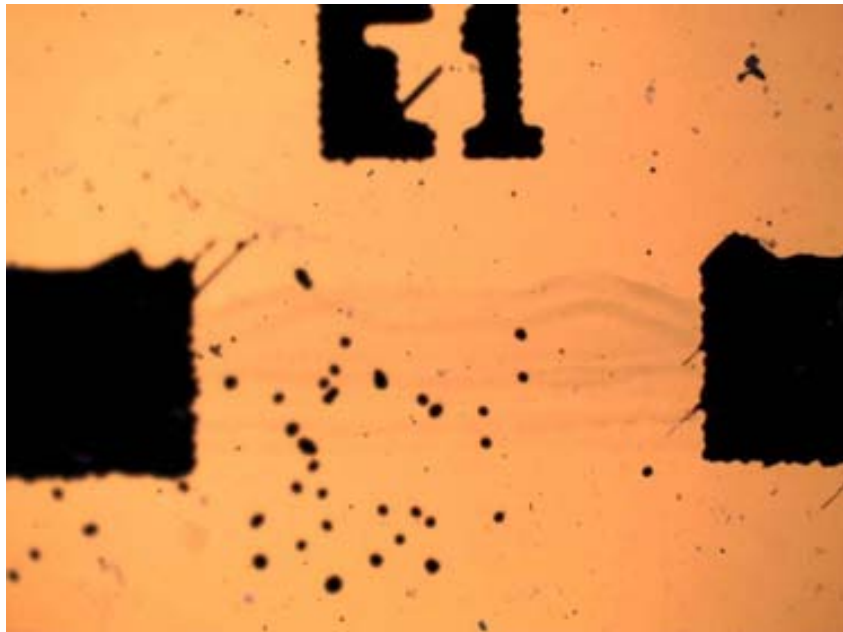


Figura 23 Fallo de impresión de gotas aisladas de material conductor debajo de la capa resistiva.

A diferencia del caso de imprimir líneas debajo de la capa resistiva, en este fallo no hay una correlación clara entre la cantidad de gotas y el cambio en la resistencia. No es posible hallar una medida visual que relacione el fallo con la reducción de resistencia eléctrica.

2.4.2.e Problema de alineamiento y diseño sin suficiente margen

En este fallo se presentó desalineamiento que no fue considerado en el diseño, siempre que se diseñen dispositivos se debe considerar el peor caso para el desalineamiento, de manera tal de dar margen suficiente a áreas de contacto. En la Figura 24 se puede identificar la diferencia de área de contacto para los dos contactos.

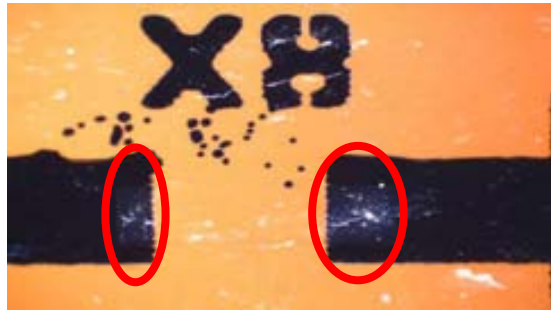


Figura 24 Problema de diseño y desalineamiento en resistencias impresas.

Todas las resistencias afectadas por este fallo se ven como un circuito abierto, dada la asimetría que se puede apreciar por microscopio es probable que no haya un buen contacto entre el PEDOT:PSS y el pad derecho, puede ser un problema en el diseño de las resistencias que no se dejó suficiente área de sobra para evitar que por desalineamiento de capas quedara en circuito abierto.

2.4.2.f Arrastre de tinta conductora hacia debajo de la capa resistiva

Para toda una fila de resistencias se presentó el fallo de que hay un arrastre de tinta metálica en la misma dirección de impresión, ver Figura 25, en promedio se refleja en una resistencia eléctrica menor. Lo que indica que probablemente el cartucho estaba en contacto con la tinta y lo iba arrastrando. Debido a que la distancia entre cartucho y sustrato debe mantenerse constante, el movimiento o deformación en alguna región del sustrato puede hacer que ocurran este tipo de arrastres de tinta.



Figura 25 Fallo de arrastre de una parte del contacto.

En la Tabla 6 se muestra la ocurrencia de los distintos fallos descritos previamente, cada número corresponde a un fallo, y también se muestra el número de ocurrencias, y su porcentaje relativo al número total de muestras. En

total un 23.07% de las resistencias impresas en este arreglo presentó fallos perceptibles de manera visual. Los cuales también tienen una repercusión en el valor de resistencia eléctrica del dispositivo. La posición relativa de los errores también puede dar indicio de que se puede tratar de un problema de diseño cuando el fallo se repite únicamente para un diseño específico.

MAPA DE FALLOS										
	0	I	II	III	IV	V	VI	VII	VIII	IX
A	1	0	1	0	0	0	0	0	1	1
B	1	1	0	0	0	0	0	1	1	1
C	1	5	5	5	5	5	5	5	5	5
D	3	3	3	3	3	3	3	3	3	3
E	3	3	3	3	3	3	3	3	3	3
F	0	0	0	0	0	0	0	0	0	0
G	0	0	0	0	0	0	0	0	0	0
H	0	0	0	0	0	0	0	0	0	0
I	1	0	0	0	0	0	0	0	0	0
J	0	0	0	0	0	0	0	0	0	0
K	0	0	0	0	0	0	0	0	0	0
L	0	0	0	0	0	0	0	0	0	0
M	0	0	0	0	0	0	0	0	0	0
N	0	0	0	0	0	0	0	0	0	0
O	0	0	0	0	0	0	0	0	0	0
P	0	0	0	0	0	0	0	0	0	0
Q	0	0	0	0	0	0	0	0	0	0
R	0	0	0	0	0	0	0	0	0	0
S	0	0	0	0	0	0	0	0	0	0
T	0	0	0	0	0	0	0	0	0	0
U	0	0	0	0	0	0	0	0	0	0
V	0	0	0	0	0	0	0	2	0	0
W	4	4	4	4	4	4	4	4	4	4
X	4	4	4	4	4	4	4	4	4	4
Y	0	0	0	0	0	0	0	0	0	0

Tipos de Fallo	
1	Presenta como rupturas de material
2	Línea de metal debajo del material resistivo
3	Gotas de metal debajo del material resistivo
4	Problema de alineamiento
5	Arrastre de tinta

Número de ocurrencias de cada fallo	Porcentaje	
1	10	3.85%
2	1	0.38%
3	20	7.69%
4	20	7.69%
5	9	3.46%

Tabla 6 Mapa de fallos en arreglo de resistencias impresas con inkjet.

2.4.3 Extracción de la resistencia de contacto para resistencias impresas

Este experimento pretende la medición indirecta de la resistencia promedio de contacto para resistencias impresas con inkjet. La resistencia de contacto se debe a una brecha en los niveles de energía entre los dos materiales, o a defectos en el contacto que se manifiestan como una resistencia de interface por contacto. La resistividad correspondiente al área de contacto de cada capa de material también está mezclada con esta medición.

Hipótesis acerca de la resistencia de contacto

1. Es posible determinar la resistencia de contacto entre las interfaces con los dos materiales distintos por la medición de diferentes resistencias de diferentes tamaños y posteriormente haciendo una regresión lineal.
2. La resistencia de contacto está en el orden de los cientos de Ω .
3. La varianza de las resistencias impresas de diferentes tamaños es constante para la misma impresión.

2.4.3.a Experimento B propuesto para determinar resistencia de contacto de manera indirecta.

Imprimir resistencias con diferentes números de cuadros, de acuerdo con la Tabla 7. Arreglos con diferentes tamaños de resistencias se imprimieron con diferentes escenarios (A, B, C, D y E) en la Tabla 3. Este experimento propone la extracción de $n=0$ cuadros, cuando utilizando un modelo lineal que corresponde a la resistencia de contacto de las resistencias impresas.

Número de cuadros por resistencia impresa				
	I	II	III	IV
I	1	6	6	11
II	1	6	6	11
III	2	7	7	12
IV	2	7	7	12
V	3	8	8	13
VI	3	8	8	13
VII	4	9	9	14
VIII	4	9	9	14
IX	5	10	10	15
X	5	10	10	15

Tabla 7 Distribución de la longitud (en número de cuadrados) presente en el diseño de la Figura 13.

Se realizan mediciones eléctricas con curvas I-V para verificar que el dispositivo se comporta linealmente con la corriente. Esta medición se realiza para algunas resistencias y verificar que realmente la curva es una línea recta.

Las consideraciones térmicas fueron ignoradas bajo la suposición de que el tiempo de medición es suficientemente corto para incrementar la temperatura del dispositivo. Cada curva tomó 100ms, y 100 puntos para cada curva.

Conjunto de muestras	Modelo lineal	Coefficiente de error	Resistencia por cuadro (Ω/\square)	Resistencia de contacto (Ω)
A	$y=356.2x+620$	$R^2=0.986$	356.2	310
B	$y=469.3x+207.6$	$R^2=0.955$	469.3	103.8
C	$y=84412x+50658$	$R^2=0.949$	84412	25329
D	$y=494.1x+111.7$	$R^2=0.943$	494.1	55.85
E	$y=297.6x+137.7$	$R^2=0.981$	297.6	68.85

Tabla 8 Modelos extraídos para la resistencia en función del número de cuadros, considerando las resistencias de la Tabla 4.

2.4.3.b Análisis de los resultados para la resistencia de contacto.

La Tabla 8 muestra los resultados para la regresión lineal aplicada al arreglo de resistencias impresas. El valor de la resistencia de contacto se extrae dividiendo entre dos el término constante del modelo lineal, asumiendo que los contactos son simétricos. Desde este análisis, la resistencia de cuadro puede extraerse utilizando el término dependiente de n (n es el número de cuadros). Los resultados de esta regresión lineal en el caso del sustrato de papel son inadecuados. Sin embargo, la correlación lineal en todas las muestras fue evidente por el valor del factor de correlación.

Conjunto de muestras	Modelo lineal	Coefficiente de error	Resistencia por cuadro (Ω/\square)	Resistencia de contacto (Ω)
A	$y=349.5x+692.5$	$R^2=0.986$	349	346.25
B	$y=439.8x+528.8$	$R^2=0.955$	439	264.4
C	$y=83653x+42384$	$R^2=0.949$	83653	21192
D	$y=473.2x+339.5$	$R^2=0.943$	473	169.75
E	$y=284x+285.7$	$R^2=0.981$	284	142.85

Tabla 9 Modelos extraídos para la resistencia considerando el conjunto de 90 muestras.

Los resultados en cuanto a resistencia de cuadro son similares analizando la totalidad de las muestras para resistencias impresas (Tabla 9), 40 de diferentes tamaños y 50 de tamaño repetido de 3 cuadros. Debido a que algunas son más grandes, el factor de correlación se incrementa porque el número de resistencias también se incrementa, para un total de 90 resistencias.

2.4.3.c Interpretación y conclusiones del experimento de la resistencia de contacto

Este método de extracción de una resistencia media de contacto tiene resultados lógicos únicamente para resistencias impresas en el sustrato plástico de Kapton. El supuesto de que la varianza es constante al variar el tamaño de las resistencias no fue validado con este experimento. El valor extraído para la resistencia media de contacto concuerda con la hipótesis y está dentro del rango de cientos de Ω .

En apartados posteriores se estudia la varianza de las resistencias impresas para diferentes tamaños, donde se identifica que la varianza también cambia dependiendo del número de cuadros de las resistencias. Considerando que cada resistencia impresa está compuesta de un número específico de gotas depositadas de material funcional; cada gota tiene una incertidumbre de ser bien formada y bien localizada, y al final si el dispositivo tiene más gotas, la varianza del dispositivo resultante debería fabricarse con menos varianza. Por ejemplo, si comparamos la varianza al imprimir cuatro cuadrados y ocho cuadrados, no tiene sentido decir que deben tener la misma varianza si podemos fabricar un dispositivo de ocho con el mismo proceso con el que fabricamos dos de cuatro cuadros.

Como la resistencia de contacto está en un valor muy cercano a la resistencia de cuadro, significa que la resistencia de contacto de interface debería caer en el rango de $1\sim 5\Omega$.

2.4.4 Medición directa de la resistencia de contacto.

La resistencia de contacto puede medirse directamente utilizando la estructura de prueba para la medición directa tipo Kelvin de la resistencia de contacto de interface. De acuerdo con la estructura de resistencia mencionada, se fabricaron estructuras de diferentes tamaños, anchos y diferentes áreas de contacto, y sus características. Y posteriormente fueron analizadas en función de sus dimensiones.

Hipótesis acerca de la interface de contacto.

La estructura de prueba utilizada en procesos de fabricación estándar de semiconductores puede utilizarse para electrónica impresa con inkjet. Los supuestos de regularidad y uniformidad en las capas impresas, son que

1. No hay agujeros en el área de contacto.
2. La resistencia de contacto está en el orden de menos de 5 ohm.
3. La simetría de las superficies impresas con inkjet puede estudiarse utilizando esta estructura de prueba.
4. La resistencia de contacto de interface es una función del área de contacto.

2.4.4.a Experimento propuesto para la medición directa de la resistencia de contacto de interface.

La resolución y la precisión del sistema de medición utilizado en experimentos previos de medición de resistencias superaban de sobra los requisitos. Pero para este experimento, se requiere instrumentación que permita una potencia eléctrica mayor sin perder resolución, para poder suplir con suficiente corriente a la estructura de prueba y forzar una tensión medible.

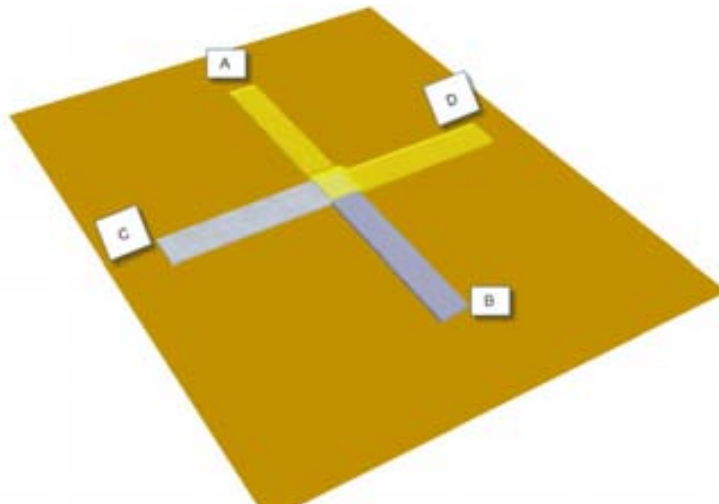


Figura 26 Diagrama idealizado de la estructura de prueba de cruz griega para la medición de resistencia de contacto de interface impresa con inkjet.

Esta estructura de prueba de medición de resistencia de contacto de interface se muestra en la Figura 26, necesita forzar una corriente constante que pase a través de dos brazos de la cruz griega, y uno de cada material. Los otros dos

brazos sirven como sondas para medir la tensión a través del contacto de interface. La medición diferencial requiere al menos dos sondas, para un total de cuatro sondas requeridas. Por ejemplo, forzar corriente eléctrica entre los contactos A y B, para realizar la medición de tensión entre los terminales C y D.

Para cumplir con el requisito para la instrumentación, de este experimento, se utilizó un analizador de potencia DC (Agilent DC Power Analyzer N6760) y un multímetro digital de alta resolución (Hewlett Packard HP 3457A Digital Multimeter). La fuente de corriente se configuro en el rango de media potencia (mayor a 100mA), para el cual tiene una tolerancia de 0.03% o una desviación estándar de 55 μ A. La resolución mínima del multímetro digital utilizado es de 10nV trabajando en el rango de los 30mV, con una tolerancia de 0.0045% con una desviación estándar de 0.0075nV. El peor caso de error en corriente representa 0.45nV lo cual está por debajo de la resolución del voltímetro. Debido a la naturaleza DC de la medición, el ruido eléctrico no afecta las mediciones, como podría suceder con la caracterización de capacidades. La resolución obtenida al medir resistencia con este instrumento es de 0.1 $\mu\Omega$.

Conjunto de muestras	Área de contacto de interface (pico m ²)		Tensión máxima (V)	Corriente aplicada (mA)
A	2500	50 μ m \times 50 μ m	7	2
B	5625	75 μ m \times 75 μ m	8	2.5
C	10000	100 μ m \times 100 μ m	12	5
D	22500	150 μ m \times 150 μ m	14	5
E	40000	200 μ m \times 200 μ m	16	7.5
F	62500	250 μ m \times 250 μ m	18	7.5
G	90000	300 μ m \times 300 μ m	21	10
H	160000	400 μ m \times 400 μ m	22	10
I	360000	600 μ m \times 600 μ m	25	10
J	640000	800 μ m \times 800 μ m	30	10

Tabla 10 Tensión máxima obtenida experimentalmente para aplicar a la estructura de prueba de medición directa de la resistencia de contacto.

La precisión de los instrumentos utilizados es conocida (provista por los fabricantes), pero el caso particular de este sistema de medición, analizando la repetitividad, se envuelve un cálculo de dos cantidades que presentan varianzas físicamente relacionadas con la ley de ohm. Esto significa que no hay independencia entre las dos variables aleatorias medidas. La media limitante del

cálculo de resistencia de contacto de interface puede estimarse utilizando la proporción de medias limitantes de las mediciones de tensión y corriente, de acuerdo con Ecuación 2.

Ecuación 2 Análisis de la varianza para mediciones de resistencia de contacto en interface.

$$\bar{v} = \frac{1}{n} \sum_{i=1}^n v_i$$

$$\bar{i} = \frac{1}{n} \sum_{i=1}^n i_i$$

$$R = \frac{V}{I}$$

$$m_R = \frac{m_V}{m_I}$$

$$\sigma_R = \left[\frac{\partial R}{\partial V} \right]^2 \sigma_v^2 + \left[\frac{\partial R}{\partial I} \right]^2 \sigma_i^2 + 2 \left[\frac{\partial R}{\partial V} \right] \left[\frac{\partial R}{\partial I} \right] \sigma_{vi} \sigma_v \sigma_i$$

La varianza de la medición resistiva resultante, no puede calcularse, porque la dependencia de estas variables entre sí, exige que se estime o se conozca la covarianza entre sí. Esto fuerza a caracterizar este sistema de medición conjunto, o a utilizar un sistema específico que ya haya sido caracterizado previamente por el fabricante para poder estimar la desviación estándar del sistema de medición.

Conjunto de muestras	Área de contacto de interface (pico m ²)		Muestras válidas	Resistencia media (Ω)	Varianza(Ω ²)
A	2500	50μm×50μm	34	0.716	0.06363
B	5625	75μm×75μm	44	0.4974	0.09637
C	10000	100μm×100μm	36	0.279	0.19721
D	22500	150μm×150μm	46	0.199	0.2691
E	40000	200μm×200μm	48	0.105	0.2929
F	62500	250μm×250μm	50	0.0858	0.32346
G	90000	300μm×300μm	45	0.0724	0.44566
H	160000	400μm×400μm	43	0.0389	0.52826
I	360000	600μm×600μm	48	0.00929	0.68714
J	640000	800μm×800μm	53	0.00405	0.84601

Tabla 11 Tamaño de los conjuntos de muestras para la medición directa de resistencia de contacto de interface.

2.4.4.b Análisis e interpretación de los resultados para la resistencia de contacto de interface.

El brazo resistivo de la estructura de prueba en cruz tiene una tensión máxima que puede soportar, cuando este límite se excede, entonces la capa de material PEDOT:PSS se rompe. Este máximo ha sido estimado y los resultados se muestran en la Tabla 10. Después de la extracción de esta tensión máxima promedio, algunas de las muestras fueron dañadas resultando en conjuntos de muestras con diferentes tamaños. El tamaño de las muestras se reporta en la Tabla 11.

La varianza de las estructuras fabricadas está cercana a los valores medios. El análisis de la varianza y la media limitante para estas muestras de acuerdo con los diferentes conjuntos de muestras se muestra en la Tabla 11.

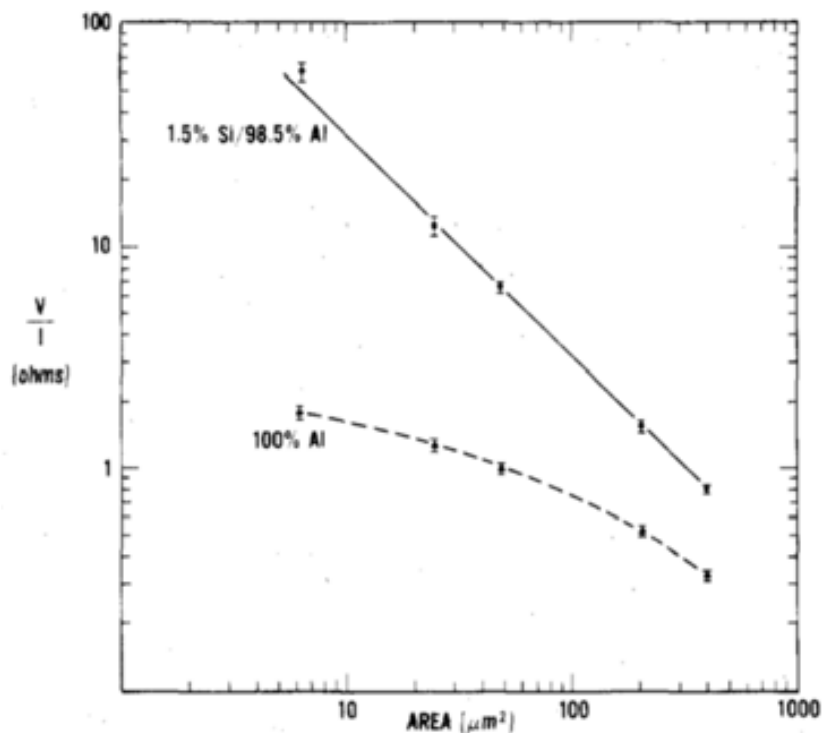


Figura 27 Medición de la resistencia de contacto de interface y área de contacto para dos interfaces de metal diferentes. Para tecnología CMOS tradicional. [22]

La resistencia de contacto de interface para todas las estructuras impresas es de acuerdo con lo que se preveía, la varianza de esta resistencia es grande, y cercana a los valores medios. Los resultados publicados para la estructura de prueba de medición directa de resistencia de contacto de interface para dos

capas de materiales distintos es utilizada comúnmente en CMOS [22] se muestran en la Figura 27.



Figura 28 Medición de la resistencia de contacto de interface y área de contacto para dos interfaces de metal diferentes. Para estructuras impresas con Inkjet.

Los resultados para impresión con inkjet de este tipo de estructura de prueba, muestran que la resistencia de contacto de interface entre estos dos materiales: PEDOT:PSS y tinta de nano partículas de plata es relativamente pequeña. La relación entre el área de contacto y la resistencia de contacto de interface es similar en el caso de tecnología CMOS. Los resultados para este experimento se presentan en la Figura 28.

2.4.4.c Conclusiones acerca del uso de este tipo de estructura para medir la resistencia de contacto de interface

La estructura de prueba fue útil para determinar la resistencia de la interface de contacto, la medición directa en estructuras de prueba puede complementarse con la metodología de extracción de resistencia de contacto y aislar la parte correspondiente de la interface de la resistividad del material en sí.

Este conjunto de tintas presenta un contacto casi óhmico entre los materiales conductivo y resistivo. La estructura de prueba para la resistencia de contacto de interface en el caso particular de este conjunto de tintas no es adecuada para extraer información al respecto de la regularidad de las superficies. Para otros

conjuntos de tintas que presenten una resistencia de contacto por interface que sea mayor esta estructura debería describir mejor la regularidad de capas impresas.

La información al respecto de la simetría de las estructuras impresas, no puede extraerse utilizando esta estructura porque la varianza de la resistencia de contacto de interface, es muy cercana a la media, y este resultado conlleva a una gran variación en diferentes mediciones.

Sin embargo se han identificado los rangos máximos de tensión, que se pueden aplicar sin romper las muestras, y las condiciones para las cuales se debe ajustar la instrumentación. Los procedimientos de caracterización, requieren una corriente en directa elevada para hacer uso de esta estructura de prueba para tecnología de impresión inkjet. Los efectos de la gran variación se relacionan con la irregularidad geométrica de este tipo de estructuras, y esto se describirá en secciones posteriores.

2.4.5 Caracterización de capacidades impresas.

A partir de varias pruebas y experimentos de diseño de capacidades impresas con inkjet, hemos partido para esta investigación de cierto conjunto de reglas de diseño que permiten diseñar capacidades. De acuerdo con la Figura 29, el lado correspondiente a la capa del cuadrado conductor de lado L_1 , y el tamaño de la capa cuadrada de material dieléctrico tiene lado L_2 , en donde se debe conservar un exceso determinado para evitar que se haga un corto circuito entre las capas metálicas. Las reglas de diseño utilizadas fueron:

1. Hay un mínimo exceso para cuadrados impresos de mínimo $200\mu\text{m}$, si el exceso se define como $(L_2-L_1)/2$, entonces el exceso de las capacidades impresas debe ser mayor o igual que este valor mínimo a $\geq a_{\text{min}}$.
2. Hay una distancia mínima que se debe conservar entre las capas impresas de dieléctrico a dieléctrico. La cual es la misma mínima distancia que se mantiene entre dieléctrico y conductor.

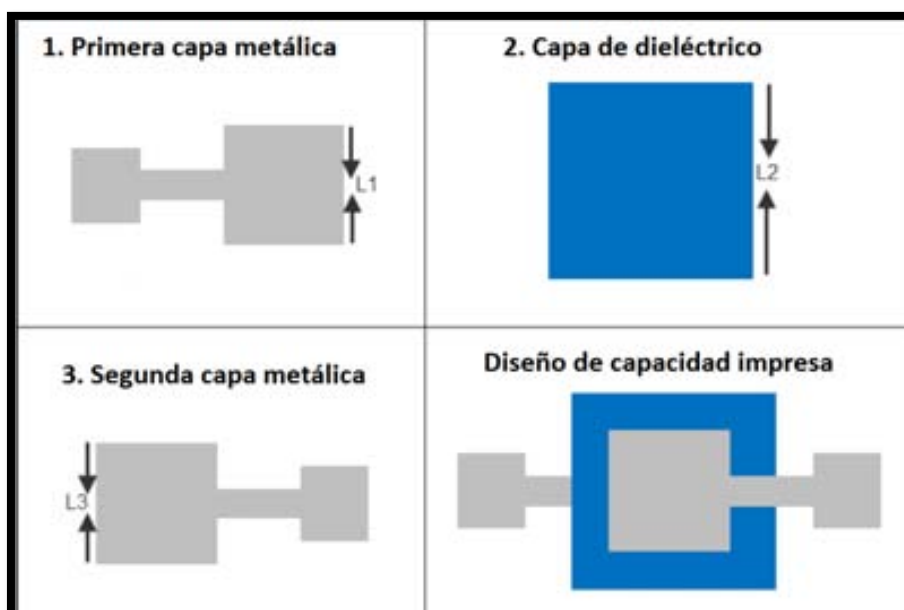


Figura 29 Diferentes capas que componen el diseño de capacitores impresos.

Para poder reducir el área de las capacitores impresos, es posible utilizar un arreglo paralelo de líneas conductoras en una primera capa, los cuadrados dieléctricos se imprimen en la intersección y al final otro arreglo de líneas conductoras perpendiculares al primero. Esto permite reutilizar las líneas conductoras como pads, y previene el problema de desalineamiento entre líneas conductoras. Esta estructura para imprimir capacitores se muestra en la Figura 30. Un arreglo de capacitores de acuerdo con esta estructura de líneas conductoras perpendiculares ha sido caracterizado. Las dimensiones de estas capacitores se muestran en la Tabla 12.

Conjunto de muestras	L1(μm)	L2(μm)	Sobrelapamiento (μm)	Número de muestras	Numero de capas dieléctricas
A1	200	600	200	49	1
B1	400	800	200	49	1
C1	800	2000	600	49	1
D1	1600	3600	1000	49	1
A2	200	600	200	49	2
B2	400	800	200	49	2

Tabla 12 Escenarios de impresión para capacitores impresos.

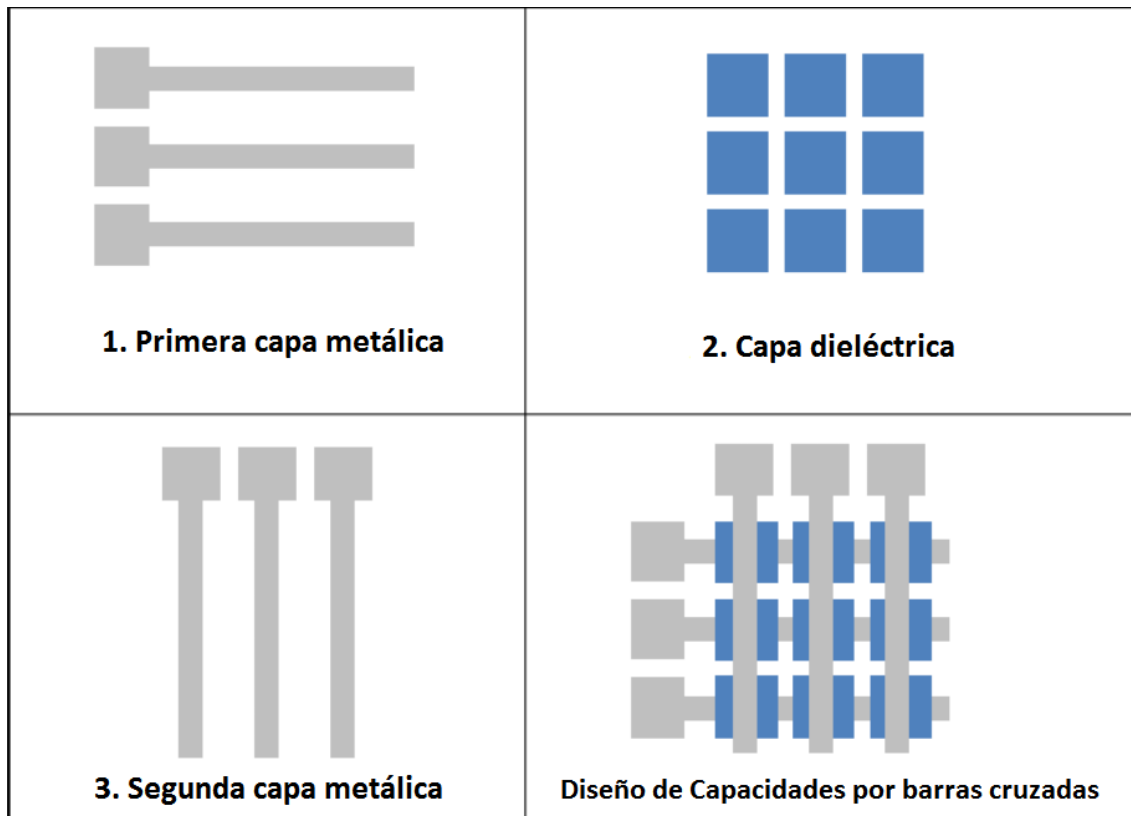


Figura 30 Diseño de capacidades por barras cruzadas

2.4.5.a Hipótesis acerca de las capacidades impresas.

1. Las reglas de diseño extraídas de experimentación previa son válidas para este diseño de capacidades impresas.
2. Es posible extraer la varianza de las capacidades impresas utilizando este conjunto específico de tintas para diferentes tamaños, con la instrumentación utilizada.
3. El número de fallas eléctricas o corto circuitos puede reducirse incrementando el número de capas impresas de dieléctrico.
4. Es posible extraer los parámetros parásitos de las capacidades impresas, de acuerdo con el modelo de resistencia paralela, R_p , el cual se relaciona con el escape o corrientes de fuga a través de las capacidades.

2.4.5.b Análisis de los parámetros extraídos.

Los resultados del procedimiento de caracterización para capacidades impresas se muestra en la Tabla 13, resumidos con la media, desviación estándar e intervalo de confianza que estima la tolerancia con una certidumbre de 99.73%.

El tamaño de las muestras no fue el mismo para todos los clúster de capacidades impresas porque algunos de ellos estaban en corto circuito debido a agujeros en la capa dieléctrica.

Conjunto de muestras	L1(μm)	L2(μm)	Capacidad promedio (pF)	Desviación estandar (pF)	Tolerancia (Intervalo 6σ)
A1	200	600	0.9677	0.0462	$\pm 143\%$
B1	400	800	1.6043	0.151	$\pm 28\%$
C1	800	2000	13.08	30.37	$\pm 566\%$
A2	200	600	0.0144	0.096	$\pm 1999\%$
B2	400	800	0.0284	0.131	$\pm 1384\%$

Tabla 13 Resultados de la caracterización de los diferentes escenarios para capacidades impresas.

El sistema de medición fue caracterizado utilizando 50 mediciones para la misma capacidad cambiando la ubicación de las sondas. Esta información describe el error sistemático, incluyendo: La variación de medición debido a la localización de las sondas de los pads, la variación debido al contacto con las sondas, la variación debida a la instrumentación y su sensibilidad al ruido.

Este diseño no fue exitoso para capacidades grandes, en donde se presenta un 100% de fallas en las capacidades impresas, para un clúster de capacidades D1. Las resistencias paralelas para un modelo no ideal de capacidades impresas se muestra en la Tabla 14. Un cálculo para estimar la constante dieléctrica de la de la tinta dieléctrica impresa se muestra en la Tabla 13.

Conjunto de muestras	L1(μm)	L2(μm)	Rp (fuga) (K Ω)	Muestras impresas	Muestras con corto circuito	% Muestras inservibles
A1	200	600	502.1	49	2	4%
B1	400	800	1428.8	49	1	2%
C1	800	2000	303.52	49	27	55%
A2	200	600	200.45	49	1	2%
B2	400	800	163.85	49	3	6%
D1	1600	3600	-	49	49	100%

Tabla 14 Modelo de resistencia de fuga para las capacidades y fallas eléctricas en las capacidades.

La varianza de los dispositivos no fue la misma para todos los conjuntos de capacidades y puede deducirse que, debido a las dimensiones el grosor de la

capa dieléctrica, no es equivalente para todas las capacidades. Esto invalida el cálculo por el supuesto de que esta morfología corresponde a una estructura rectangular perfecta compuesta por dos planos metálicos paralelos por una capa uniforme de dieléctrico. Si este cálculo fuese correcto y la capa de material dieléctrico impreso fuese el mismo para todas las capacidades, el resultado para la constante dieléctrica debería ser el mismo para todos los clúster o conjuntos de muestras, ver Tabla 15.

Conjunto de muestras	L1(μm)	L2(μm)	Capacidad media (pF)	Area de metal (m^2)	Grosor de la capa dieléctrica (μm)	Constante dieléctrica ϵ
A1	200	600	0.9677	4.00E-08	0.9	2.46
B1	400	800	1.6043	1.60E-07	0.9	1.02
C1	800	2000	16.08	6.40E-07	0.9	2.55
A2	200	600	0.0144	4.00E-08	1.7	0.07
B2	400	800	0.0284	1.60E-07	1.7	0.03

Tabla 15 Estimación de la constante dieléctrica utilizando la medición de capacitancia.

La varianza de las capacidades impresas implica que la geometría no es regular. Esta estimación de la constante dieléctrica solamente es para tener una idea al respecto de este parámetro, y el clúster B1 con las irregularidades más bajas (debido a que tiene menor varianza) debería probablemente tener la mejor estimación de este parámetro. Estimaciones al respecto de grosores del dieléctrico se realizan asumiendo que la medición previa de las capas impresas, pero es difícil medir geoméricamente cada capa después de todos los diferentes procesos de impresión para cada capa para conocer el grosor real de la capa de dieléctrico.

2.4.5.c Interpretación y conclusiones acerca de la caracterización de capacidades impresas.

La varianza del sistema de medición para las capacidades se estimó, de acuerdo con el criterio de que la relación entre la relación entre varianza del sistema de medición y la varianza total sea menor a un 10%. Para la extracción del parámetro R_p , este criterio no se cumplió, y debido a alto nivel de ruido en el entorno de medición. Sin embargo las mediciones son reportadas para tener una idea al respecto del rango de las corrientes de fuga en estas capacidades

impresas. El clúster B1 de capacidades impresas tiene un mejor diseño el cual resulta en menor variación (tolerancia $\pm 28\%$).

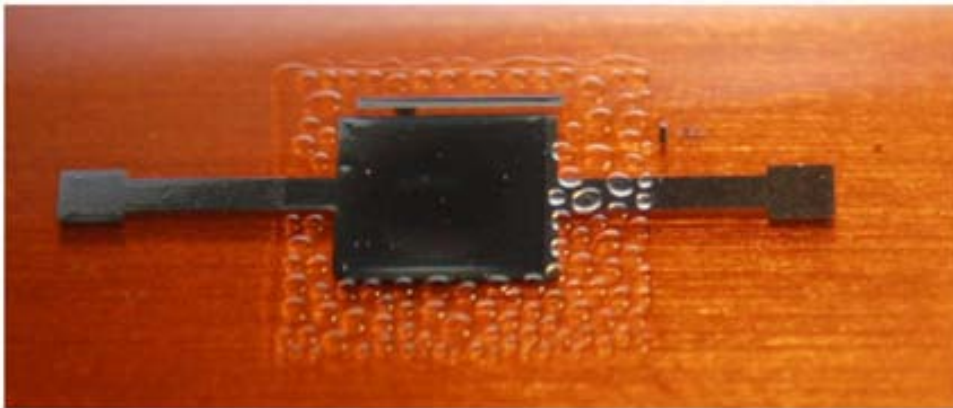


Figura 31 Capacidad impresa con cuatro capas de dieléctrico.

La varianza de las capacidades impresa se incrementa drásticamente cuando el número de capas impresas de dieléctrico se cambia de 1 a 2. Esto es una consecuencia de los problemas de irregularidad de varias capas para esta tinta dieléctrica. La Figura 31 muestra en qué consiste el problema de la polimerización de la tinta que realiza islas de tinta dieléctrica (irregularidades y fallas). Pero este incremento en el número de capas no reduce significativamente el número de fallas eléctricas o cortos circuitos de las capacidades impresas con inkjet.

2.4.6 Memristor impreso con inkjet

El diseño utilizado para fabricar estos dispositivos fue el mismo utilizado en experimentos reportados en la sección previa, con un número diferente de capas en sustratos plásticos de Kapton. Como material conductor se utilizó tinta basada en nano partículas de plata (Sunchemical U5603 la cual tiene un contenido de plata del 20%) y para la tinta resistiva se utilizó la tinta Clevios P Jet PEDOT:PSS de HC Starck. Para las resistencias mostradas en la sección anterior, se utilizó otro tipo de tinta de PEDOT:PSS, al parecer hay una diferencia en su formulación que el fabricante introdujo para una aplicación específica, y en el caso particular de esta aplicación resultó presentar un comportamiento muy inestable, y curioso que da lugar a un dispositivo totalmente diferente al que se había diseñado.

2.4.6.a Hipótesis del experimento

1. Los dispositivos se comportan como resistencias.
2. Debido a la formulación de la tinta que está optimizada para cubrir áreas con una regularidad mejorada, la varianza de resistencias impresas con esta tinta debería mejorar.

2.4.6.b Interpretación de los resultados

Los dispositivos impresos no se comportan como resistencias normales porque hay un fenómeno que hace que cambien su valor de impedancia bajo ciertas condiciones. Los arreglos de este tipo de dispositivos se imprimieron y se probaron, y todos se comportaban de manera similar, mostrando el mismo fenómeno de cambio de conducción, y sucede para diferentes tamaños, para cada caso cambia el valor de la impedancia en los dos estados y también, dependiendo de las dimensiones del dispositivo cambia el tiempo de transición de estado. Para ilustrar este fenómeno algunas fotos del dispositivo se tomaron con microscopio y algunos transitorios de corriente del dispositivo.

Las condiciones para que estos eventos inesperados sucedieran fueron: aplicar una tensión eléctrica constante del rango de 5V a 20V entre los dos contactos, y limitar la fuente de corriente a 700 μ A, es necesario limitar la corriente para evitar la rotura del material. La sonda con tensión positiva se conecta al contacto de la derecha, y la negativa al contacto de la izquierda. Las condiciones de ambiente y del proceso de impresión son las mismas que se utilizaron para realizar las resistencias (modificando únicamente el tipo de tinta utilizada de PEDOT:PSS).

Inicialmente se realizó una caracterización como si se tratase de una resistencia normal, pero dado a que el valor era muy elevado en comparación con las impresas anteriormente, se procedió a analizar con más detalle lo que ocurría. Aplicando una tensión eléctrica por mayor tiempo, donde posteriormente vimos que se presentaron los siguientes fenómenos que se esbozan en la secuencia de imágenes.

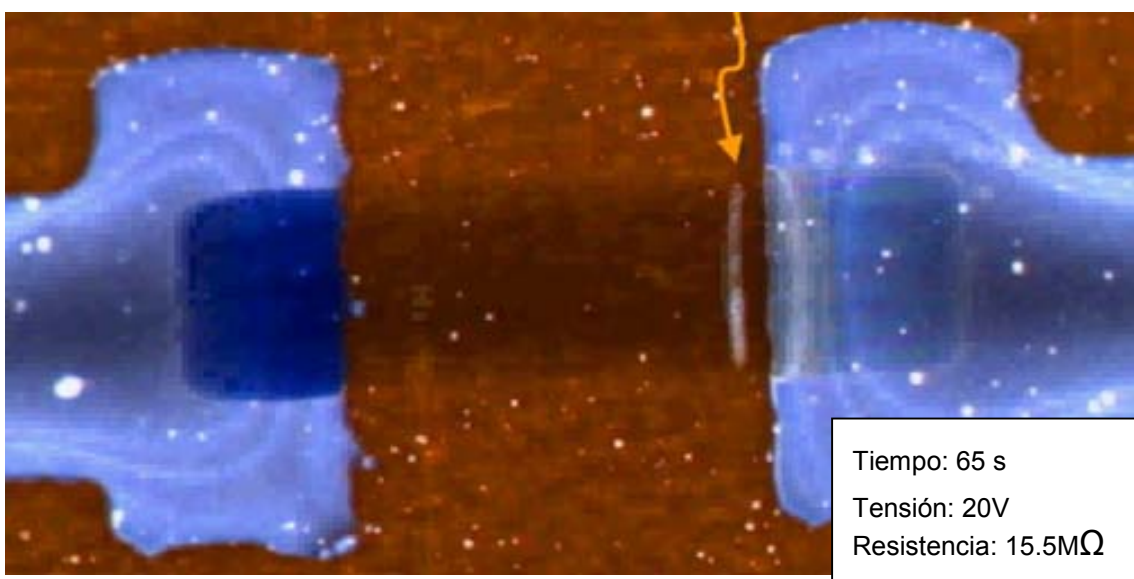
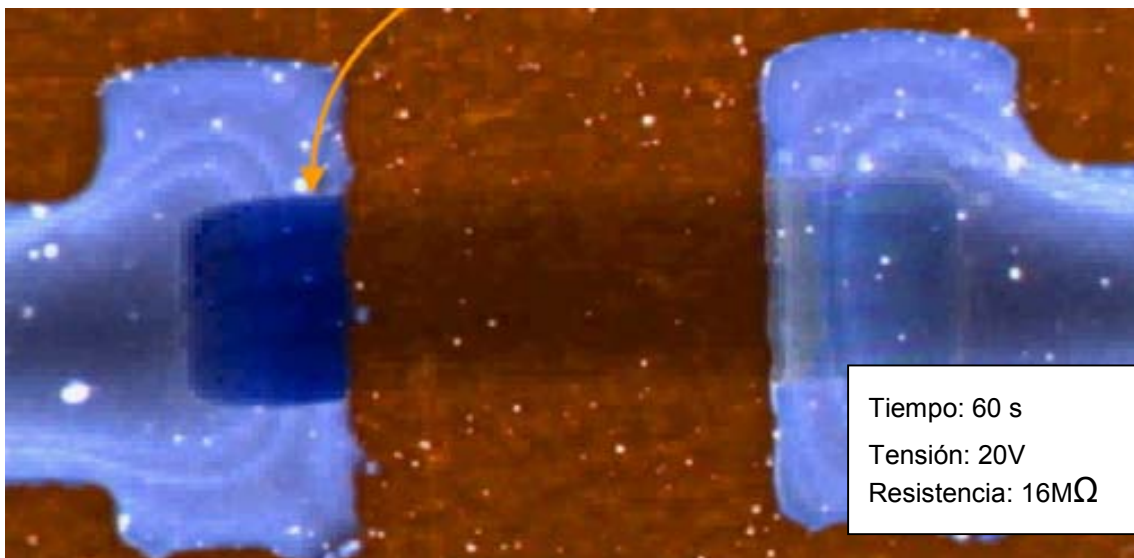
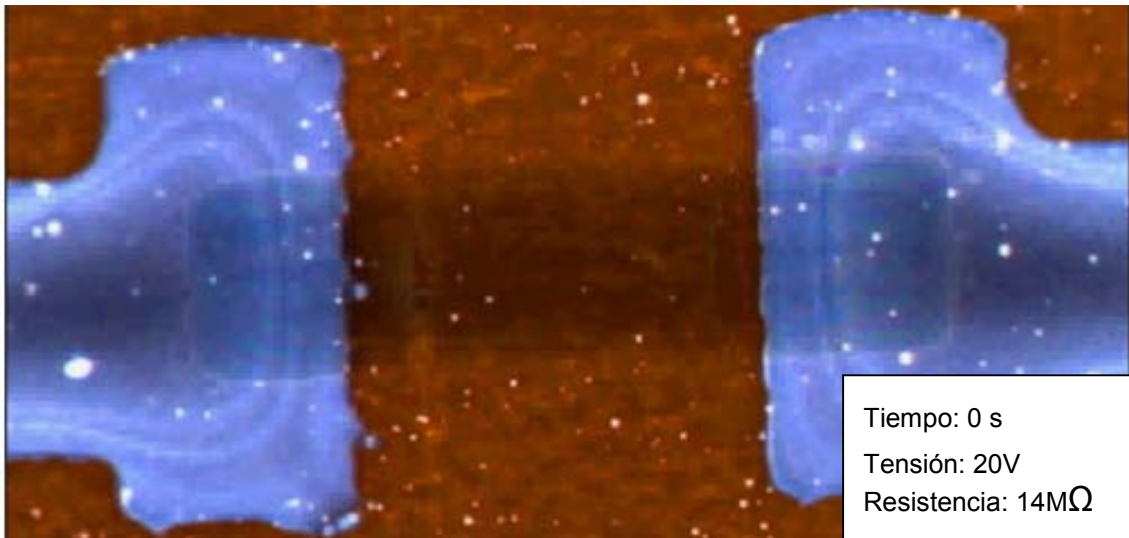


Figura 32 Secuencia 1, 2 y 3, del “memristor” impreso con Inkjet.

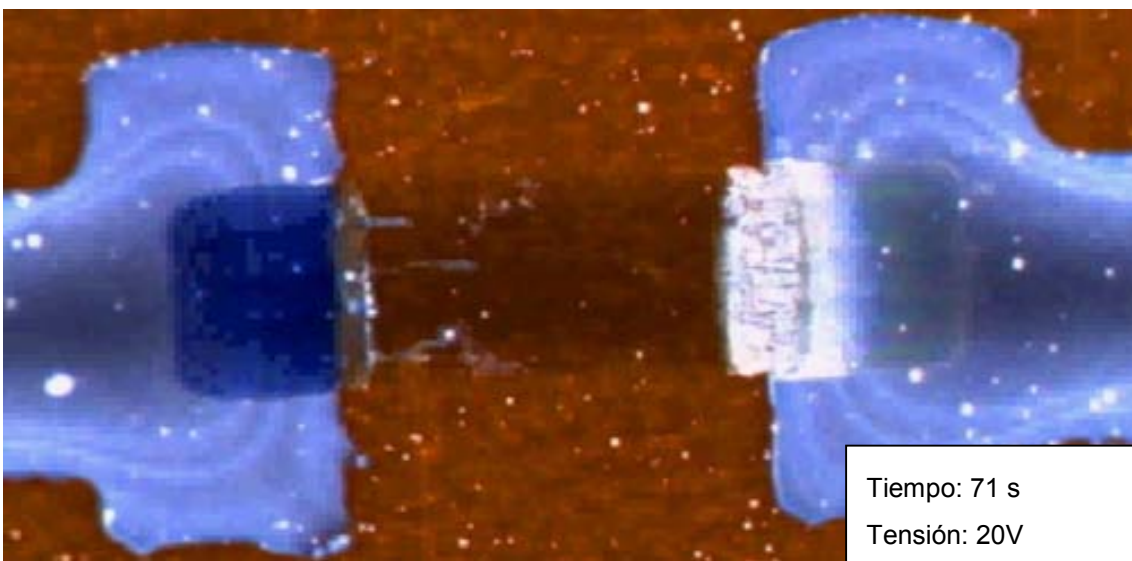
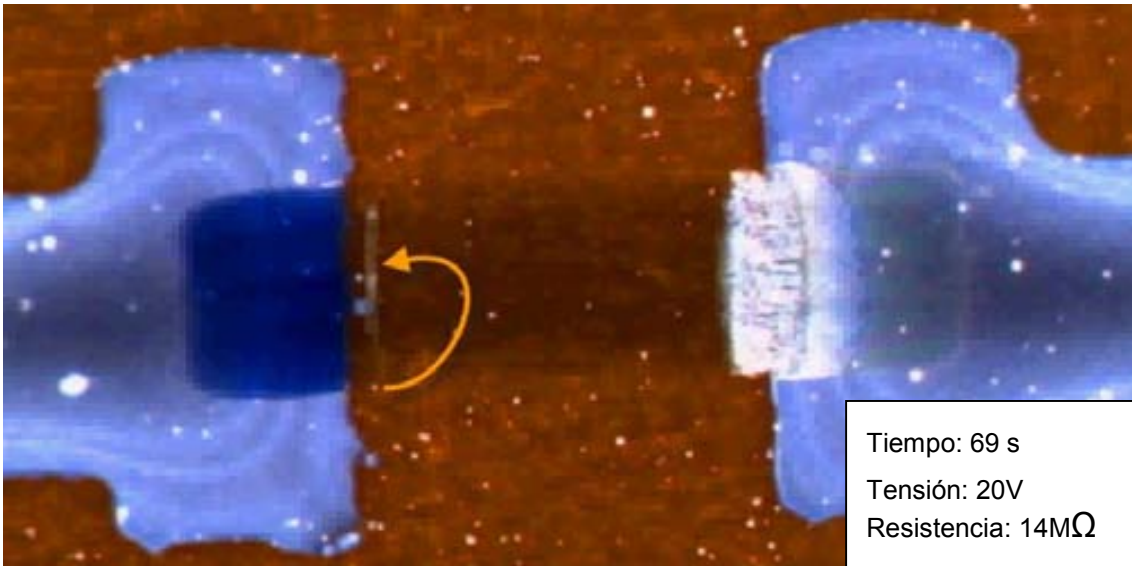
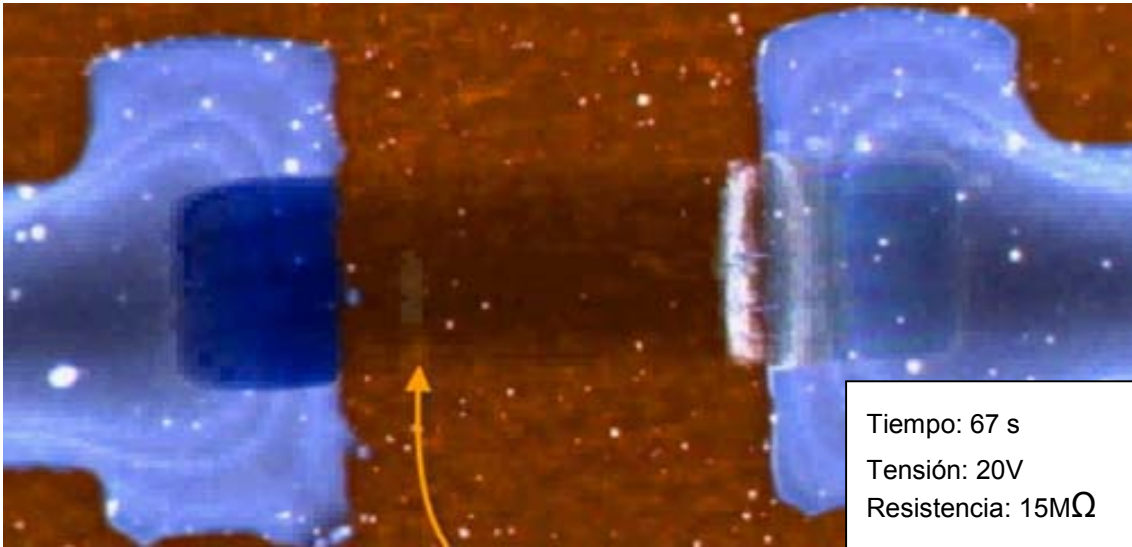
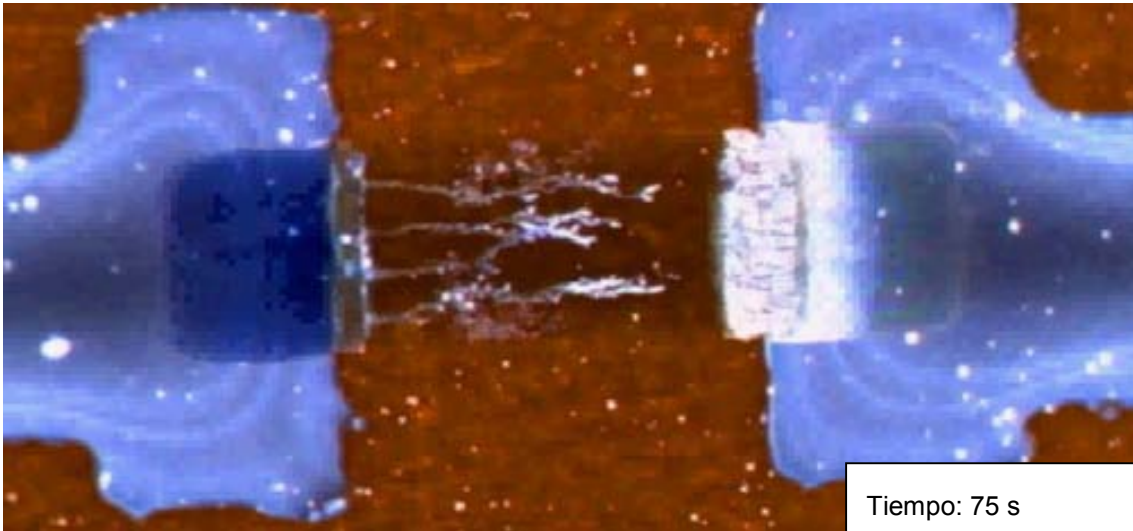
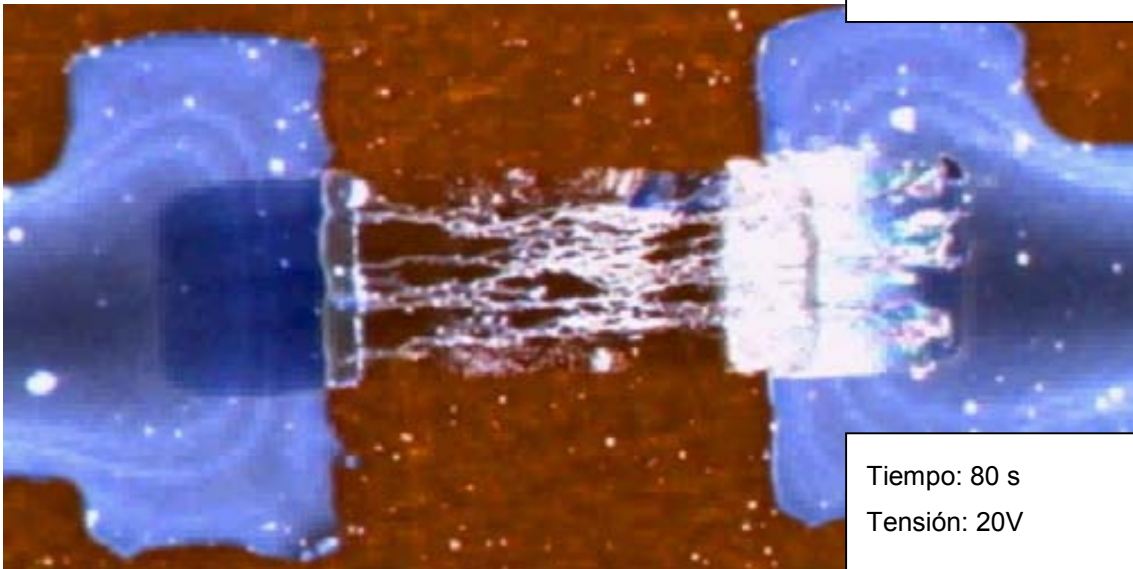


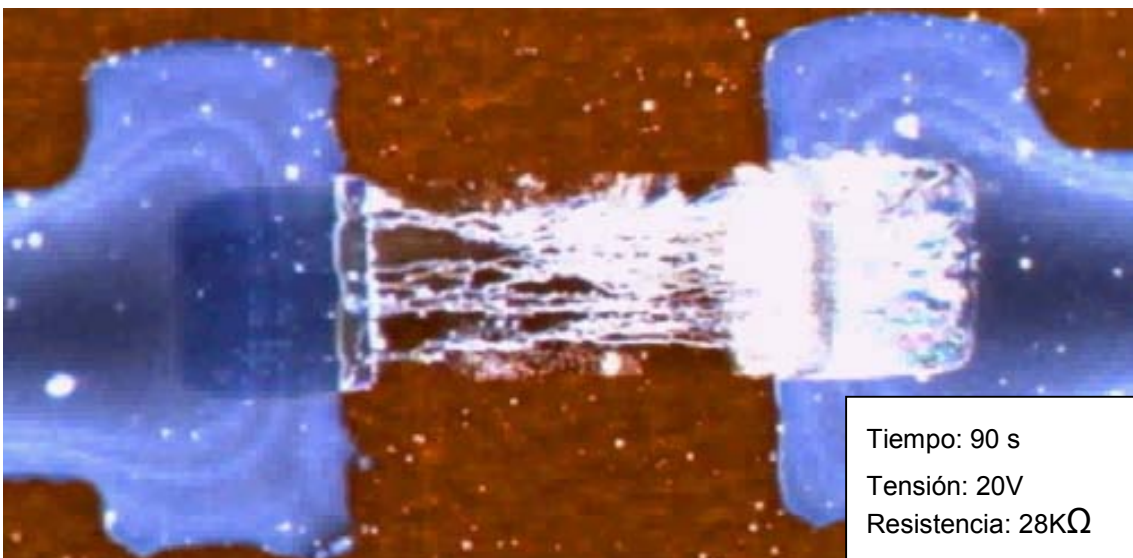
Figura 33 Secuencia 4, 5 y 6, del “memristor” impreso con Inkjet.



Tiempo: 75 s
Tensión: 20V



Tiempo: 80 s
Tensión: 20V



Tiempo: 90 s
Tensión: 20V
Resistencia: 28K Ω

Figura 34 Secuencia 7, 8 y 9, del “memristor” impreso con Inkjet.

En la secuencia previamente mostrada, (Figura 32, Figura 33 y Figura 34) se puede ver cómo se van generando caminos conductivos, que crecen rápidamente y su impacto se ve reflejado directamente en la resistencia del dispositivo. De la Figura 35, se puede ver que hay dos mecanismos, primero uno en el cual la resistencia del dispositivo aumenta, hasta que sucede un punto en el cual ya se comienza a disminuir, sin embargo esta relación entre tiempo y cambio de resistencia no es lineal, se podría decir que es un decrecimiento exponencial de acuerdo con los datos.

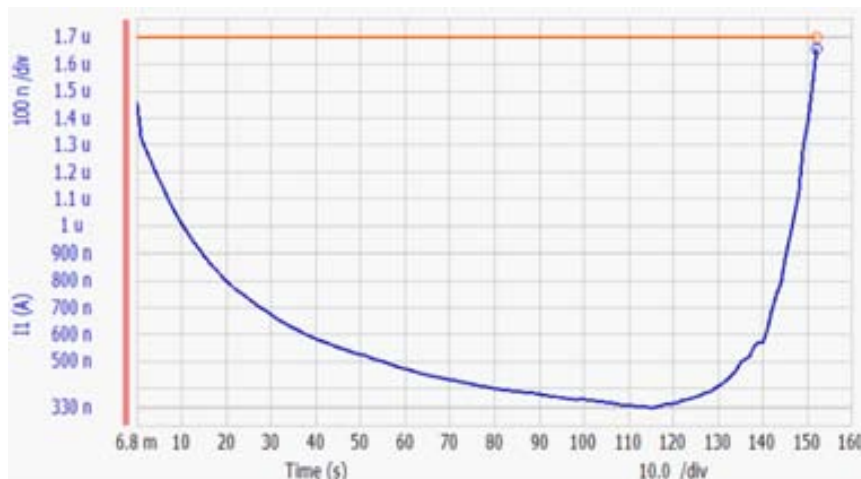


Figura 35 Cambio de corriente en el dispositivo memristivo a lo largo del tiempo, aplicando una tensión constante de 20V.

2.4.6.c Conclusiones al respecto de estos dispositivos.

Estos dispositivos no se comportan claramente como resistencias lineales. Así como el ingeniero Leon Chua propusiese en 1971, para el motivo de buscar complementariedad lógica de la teoría de los circuitos, un cuarto elemento pasivo debería añadirse a la lista. El nombró a este elemento hipotético, como "memristor" porque relacionaba el flujo eléctrico con la carga, comportándose como una memoria-resistencia. Debido al comportamiento de este dispositivo, podría clasificarse como un memristor. Definido como el dispositivo en el cual la resistencia es una función de su historia temporal y la corriente y la tensión a los que se ha sometido el dispositivo.

De evidencia visual a través de microscopía, y por el cambio de la conductividad del dispositivo, también por previos problemas reportados de electro migración de circuitos microelectrónicos [23], se propone aquí que las nano partículas de plata pueden migrar o ser arrastradas, y que el mecanismo de carga para este

sistema es por arrastre de nano partículas. No es equivalente a hablar de electro migración, porque las partículas de plata no están del todo adheridas entre sí, sino que se encuentran adheridas entre sí por agentes aglutinantes, pero las mismas nano partículas pueden convertirse en las portadoras de carga, y es lo que se observa en este dispositivo.

Cuando la tinta de PEDOT:PSS Baytron P Jet se degrada con el tiempo y la humedad, el color de la tinta se torna muy similar al color de los aparentes caminos de nano partículas de plata.

Se probaron diferentes tensiones y se aplicó la tensión modificando el tiempo del crecimiento de los caminos conductivos. Los voltajes en el rango de los 4V y 5V también generan esta "electro migración", pero el tiempo es multiplicado mientras que el fenómeno ocurre (3K segundos). Donde se ve que la primera fase donde aumenta la resistividad se torna más lenta, sin embargo una vez empiezan a crecer los caminos conductivos, la velocidad de este proceso es relativamente similar al caso de aplicar una tensión más elevada de 20V.

Las secuencias 4 y 5 de la Figura 33 evidencian la dificultad de las partículas conductoras para moverse en la dirección vertical y tienen que moverse de manera horizontal a través del material.

Con este conjunto de materiales, y el proceso de impresión con inkjet existe la posibilidad de imprimir dispositivos que tienen potencial para ser utilizados como memristores. Sin embargo es necesaria más experimentación para poder mejorar el diseño y comprender los límites y características no deseadas de este dispositivo, así como esclarecer las causas y condiciones necesarias para forzar este cambio de impedancia, y este flujo de nano partículas tan ordenado.

Una oportunidad de esta tecnología emergente consiste en utilizar las funcionalidades de los materiales impresos, para proponer nuevos dispositivos que aprovechen la funcionalidad de las moléculas dentro del sistema en el que se encuentran. Como en el dispositivo presentado como memristor impreso con inkjet, en el cual se construyó un sistema que demuestra que la potencialidad de las características moleculares y funcionalidades moleculares dan pie para proponer dispositivos más complejos.

3. Patrones de interconexión

La electrónica impresa con inkjet utilizando tintas termo curables líquidas exhibe características geométricas particulares en términos de regularidad. Esta sección se presenta los análisis morfológicos de intersecciones multi-línea impresos con inkjet que son estructuras críticas y necesarias para poder construir circuitos. Hemos estudiado estructuras de capas delgadas con tinta conductiva de nanopartículas de plata. La inestabilidad de la tinta durante la impresión causa que el grosor sea irregular en los vértices de las estructuras, normalmente presentando picos en estas áreas. Proponemos utilizar patrones específicos para las intersecciones como compensaciones a la regularidad del grosor. Los resultados demuestran que algunos patrones ayudan a reducir la inestabilidad y a mejorar la regularidad de grosor de la morfología en las intersecciones.

Existe un gran interés en construir plataformas de fabricación digital para imprimir circuitos electrónicos utilizando diferentes soluciones de impresión debido al potencial de reducir el coste de fabricar circuitos y la posibilidad de incrementar la flexibilidad mecánica, dentro de un esquema de sistemas electrónicos totalmente o parcialmente impresos [24] [25]. Esta propuesta tecnológica estaría principalmente utilizada para circuitos de bajo desempeño que requieren baja inversión en instalaciones de fabricación que la electrónica tradicional basada en circuitos integrados de silicio. Con la ventaja añadida de que integraría la parte de interconexión entre diferentes circuitos o dispositivos en el mismo proceso, en el mismo sustrato.

Es importante considerar que para cada tinta que se imprime debe haber compatibilidad con el sustrato y con la capa impresa anteriormente, para ello debe permitirse que la tinta se adhiera, y así mismo que no hallan reacciones que deformen los patrones de tinta depositada. Por ello es importante considerar a imprimibilidad de las tintas formuladas, donde se deben tener en cuenta las propiedades físicas del fluido: viscosidad, tensión superficial, y densidad del fluido cambian la imprimibilidad de las tintas [26]. Adicionalmente es necesario conocer el tipo de compatibilidad que hay entre diferentes tintas, entre sí, y también con el sustrato.

La principal hipótesis en este respecto postula que: Es posible reducir las irregularidades de grosor presentadas en los vértices de estructuras impresas con inkjet, por medio de diferentes patrones de compensación aplicados a las intersecciones de pistas impresas. La simetría y la regularidad de las intersecciones de líneas incrementan al aplicar patrones de compensación a un diseño de capa, y por ende, las propiedades eléctricas como conductores también son mejoradas.

Los fabricantes de electrónica impresa con inkjet pueden optimizar los procesos de curado para minimizar los efectos de anillo de café al imprimir líneas, para un conjunto específico de tinta y sustrato envueltos en el proceso de impresión. Los parámetros de diseño como el espaciado de gotas y el retraso de eyección entre gotas, combinado en diferentes maneras resultan en diferentes morfologías de línea. Su optimización ha sido estudiada por Soltmanm et. al. [27], y ellos han clasificado las morfologías de línea: línea de gotas individuales, líneas en arcos, líneas uniformes, líneas abultadas o líneas de monedas apiladas. El método que utilizan para optimizar el proceso no considera las irregularidades presentadas en la impresión inkjet de intersecciones de líneas.

En este trabajo se presenta una aproximación paralela utilizando un método experimental, donde la optimización mediante patrones compensa empíricamente los efectos de irregularidad presentados en la morfología de capas impresas. Diferentes patrones han sido explorados para compensar los efectos que suceden al imprimir líneas con inkjet.

3.1 Problemática de la interconexión de dispositivos

La electrónica totalmente impresa se visualiza para conformar una tecnología de fabricación sin la necesidad de equipamiento costoso para realizar procesos en vacío, fotolitografía, o procesos de gravado, que son tecnologías que imprimen alguna parte del circuito para poder alcanzar cierta funcionalidad incrementando el costo.

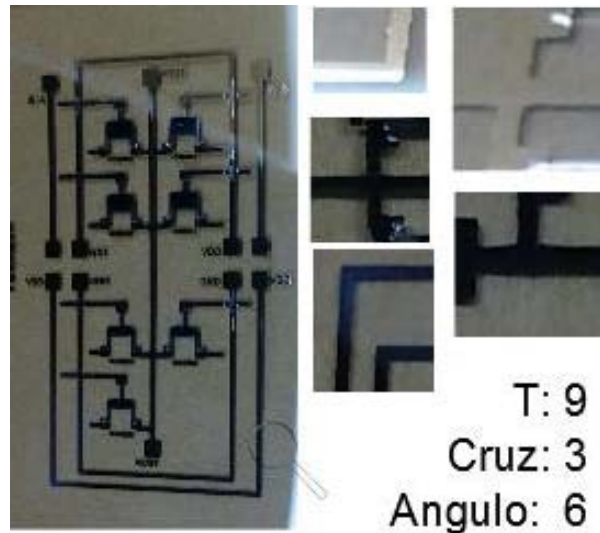


Figura 36 Ejemplo de intersecciones multi-línea presentes en una celda NAND impresa con Inkjet.

En los diseños de celdas lógicas utilizando transistores, o en el desarrollo de circuitos a partir de varios dispositivos, las pistas de interconexión deben recorrer distancias y sortear los obstáculos que encuentren en su camino para unir dos diferentes nodos del circuito. Así como también, ocurre con los nodos compartidos en los cuales son necesarias estructuras de intersección en T o en cruz.

Un ejemplo de intersecciones multi-línea presente en circuitos impresos con inkjet, se muestra en la Figura 36, donde se muestra un circuito correspondiente a una compuerta lógica (orientada a su testabilidad), en el que pistas conductoras actúan como vías de interconexión entre los diferentes transistores, la salida, las entradas, la fuente de alimentación o tierra.

En ese caso particular, una estructura NAND, presenta en las interconexiones 9 estructuras en T, 3 estructuras en cruz, y 6 ángulos, lo que es en un total de 18 intersecciones multi-línea para un solo dispositivo lógico. Para un circuito que requiriera por ejemplo utilizar 4 compuertas NAND, por ejemplo un flip-flop SR basado en NAND, mostrado en la Figura 37, esto equivaldría como mínimo a 72 intersecciones multi-línea, un número bastante elevado para circuitos de complejidad lógica sencilla.

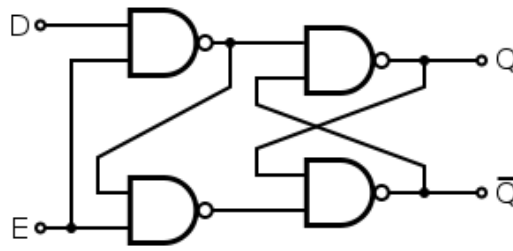


Figura 37 Diseño de cerrojo tipo D implementado con compuertas NAND.

Para implementar una máquina de estados que tenga 10 estados, se necesitan como mínimo 4 flip-flops, para almacenar los estados, y esto implicaría que sin contar las interconexiones entre las compuertas NAND, ya tendríamos 288 intersecciones multi-línea en las pistas de interconexión entre los diferentes transistores. Considerando estos ejemplos, podemos decir sin duda, que las intersecciones multi-línea son estructuras presentes de manera redundante y extensa en la mayoría de los circuitos y dispositivos utilizados en electrónica.

3.2 Intersecciones multi-línea

Desde un punto de vista geométrico, la intersección entre líneas resulta en un punto. Pero en el contexto de la realidad, al imprimir líneas o pistas conductoras, las líneas no son infinitas y tienen un ancho, y cuando se cruzan con otras líneas resulta un área de intersección. La intersección entre segmentos de líneas impresas rectangulares resultaría en una forma de intersección cuadrada o rectangular. Una "línea" impresa es un rectángulo de tinta cuya longitud es mucho mayor que su ancho.

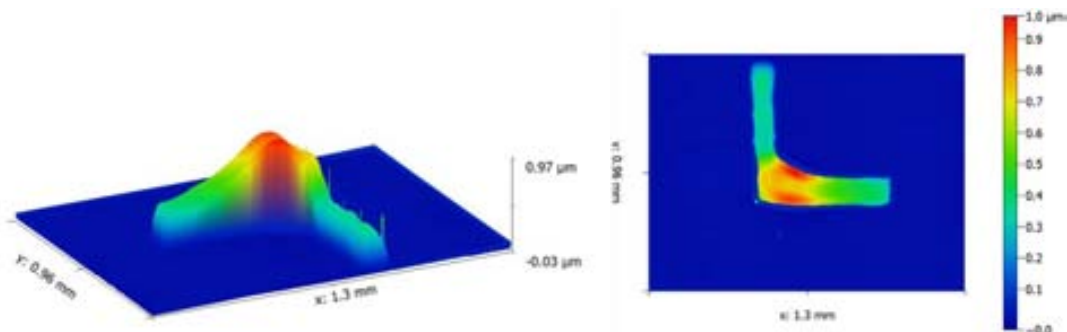


Figura 38 Morfología típica en ángulos

Las líneas impresas pueden tener diferentes anchos, de acuerdo con el interés del diseñador del circuito. Por ejemplo, el diseñador seleccionaría para pistas

conductoras de baja corriente eléctrica un ancho más pequeño. Pero para el caso de mayor corriente, el área transversal (o sección) de las pistas conductoras incrementarse. Esto puede lograrse o incrementando el grosor o incrementando el ancho de la línea. Para decidir el ancho de una pista conductora hay que calcular su resistencia de cuadro, que es proporcional a su área transversal, es decir si queremos obtener vías de interconexión más conductoras es necesario tener pistas más anchas.

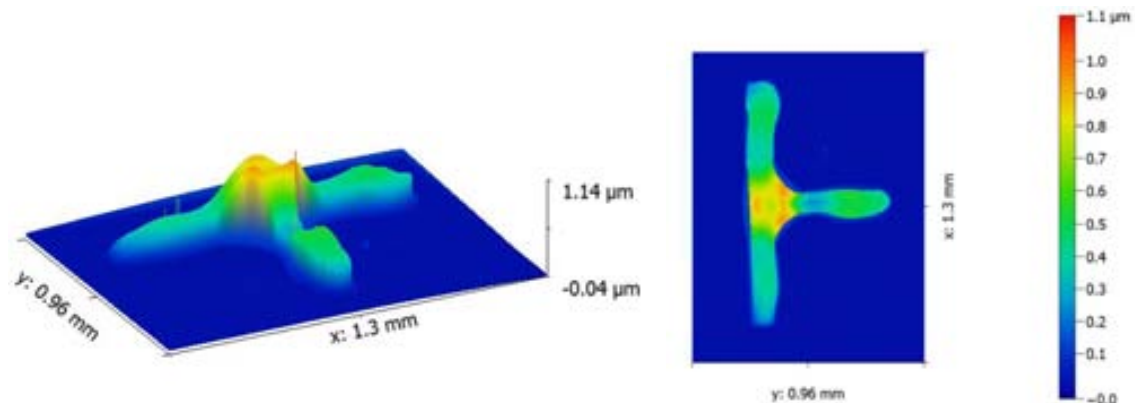


Figura 39 Morfología típica en intersección T

Las intersecciones multi-línea se forman cuando se intersecan dos o más segmentos de línea. Tres casos particulares de intersecciones multi-línea se presentan en el diseño del circuito: ángulos, estructuras en forma de T, y cruces, (mostradas en las Figura 38, Figura 39 y Figura 40 respectivamente), resultando desde la intersección de dos segmentos de línea. Es común encontrar intersecciones multi-línea en el diseño de circuitos, dispositivos, interconexiones, antenas o estructuras de prueba.

Por ejemplo, un TFT con estructura interdigitada y puerta plegada, puede tener muchas estructuras en forma de T en su capa metálica, correspondiente a los contactos de los dedos de la puerta del transistor. Y en general, para cualquier bifurcación de señal, o para cualquier nodo eléctrico compartido entre más de dos elementos del circuito, es necesario construir una estructura T. Estas son igualmente necesarias en los árboles de distribución de las señales de alimentación eléctrica de los circuitos.

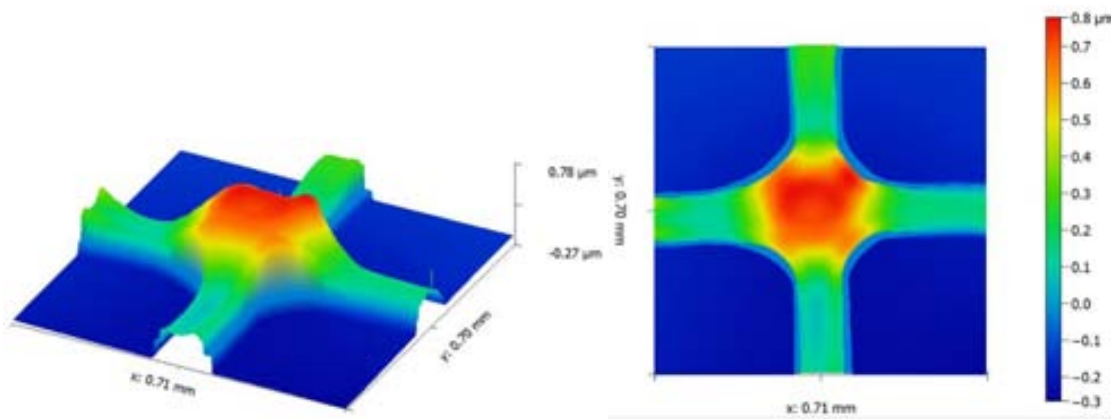


Figura 40 Morfología típica en cruces.

Este tipo de estructuras son comunes cuando hablamos de geometrías en horizontal y vertical, porque si se utilizan desviaciones de 45° también se podría utilizar una forma de estructura en Y o algo similar. Es usual en tecnología de PCB utilizar este tipo de ángulos y también sería una aproximación válida. Sin embargo, el sistema de impresión mapea los puntos que imprime en una cuadrícula, las líneas que se imprimen en sentido “diagonal” tienen problemas de resolución, obteniendo resultados muy escalonados. Para obtener líneas en dirección diagonal más o menos regulares, es necesario imprimir líneas muy anchas.

Debido a la baja movilidad obtenida en tintas semiconductoras imprimibles, los diseños de transistores utilizan un tamaño de puerta muy grande para compensar este problema a través de la relación W/L del transistor. Actualmente los transistores impresos con inkjet tienen estructuras interdigitadas, lo que permite obtener características que permitan al transistor cubrir cierto tipo de aplicaciones.

3.3 Propuesta de metodología de compensación

El impacto de la morfología sobre las características eléctricas es importante debido a que el grosor es frecuentemente irregular en las capas impresas. Parámetros como la resistencia de una capa conductora están relacionados directamente con su área seccional. Las dimensiones de las capas de material impreso están dentro del rango de capas finas (thin films) en los cuales el grosor es constante y fijado por cada proceso tecnológico formalizado, mientras la

longitud y el ancho dependen de cada diseño de circuito en específico. Las irregularidades de grosor en los bordes de una intersección de línea impresa puede también reducir la habilidad de soportar el paso de una corriente eléctrica en una pista conductora impresa con inkjet.

Experimentos con mediciones geométricas demuestran que el grosor (y por ende la resistencia de cuadro) de intersecciones multi-línea impresas en capas es irregular. El grosor en los vértices es mayor que en los brazos y por tanto su resistencia de cuadro es reducida. Las estructuras de intersección multilínea impresas con inkjet tienen centros más gruesos y brazos más delgados, y una distribución irregular del volumen de tinta a lo largo de los brazos. Principalmente, dos efectos mencionados anteriormente, producen estas irregularidades: el efecto de una deposición de línea de contacto en evaporación (efecto de anillo de café) [28] y la coalescencia de líquido que sucede entre gotas eyectadas de tinta líquida sobre un sustrato.

Para disminuir la magnitud de las fuerzas de coalescencia, sabiendo que el orden de deposición de las gotas afecta la regularidad del grosor de las capas impresas, se han propuesto esquemas de deposición de matriz multinivel [29]. Esta aproximación reorganiza la impresión de una capa sencilla incrementando el espaciado entre gotas y dividiéndolo en puntos impresos de manera parcial, para realizar su impresión en varios pasos o en varias capas. Este método ha probado una mejora en la homogeneidad de la capa. En otras palabras esta deposición de matriz multinivel reduce el efecto de la coalescencia sobre la irregularidad del grosor. En las pistas conductoras impresas con un ancho de más de cuatro gotas en paralelo es posible aplicar esta metodología de compensación basada en patrón. Para un proceso de impresión dado, el uso de diferentes patrones tiene el potencial de reducir las irregularidades.

Un caso particular de compensación por patrones ha sido propuesto utilizando compensaciones inspiradas por técnicas OPC (Optical Proximity Effect Correction) que para el caso de inkjet le llamamos como PSC (Pattern Shape Corrections). El uso de diferentes estrategias de patrón ha demostrado que afecta la regularidad de segmentos de línea impresos. Por lo tanto, las

compensaciones de patrones ajustadas a un proceso específico, tinta y sustrato, puede mejorar los detalles geométricos de las capas impresas.

Las impresoras inkjet son capaces de imprimir tintas líquidas en diversas configuraciones de velocidad y calidad de desempeño. De acuerdo con la configuración de la impresión, las gotas se eyectan con una distancia entre sí, lo que crea un solapamiento de puntos discretos del fluido depositado. El tamaño de las gotas, la distancia configurada entre gotas, y la interacción entre la tinta y el sustrato determinarán el solapamiento real entre gotas impresas.

3.3.1 Impresión de capas de interconexión utilizando tintas conductoras.

Durante la impresión, el cartucho se mueve y eyecta nuevas gotas cerca a las depositadas previamente, debido a la coalescencia entre gotas el sitio donde queda impresa la gota cambia respecto al que debería tener de acuerdo con el diseño. De acuerdo con el teorema de Laplace [30], debido al incremento en la presión hidrostática que ocurre desplazamiento del límite entre dos fluidos, el líquido eyectado inicialmente va formando una superficie que tiene un gran volumen y una baja presión hidrostática interna que atrae a las nuevas gotas eyectadas. En consecuencia, las gotas más pequeñas de tinta se verán atraídas hacia la superficie de tinta mayor si la distancia entre ellas es suficientemente pequeña. Al final, el equilibrio entre la gravedad, la capilaridad y las fuerzas de Van der Waals determina la posición y forma del líquido depositado.

El siguiente paso en el proceso de impresión es el curado de la tinta impresa. En el caso de tinta curable con calor, la forma resultante de tinta pasa a un proceso de curado en horno para obtener una capa de material "sólido". Gradualmente el calor evapora el solvente de la tinta y las partículas de material colisionan de acuerdo con el perfil de temperatura. Las condiciones de curado como temperatura, tasa de calentamiento, tiempo de recocido, temperatura inicial y temperatura final. Son parámetros que cambian directamente el grosor promedio de la capa resultante, como el grosor de las líneas impresas y su resistencia por cuadro [31].

En el caso de inductancias impresas con inkjet, el factor de calidad podría incrementarse grandemente, al aumentar el número de capas de metal. Pero, en contrapartida, al imprimir muchas capas de metal, los ángulos y el efecto de anillo de café en líneas también se incrementan [32]. Las compensaciones para ángulos deberían permitir imprimir varias capas de metal y las capas dieléctricas correspondientes con mejores factores de calidad debido a la reducción de la irregularidad de grosor en morfologías de una sola capa.

El efecto de gota de café puede compensarse y reducirse ajustando el proceso de impresión como ha sido propuesto [27]. Este tipo de optimización no tiene en cuenta las irregularidades de las intersecciones. La coalescencia de tinta modifica la ubicación del líquido. Para superar este efecto, el diseñador debe utilizar patrones específicos que mejoren la regularidad del grosor para pistas impresas en diseños multi capa.

El grosor de las pistas impresas está directamente relacionado a su volumen; mientras que la conductividad de las pistas en la dirección planar está relacionada con el área seccional, el volumen integra todas las secciones cubiertas en cierta parte por la estructura. Las irregularidades pueden verse como un gradiente unidimensional en el perfil del grosor sobre una capa impresa, pero este enfoque únicamente incluye efectos cubiertos por ese perfil. Una caracterización más completa de la irregularidad es la comparación de un volumen cubierto en cada parte del diseño, por ejemplo dividiendo la estructura impresa en cuadrados con un área constante y comparando el volumen entre los diferentes cuadrados.

3.3.2 Análisis y compensación de la morfología de capas impresas con inkjet.

La metodología propuesta para compensar las intersecciones se muestra en la Figura 41, Comprende tres fases de impresión diferentes, que permiten diseñar diferentes patrones que se enfocan a corregir partes críticas en las estructuras [33]. Muchos patrones pueden plantearse en función de la localización de las figuras geométricas que deben aparecer en puntos críticos del diseño: generándolas manualmente o automáticamente mediante herramientas de

diseño asistido por ordenador. Después de imprimir las estructuras representativas con diferentes patrones, se selecciona el patrón que muestra un resultado más regular y entonces se compensa el diseño entero aplicando el patrón más adecuado en cada uno de los puntos críticos de irregularidad.

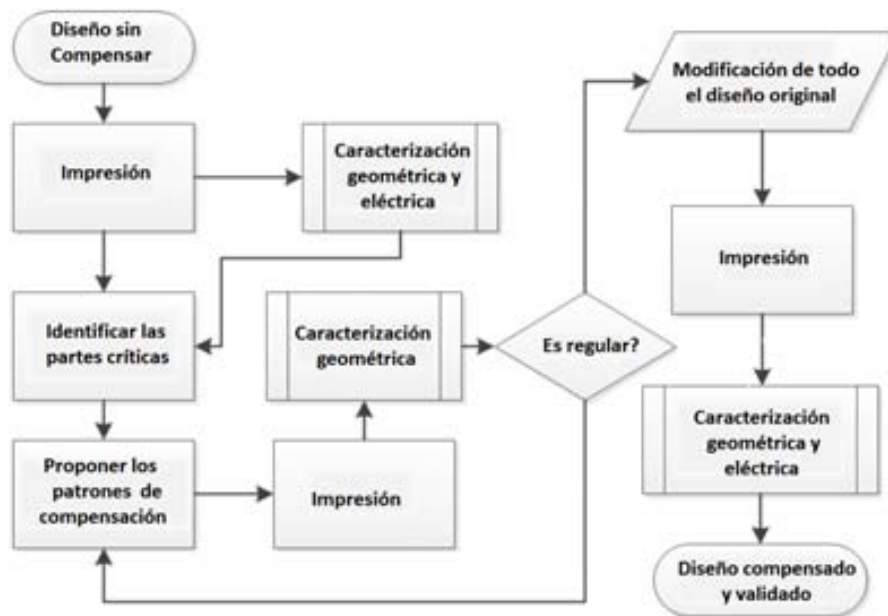


Figura 41 Metodología empírica de compensación para corregir morfologías.

En una primera fase, analizamos la morfología de ángulos y estructuras T impresas con inkjet, utilizando diferentes tamaños y relaciones de ancho/largo. Después, propusimos patrones de corrección inspirados en las irregularidades de las estructuras no compensadas. Los patrones de corrección propuestos para el ángulo se muestran en la Tabla 16.

De acuerdo al análisis geométrico, se encontraron irregularidades y los vértices de las intersecciones tipo ángulo presentan un volumen de material mayor. Esto se debe al efecto de anillo de café durante el curado y también a los flujos convectivos y de Marangoni [14] y/o fuerzas de coalescencia entre las gotas impresas antes del proceso de curado.

Hemos desarrollado diez patrones simétricos distintos que reducen la concentración de tinta en el vértice de la intersección de tipo ángulo, inspirados en el análisis de la morfología de la estructura sin compensar.

Así mismo, hemos diseñado patrones similares simétricos para las estructuras de tipo T y las intersecciones en cruz. Esta metodología de compensación la aplicamos para la compensación de una estructura de prueba de cruz griega [34]. Pero la impresión obedece a un proceso estocástico, y por esta razón la morfología de cada diseño de patrón de compensación debe analizarse como una tendencia. La variabilidad de la morfología resultante se analiza a continuación.



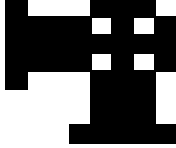
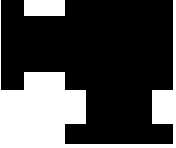

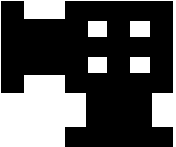

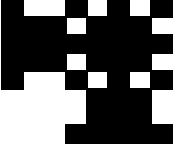

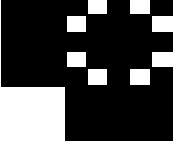

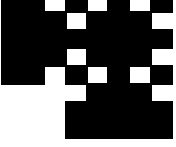
 <p>No Compensado</p>	<p>Volumen en Brazos/centro Centro 25 Impreso Total 55 100%</p>	 <p>PATRÓN 6</p>	<p>Reducido Centro 4 Reducido Brazo 4 Reducido Total 8 Impreso Total 47 85.45%</p>
 <p>PATRÓN 1</p>	<p>Reducido Centro 8 Reducido Brazos 8 Reducido Total 16 Impreso Total 39 70.91%</p>	 <p>PATRÓN 7</p>	<p>Reducido Centro 0 Reducido Brazo 8 Reducido Total 8 Impreso Total 47 85.45%</p>
 <p>PATRÓN 2</p>	<p>Reducido Centro 4 Reducido Brazos 8 Reducido Total 12 Impreso Total 43 78.18%</p>	 <p>PATRÓN 8</p>	<p>Reducido Centro 4 Reducido Brazo 8 Reducido Total 12 Impreso Total 43 78.18%</p>
 <p>PATRÓN 3</p>	<p>Reducido Centro 4 Reducido Brazos 0 Reducido Total 4 Impreso Total 51 92.73%</p>	 <p>PATRÓN 9</p>	<p>Reducido Centro 8 Reducido Brazo 8 Reducido Total 16 Impreso Total 39 70.91%</p>
 <p>PATRÓN 4</p>	<p>Reducido Centro 4 Reducido Brazos 4 Reducido Total 8 Impreso Total 47 85.45%</p>	 <p>PATRÓN 10</p>	<p>Reducido Centro 8 Reducido Brazo 0 Reducido Total 8 Impreso Total 47 85.45%</p>
 <p>PATRÓN 5</p>	<p>Reducido Centro 0 Reducido Brazos 8 Reducido Total 8 Impreso Total 47 85.45%</p>	 <p>PATRÓN 11</p>	<p>Reducido Centro 8 Reducido Brazo 4 Reducido Total 12 Impreso Total 43 78.18%</p>

Tabla 16 Análisis de cantidad reducida por cada patrón de compensación en estructuras de intersección en ángulo.

3.4 Caracterización geométrica de patrones de compensación

El experimento utiliza un total de 440 muestras de diseños aplicando 11 diferentes patrones para ángulos e intersecciones en T. La extracción del volumen de las diferentes partes de la intersección se realizó utilizando el software GNU Gwyddion [35]. Estas características morfológicas muestran un indicador de comparación y validación de la compensación, para muestras no compensadas y las morfologías hechas utilizando diferentes patrones de compensación.

La principal hipótesis de este experimento es que es posible encontrar un patrón que realiza una compensación óptima de este tipo de estructuras en pistas conductoras impresas con inkjet. Para compensar las intersecciones multi-línea, se propusieron patrones simétricos, que reducen el volumen de tinta impreso tanto para el centro como para las áreas de límite entre “vértice” y “línea”, o entre centro y brazos de las estructuras.

El porcentaje de tinta que se suprimió al vértice, osciló entre los siguientes valores: 7.27%, 14.15%, 21.82% y 29.09%. Para cada caso las compensaciones tuvieron en cuenta una fase previa de caracterización, y estuvieron inspiradas en sus resultados. El análisis de los patrones de compensación propuestos se muestra en la Tabla 16.

El conjunto de muestras que fue fabricado en un mismo proceso de impresión constaba de diez muestras correspondientes a cada uno de los diez patrones de compensación propuestos. Estas fueron posteriormente fueron comparados con las diez muestras no compensadas. Para intersecciones en forma de T, repetimos el mismo procedimiento imprimiendo un total de 20 muestras para cada patrón. Estas, a su vez, fueron impresas y analizadas geoméricamente por medio de microscopia interferométrica.

Los ángulos fueron divididos en tres regiones diferentes: cada uno de los dos segmentos de línea que se cruzan, los llamados brazos, (excluyendo las región

en donde intersectan o vértice), y el centro que es la región correspondiente al vértice. De manera similar para la intersección en forma de T, que fue dividida en cuatro partes, el centro y tres brazos. Consecuentemente la cruz también fue dividida en centro y cuatro brazos.



Figura 42 Estructura de prueba incluyendo compensación en ángulos, T y cruces. (Izquierda compensada, derecha no compensada.)

Como el proceso de impresión introduce variaciones en el resultado final del diseño, debido a múltiples fuentes de errores como por ejemplo los movimientos mecánicos de los cabezales o todas las reacciones envueltas en procesos con tiempo controlado. Para verificar cuanto repetible es este tipo de compensación, imprimimos una estructura específica de prueba, mostrada en la Figura 42, la cual incluye todos los tipos de intersección y sus correspondientes compensaciones, y también la estructura sin compensar, para luego extraer las características morfológicas y comparar entre diferentes procesos de impresión bajo condiciones controladas equivalentes. Para validar la compensación en diferentes condiciones de impresión, esta estructura de prueba fue impresa en 7 impresiones diferidas, y se analizaron sus resultados morfológicos.

3.5 Resultados de la metodología de compensación

Los resultados obtenidos al imprimir los diferentes diseños de estructuras descritos previamente, ver Figura 43, mostraron la irregularidad del grosor sobre los diferentes brazos de la intersección en ángulo. El mejor patrón de compensación encontrado, en la Figura 44, muestra que la asimetría de la estructura en ángulo es reducida pero su compensación no genera brazos totalmente iguales en términos de ancho y grosor.

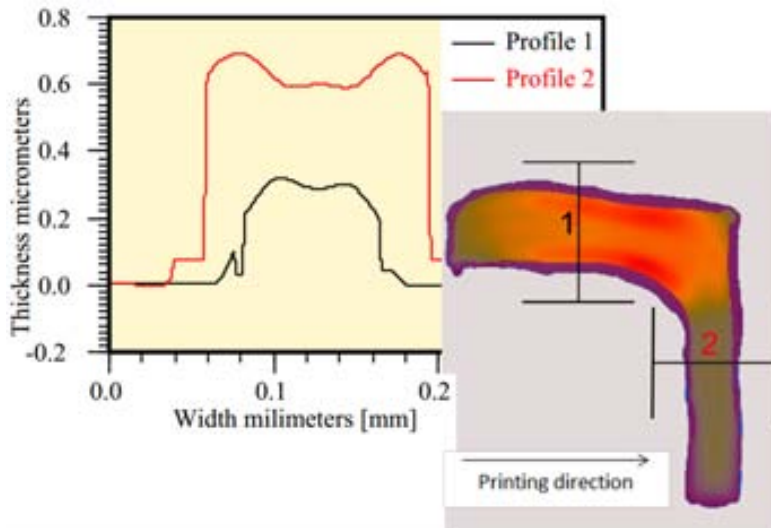


Figura 43 Estructura de intersección en ángulo sin ninguna compensación.

El criterio de selección para seleccionar los patrones de mejor resultado, se basa en el análisis de la morfología, y en particular de las características geométricas y estadísticas de las estructuras. Este resultado se obtiene a partir de la impresión de conjuntos de varias muestras, comparando su estabilidad o variabilidad, y también la reducción en cuanto a irregularidad de grosor. Otra característica analizada fue la simetría de la estructura, que en algunos casos se ve drásticamente modificada debido a la compensación. Por ejemplo, para el caso de ángulos en los que la estructura de intersección en ángulo es más simétrica que la estructura sin compensar.

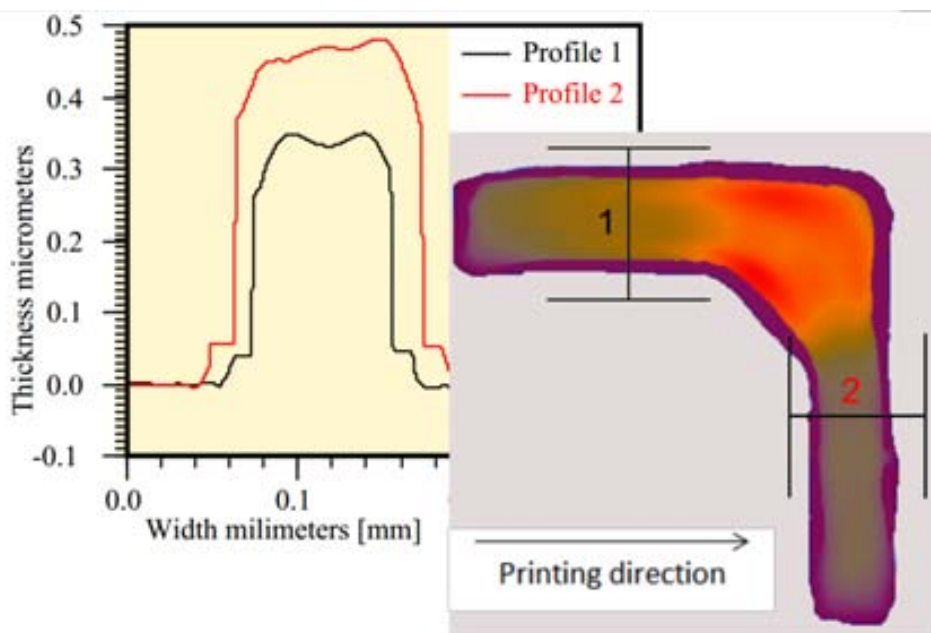


Figura 44 Estructura en ángulo aplicando el patrón de compensación 7.

El mejor patrón de compensación encontrado para intersección de tipo ángulo puede reducir la asimetría de estructuras con ángulos. Pero la compensación no es del todo definitiva, porque la reducción de volumen en el centro de esta compensación no es suficiente para hacer el grosor regular en toda la estructura. Los brazos en la estructura compensada siguen siendo asimétricos pero la relación entre anchos y grosores es reducida. El uso de esta estructura de compensación mejora la simetría y permite una distribución más regular de la tinta sobre la capa del diseño.

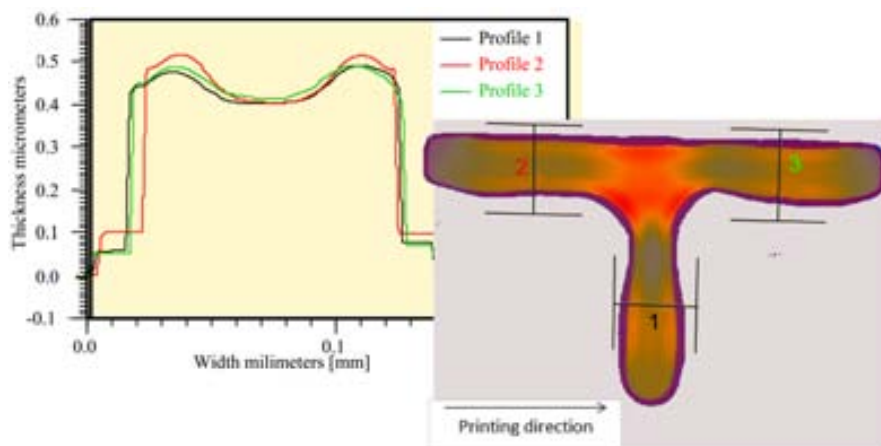


Figura 45 Estructura de intersección T compensada con Patrón 8.

Una comparación equivalente también se realizó para estructuras de tipo T como se muestra en la Figura 45 y la Figura 46. Comparando las estructuras T y ángulo no compensadas por la regularidad de sus brazos, está claro que la intersección de tipo T tiene mejor estabilidad del material que la intersección en ángulo. Lo que permitiría por ejemplo en casos en los cuales se precisara tener mayor simetría, utilizar estructuras compensadas en forma T en lugar de ángulos y dejar un brazo desconectado, esto mejoraría la regularidad de las estructuras.

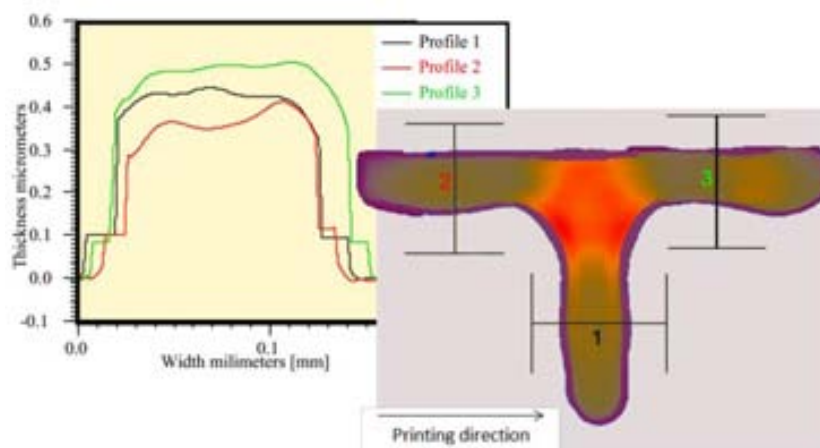


Figura 46 Estructura de intersección en T sin compensar.

La morfología en intersecciones de tipo ángulo en su vértice presenta normalmente un grosor y una geometría más ancha que los brazos, como se muestra en la Figura 43. Para una capa con grosor constante, el volumen del centro de la estructura puede estimarse desde el plano del diseño. Comparando este volumen ideal con el volumen promedio obtenido al analizar un conjunto de muestras impresas para estructuras de ángulo, se obtiene una relación de 2,32. Esta representa que hubo desplazamiento de volumen de tinta proveniente de los brazos hacia el centro, y este volumen de tinta es faltante en los brazos, lugares donde el grosor será menor que el ideal.

Aplicando esta metodología de compensación por medio de patrones: Es posible reducir hasta un 41% el volumen de los vértices, de reducción relativa al volumen de la estructura sin compensar, para estructuras de intersección de tipo ángulo.

Como resultado de la compensación de la estructura de ángulo, la relación entre un diseño planar ideal y el grosor resultante con el mejor patrón de compensación es de 1,36. Es posible mejorar la regularidad reduciendo la concentración de volumen ubicado en el vértice, y esto se puede hacer utilizando patrones de compensación, con el patrón 1 mostrado en la Tabla 1.

Diseño	Reducción de volumen en el centro %	Horizontal / Vertical Reducción de relación de volúmenes de brazos %	Relación entre volumen Vertical/Centro	Vertical/Centro Incremento de relación de volumen %	Horizontal/Centro Relación de Volumen	Horizontal/Centro Incremento de la relación de volúmen %
Patron1	41.65	-0.78	1.74	72.55	4.67	73.91
Patron2	23.24	0.52	1.32	30.27	3.48	29.60
Patron3	16.52	1.27	1.24	22.24	3.24	20.71
Patron4	27.88	-7.66	1.35	33.70	3.89	44.79
Patron5	-1.55	8.19	1.01	-0.35	2.47	-7.90
Patron6	5.85	17.15	1.14	13.27	2.60	-3.31
Patron7	-2.24	29.40	1.10	8.81	2.26	-15.91
Patron8	9.29	19.64	1.20	18.89	2.67	-0.63
Patron9	34.03	13.87	1.64	62.42	3.83	42.64
Patron10	12.91	13.44	1.22	20.49	2.85	6.22
Patron11	24.78	5.25	1.37	35.90	3.47	29.12

Tabla 17 Análisis morfológico de intersecciones en ángulo.

La Tabla 17 resume las características morfológicas de una intersección en ángulo. De acuerdo con estos resultados, la compensación con el patrón 1 para

compensación de ángulo ayudaría a reducir drásticamente la tendencia de la tinta a moverse hacia el centro que resulta como un pico de material. Por otro lado, si se requiere que una determinada estructura sea lo más regular posible, el patrón 7 ayudará a mejorar la regularidad y la distribución más equitativa de la tinta, y así poder reducir la asimetría de ángulos impresos con inkjet.

Compensación	Reducción del volumen en el centro %	Izquierdo / Centro Relación de volumen	Izquierdo / Centro Incremento en relación de volumen %	Derecho / Centro Relación de volumen	Derecho / Centro incremento en relación de volumen %	Bajo / Centro relación de volumen	Bajo / Centro Incremento en relación de volumen %	Reducción de la varianza del volumen en los brazos %
Patron1	30.34	1.51	77.05	1.60	48.93	1.49	25.20	95.22
Patron2	1.62	0.91	6.19	1.03	-4.14	1.14	-4.20	54.33
Patron3	6.01	0.90	5.80	1.13	5.54	1.14	-4.58	46.81
Patron4	17.84	1.10	28.51	1.31	22.59	1.33	11.02	62.69
Patron5	22.23	1.20	40.50	1.31	22.63	1.37	15.12	84.15
Patron6	19.37	1.33	55.58	1.28	19.27	1.18	-1.16	87.13
Patron7	34.35	1.62	89.39	1.76	64.40	1.58	32.72	87.08
Patron8	47.71	2.07	142.47	2.15	100.61	2.14	78.86	98.46
Patron9	17.27	1.18	38.28	1.11	3.33	1.18	-1.25	<u>95.83</u>
Patron10	15.84	1.33	24.25	1.26	17.55	1.21	0.96	75.01

Tabla 18 Análisis morfológico de intersecciones en T.

La caracterización geométrica de intersecciones tipo T se resume en la Tabla 18. Las características de volumen de centro y la varianza sobre los tres brazos, demuestra que el patrón 8 tiene la mejor compensación para reducir el pico en el centro, mejorando al mismo tiempo la simetría de la estructura.

La morfología de las intersecciones en T, tiene un efecto de irregularidad más grande que en el caso de las intersecciones en ángulo. Los picos en el vértice tienden a ser mayores que en ángulos también, donde la relación entre un volumen de una estructura planar y el obtenido en la estructura tipo T sin compensar es de 3,58.

Utilizando el patrón 8 esta relación se reduce hasta 1,87. En estas morfologías, el efecto de la compensación con patrones puede reducir el volumen en los vértices hasta un 47,7% relativo a la estructura no compensada. Otro efecto interesante de este patrón es que la varianza del volumen de los brazos también se reduce, lo que permite una distribución más regular de volumen a lo largo del diseño.

Por tanto, se demuestra que el uso de este tipo de patrones en los vértices puede mejorar la regularidad y puede compensar efectos de coalescencia reduciendo la inestabilidad de líquido en estructuras impresas con inkjet.

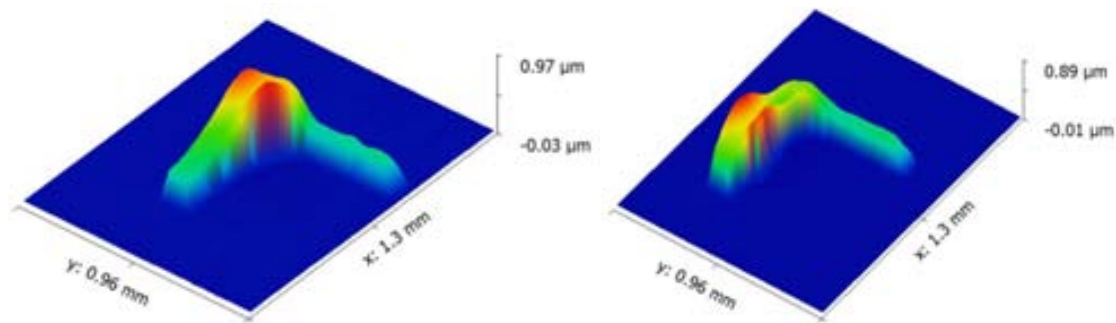


Figura 47 Perfiles 3D de estructuras de intersección en ángulo: A) Sin compensar, B) compensado.

La reducción de volumen en los centros para todas las estructuras de intersección analizadas en este trabajo se muestran en la Figura 47 para intersección de ángulo, la Figura 48 para las intersecciones en forma de T y la Figura 49 para las intersecciones en forma de cruz. En todos los casos el pico presentado en el centro se reduce aplicando uno de los patrones propuestos. En el caso particular de la estructura en cruz, la compensación también hace centros de grosor más fino en las regiones cercanas al centro dentro de las regiones denominadas brazos, lo cual puede reducir la calidad eléctrica y la capacidad de la estructura.

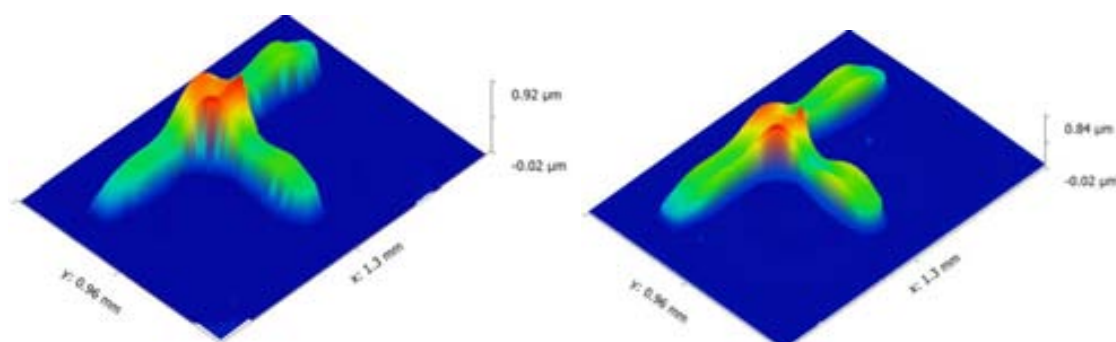


Figura 48 Perfiles 3D de la estructura de intersección en T, no compensado a la izquierda, y compensado a la derecha.

Esta metodología de compensación presenta la tendencia a detener la aglomeración de tintas en las intersecciones. Para comprobar que esta metodología compensa las intersecciones resultantes del mismo proceso de

fabricación para diferentes veces, es decir considerando la variabilidad inherente a la impresión y los procesos de curado. Los resultados de experimentos de repetitividad y variabilidad en toda las fases del proceso de impresión y curado, para varias fases de fabricación se muestran en la Figura 50, Figura 51 y Figura 52, para estructuras en cruz, angulos y T respectivamente.

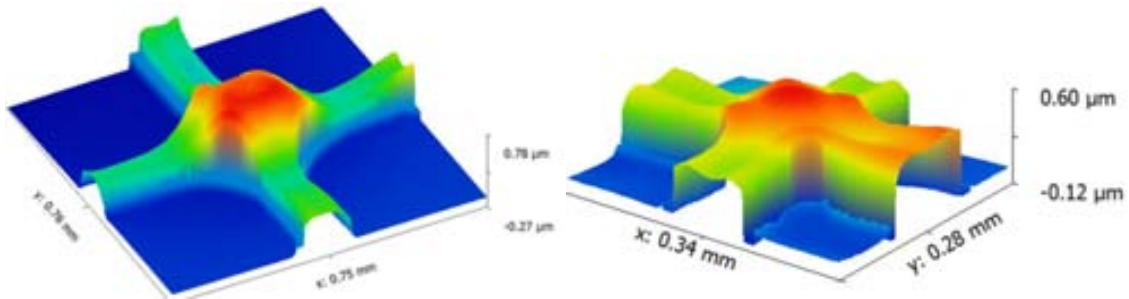


Figura 49 Perfiles 3D de la estructura de intersección en cruz, no compensado a la izquierda, y compensado a la derecha.

El valor de referencia para el volumen en la intersección corresponde a un cuadrado perfecto de lado $100\ \mu\text{m}$ y 450nm de alto, lo cual corresponde a un volumen de 4.5fm^3 . El resultado obtenido para el volumen se encuentra en el mismo rango para la estructura compensada mientras que el área de intersección ahora resulta en un polígono irregular.

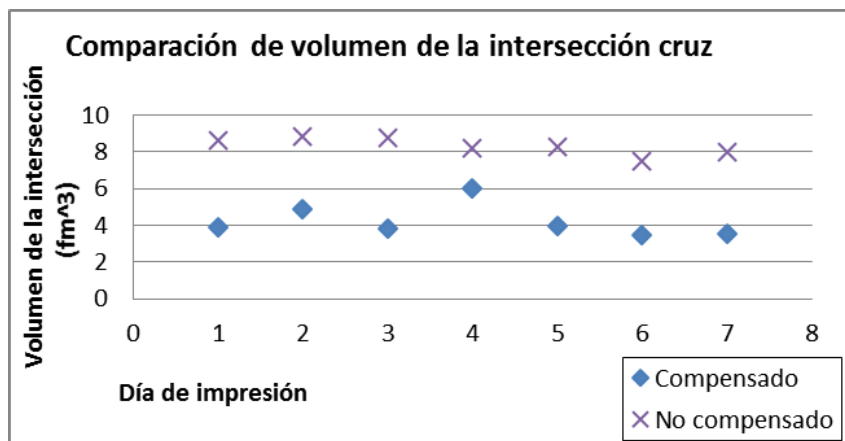


Figura 50 Comparativa de intersección multilínea en cruz para diseños compensados y no compensados en diferentes días de impresión.

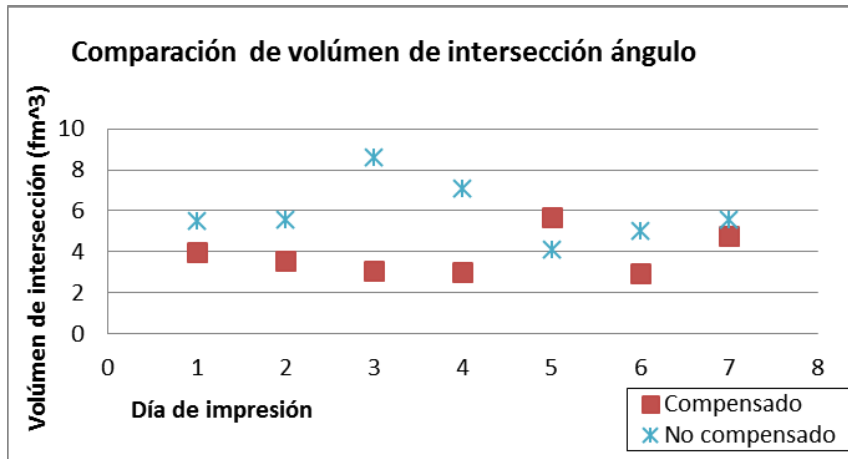


Figura 51 Comparativa de intersección multilínea en ángulo para diseños compensados y no compensados en diferentes días de impresión.

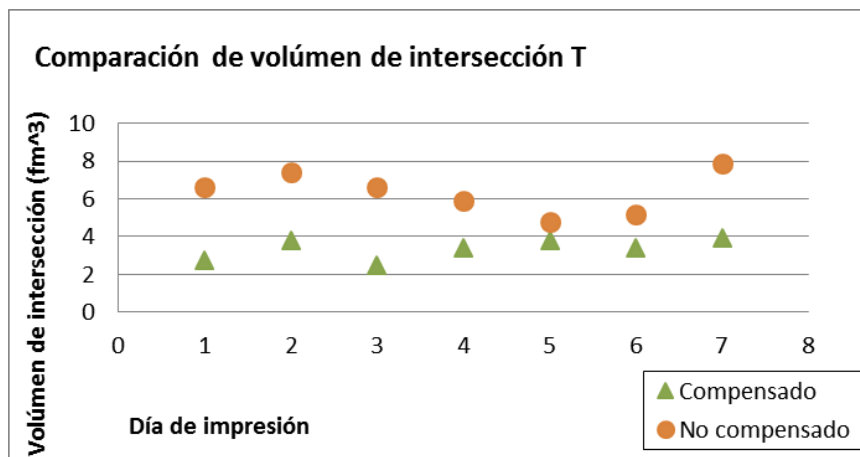


Figura 52 Comparativa de intersección multilínea en T para diseños compensados y no compensados en diferentes días de impresión.

4. Estructuras de Prueba

En el contexto de ser una tecnología emergente, la electrónica impresa con inkjet carece de mecanismos y estándares con los cuales se pueda validar, refinar y verificar la calidad y las características tanto geométricas como eléctricas de los circuitos. Para definir y establecer los procedimientos que permitan suplir esta carencia, en este capítulo analizamos algunas estructuras de prueba que comúnmente son utilizadas en la microelectrónica convencional.

Anteriormente en el capítulo dos se analizaron las estructuras de prueba correspondientes al cuadrado de Van der Pauw, a la estructura CBR (del inglés cross bridge resonator), y también la estructura de prueba que permite medir la resistencia de contacto entre dos capas de material distinto. En este capítulo se analizan otras dos estructuras, pero sobre todo se profundiza en la estructura de prueba de cruz griega, que es fundamental porque hace parte de otras estructuras de prueba. Se analiza su morfología, y las problemáticas que presenta en el caso de imprimirla con inkjet.

Las estructuras de prueba pueden abarcar muchas características, o focos de interés, en los cuales se construye una determinada estructura con el único propósito de analizar dicho foco a través de la caracterización de la misma. Por este motivo, en este capítulo analizamos las estructuras de prueba más básicas, las cuales se relacionan con conductividad, y con características básicas del transistor.

4.1 Cuadro Van der Pauw

Técnica de Van der Pauw para estimar la conductividad.

Las mediciones de Van der Pauw han sido una técnica típica utilizada para determinar la resistividad de una muestra. Una geometría común para este tipo de medición tiene cuatro contactos eléctricos en cuatro esquinas de una muestra aproximadamente cuadrada Figura 53. Sin embargo, la técnica Van der Pauw es aplicable a una muestra con una forma arbitraria siempre y cuando que el grosor se distribuya de manera uniforme a lo largo de toda la muestra, apartado que no

es exactamente cumplido para el caso de muestras impresas con inkjet, debido a que se presentan ciertas irregularidades del grosor. Adicionalmente se debe cumplir que el área de los contactos sea muy pequeña en comparación con el tamaño de la muestra y que los contactos siempre se ubiquen en la periferia de la muestra.

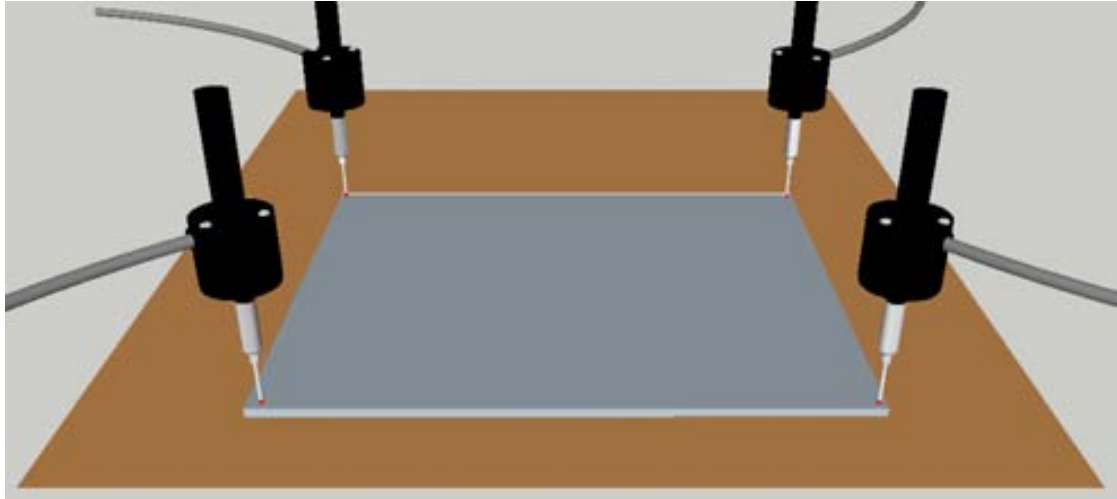


Figura 53 Medición de la conductividad en una estructura de cuadrado Van der Pauw.

La técnica de Van der Pauw es ampliamente utilizada en investigación y en la industria para determinar la resistividad de muestras uniformes. Como originalmente fue diseñada originalmente esta estructura y técnica de medición Van der Pauw [36], se puede utilizar una muestra con forma arbitraria, siempre que sea con grosor constante y contenga cuatro contactos pequeños localizados en la periferia, preferiblemente en las esquinas de la muestra.

Las mediciones se realizaron utilizando 2 SMU de potencia media y 2 SMU de alta resolución. Un cuadrado de 5x5mm fue impreso con 1 y 2 capas. Para una capa, se obtuvo un valor de resistencia de cuadro de $171.2 \text{ m}\Omega/\square$, para dos capas de $105.23 \text{ m}\Omega/\square$. La medición fue repetida y promediada para poder reducir el efecto de la ubicación de las sondas en el cuadrado. Los resultados para cada conjunto de muestras obtuvieron variaciones del orden de $1 \text{ m}\Omega/\square$ dependiendo de la ubicación de los contactos.

4.2 Estructura de prueba de Cruz Griega

Imprimir dispositivos microelectrónicos con una impresora inkjet requiere comprensión y conocimiento de todos los aspectos del proceso de impresión. Un conjunto de materiales y sustrato debe ser compatible y apropiado de acuerdo con los requerimientos eléctricos. A diferencia de la impresión no funcional, en el caso de la electrónica impresa interesa el comportamiento funcional de los materiales impresos, por ello es necesario verificar las propiedades funcionales de las capas impresas [37]. Los fabricantes de electrónica impresa deberían ser capaces de reutilizar o redefinir los métodos de caracterización para poder desarrollar su tecnología. El uso de estructuras de test, para una metodología de caracterización orientada a la electrónica impresa con inkjet, debe incluir los siguientes elementos que se consideran críticos: Las características geométricas de las capas impresas, el impacto del orden de impresión de las capas sobre la geometría de las capas impresas, así como también la interacción entre el sustrato y la capa impresa de material.

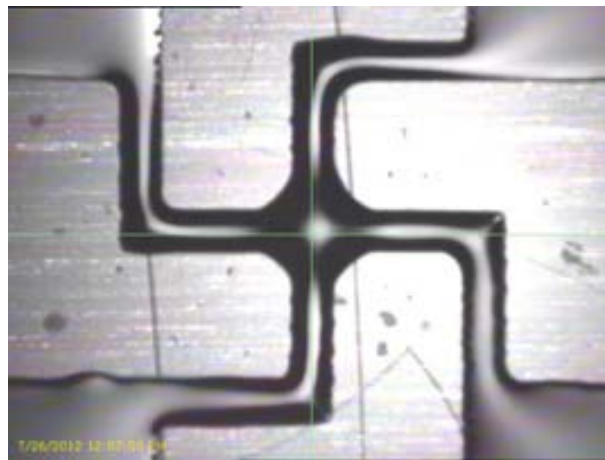


Figura 54 Estructura de prueba cruz griega sin compensar antes del curado.

La cruz griega es una estructura de prueba estándar comúnmente utilizada en la caracterización de electrónica [38] [39]. En la se muestra la Figura 54 morfología de la estructura sin compensar antes del proceso de curado. En esta sección se evalúa y analiza el uso de esta estructura para la el caso de capas de material impresas con inkjet. También se incluyen experimentos con mediciones eléctricas y geométricas.

4.2.1 Impresión de materiales comprende varios fenómenos físicos.

El proceso de imprimir tintas de material utilizando una impresora de gota en demanda DoD (en inglés Drop on Demand) se resume brevemente aquí. Al comienzo del proceso de impresión, se parte de información guardada a manera de matriz rectangular que representa el diseño de cada capa; esta información se pasa a la impresora como el fichero de diseño que es un bitmap en blanco y negro. El siguiente paso es el de eyectar gotas con una cierta distancia entre sí. Las gotas discretas de tinta en estado líquido son depositadas quedando solapadas unas con otras, creando geometrías de líquido de acuerdo con el diseño. El tamaño de las gotas y la distancia entre sí determina el solapamiento que tienen.

El cartucho de la impresora utiliza boquillas paralelas, que se desplazan para cubrir toda el área de impresión. El cartucho se mueve fila por fila (o haciendo un escaneado entrelazado dejando unas filas sin imprimir para imprimir las después), entonces la impresora va eyectando pequeñas gotas, en el orden de los pL, de suspensión de tinta para cada material.

Las gotas de tinta líquida después de caer en el sustrato permanecen sobre el sustrato, donde ocurre un proceso de reacomodación que corresponde a un estado de sólido humedecido. Se espera que el humedecido de la tinta sea parcial al final del proceso, y que entonces el parámetro de esparcimiento de la tinta sea negativo. La impresión conlleva a un sistema interface de tres estados de la materia: líquido con líquido (gotas que interaccionan con otras gotas previamente depositadas), líquido y sólido (gotas de tinta con el sustrato), y líquido con aire [40].

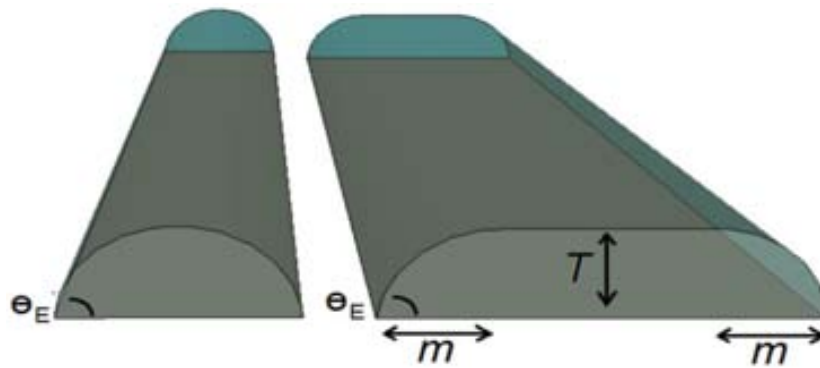


Figura 55 Modelo ideal simplificado para pistas conductoras impresas con inkjet.

Las pistas impresas de tinta líquida tienen una forma similar a cilindros partidos, en la etapa antes de que los solventes de la tinta son evaporados. El ancho de las pistas conductoras se ajusta imprimiendo muchas filas de gotas, o imprimiendo gotas de mayor volumen. Cuando las pistas líquidas son más anchas entonces la fuerza de capilaridad pierde dominio y la fuerza de gravedad tiende a planarizar el líquido con un grosor T "constante" para el centro de las pistas, no siendo válido para regiones de borde. En la Figura 55 se ilustran las regiones de borde, que corresponden a las áreas en las cuales el líquido presenta un grosor irregular semicircular en una distancia m .

Estas pistas impresas planarizadas tienen una forma cercana a pistas rectangulares, las cuales son el modelo más idealizado y comúnmente utilizado para las pistas conductoras, el cual debido a su sencillez facilita muchos cálculos. El borde de las pistas de tinta líquida tiene un ángulo de contacto cilíndrico θ_E , como se muestra en la Figura 55, que es similar al ángulo de contacto determinado por la ley de Young para una gota de un diámetro igual al ancho de la pista. La distancia m es análoga a la longitud de capilaridad de la misma gota. Pistas más anchas de tinta líquida conllevan a que las gotas se comporten como gotas pesadas y por ende tengan un margen m y una región con grosor regular T .

Durante el proceso de impresión las gotas se eyectan cerca de otras depositadas previamente, y las gotas que están en contacto hacen que la tinta líquida interaccione entre sí. La localización de la tinta cambia debido a la coalescencia de líquido. De acuerdo con el teorema de Laplace [30] para el incremento de la presión hidrostática que ocurre atravesando la frontera entre dos fluidos: La tinta

líquida depositada previamente forma una superficie que tiene mayor volumen de tinta (porque ha sido la recombinación de varias gotas) y con una presión hidrostática interna menor que las nuevas gotas que se depositan. Por lo tanto, las gotas más pequeñas de tinta serán atraídas y forzadas hacia la superficie mayor de tinta; esto sucederá si la distancia entre la gota pequeña y la tinta previamente depositada es suficientemente pequeña. Al final, la ubicación de la tinta líquida impresa se determina por un equilibrio entre fuerzas de capilaridad, gravedad, rozamiento y fuerzas de Van der Waals.

El siguiente paso en el proceso de impresión es el curado del patrón de tinta impreso. En el cual el sustrato mantiene la superficie líquida de tinta de acuerdo con el patrón de diseño, sufridas ya las modificaciones debidas a coalescencia, y mientras tanto el solvente se evapora y la superficie de tinta líquida se va transformando poco a poco en una capa de material hasta estar seca.

Durante el curado, la reorganización de las partículas de material funcional que se pretende queden fijas al sustrato, es un proceso complejo, y la uniformidad depende de la forma de la partícula, como también de la forma de la superficie líquida de tinta. La mayoría de casos presentan el efecto de anillo de café [41], en el cual las partículas van quedando en una proporción mayor en los bordes de la superficie líquida. En el caso de imprimir una sola gota, el anillo se forma como un círculo de radio menor, paralelo al borde de la superficie de tinta líquido, en el cual el grosor de la capa resultante es mayor. Es debido a este tipo de interacción que después de imprimir y curar se presentan irregularidades del grosor.

Las tintas de material se deben formular de manera tal que sean imprimibles, para que los fluidos utilizados como tinta puedan depositarse de manera estable y precisa, en forma de gotas al ser eyectadas. La imprimibilidad de las tintas se relaciona con las propiedades mismas del fluido: viscosidad, tensión superficial, y densidad del fluido [26]. Entonces, la forma resultante de tinta líquida se cura en un horno para obtener una capa de material "sólido". El solvente se evapora mientras que las partículas de material chocan y se encuentran entre sí de acuerdo con el perfil de temperatura que se realiza por el horno.

La impresora utilizada en este experimento es la DIMATIX DMP2831. Utilizando una tinta específica para capas conductoras de nano partículas de plata. (Suntronic EMD5603 con un 20% de contenido de plata). El sustrato utilizado es un DuPont Teijin PEN.

4.2.2 Caracterización geométrica

En tecnologías de semiconductor estándar es usual realizar caracterizaciones en 2 dimensiones para extraer características geométricas. Esta aproximación es válida en el sentido de que el proceso permite al fabricante suponer que el grosor es regular (lo cual no será válido para procesos agresivos en escalas nanométricas). Para caracterizar capas definidas por procesos de deposición química, o capas resultantes después de pasos fotolitográficos, se utiliza el perfilómetro mecánico, con el cual se mide el grosor de las capas y entonces se supone que la capa de material tiene un grosor regular. En el caso de impresión inkjet se puede asumir un grosor medio de la capa, pero de entrada ya se sabe que no es regular debido a la naturaleza de su proceso. Asumir un grosor medio, es una aproximación que ignora el efecto de anillo de café y los efectos de coalescencia [42], que son dos efectos principales que distorsionan el grosor y el ancho de las capas impresas con inkjet.

La naturaleza dinámica de las tintas y los procesos de curado hacen que el grosor de las capas de material sea irregular. En consecuencia, la instrumentación utilizada para la caracterización geométrica de capas impresas con inkjet debe considerar las irregularidades de grosor cubriendo toda el área de las capas. El grosor de este tipo de capas se encuentra en el rango de las centenas de nanómetros, el ancho y largo de las capas de material que conforman dispositivos se encuentra en el rango de las decenas de micrómetros o inclusive en el rango de los milímetros. Es posible realizar este tipo de mediciones para extraer la morfología en 3D de manera rápida a esta escala, utilizando microscopía interferométrica [43] de última generación.

Comparando las irregularidades del grosor (que van del orden de los nanómetros) con las irregularidades en la dirección planar de las capas (que son del orden de las decenas de micrómetros), el grosor parece ser una dimensión

despreciable. Sin embargo para diseños con "cables" o rectángulos largos de material conductor que interconectan diferentes partes del circuito impreso, donde se utiliza el ancho mínimo y la corriente fluye en la dirección planar (la dirección paralela al plano del sustrato). Por esta razón, el área transversal (sección) de los cables, o pistas conductoras, es una dimensión crítica, y también lo es la relación entre el ancho y el grosor de las capas. Por lo tanto el rol del grosor es importante porque está relacionado directamente con la conductividad de las pistas impresas.

Un ejemplo de la influencia del grosor sobre el área transversal es la estructura de prueba de cruz griega. La Figura 56 muestra el área transversal de un brazo de la cruz, desde el centro de la cruz hacia el final del brazo, el ancho y el grosor son mayores para regiones cercanas al centro de la cruz. Esta irregularidad en el área transversal del brazo es causada por una atracción de tinta hacia el centro de la estructura debido a una combinación de efectos de coalescencia y anillo de café.

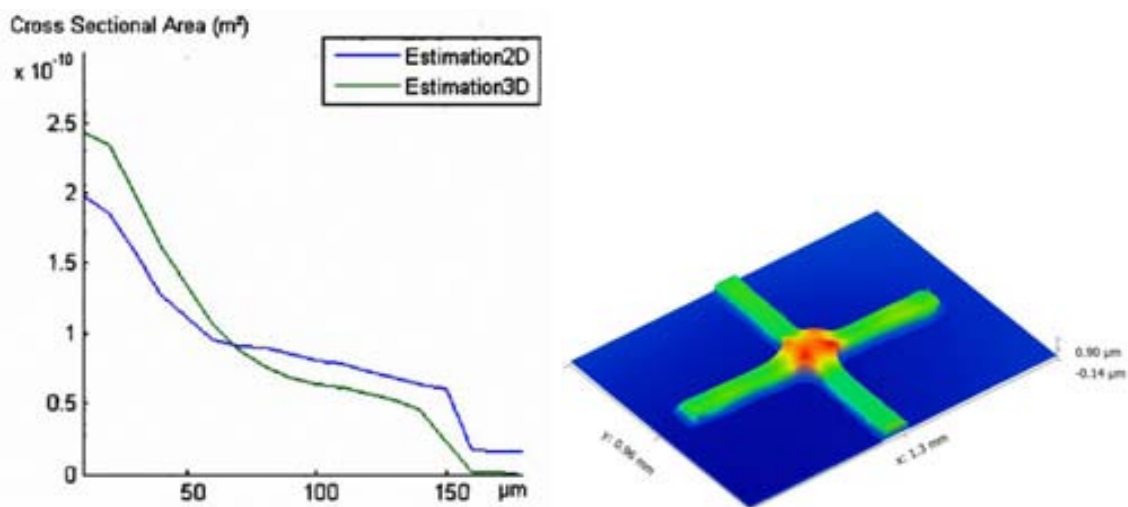


Figura 56 Comparativa de área transversal para estimación 2D vs 3D

La estimación de 2D (línea azul de la Figura 56) del área transversal que supone un grosor promedio regular sobre toda la estructura. El área transversal es proporcional a la resistividad de la pista, entonces en el caso de asumir un grosor promedio regular, la resistividad únicamente sería proporcional al ancho de la pista.

La estimación 3D (línea verde en la Figura 56) es el resultado de la integración de datos de grosor y ancho para el área transversal del brazo de la cruz. De esta comparativa se puede ver, a pesar de tener una variación relativamente pequeña, considerar el grosor en los análisis geométricos, tiene un impacto considerable en conjunto con el ancho y su equivalencia al área transversal. Por ello el grosor de las capas impresas se constituye en una dimensión fundamental para la verificación y caracterización de capas impresas con inkjet.

No es válido, de acuerdo con lo mostrado en la Figura 56, asumir como constante el grosor de las capas. Esto implica que los diseños impresos con inkjet deban ser sometidos a una caracterización geométrica en 3D, que permita verificar dimensiones como el área transversal de diferentes partes de un diseño. Debido a que estas dimensiones están directamente relacionadas con características eléctricas muy importantes, como la resistividad, que son fundamentales para asegurar funcionamiento del material dentro del circuito.

Así como también es posible relacionar la dimensión de grosor con los efectos de coalescencia, y mediciones de grosor permitirían cuantificar los efectos de coalescencia para un caso particular de impresión inkjet de una determinada tinta sobre un sustrato específico.

En una primera fase, imprimimos estructuras de cruz griega y extraíamos múltiples perfiles con un perfilómetro de punta mecánica. Las características geométricas fueron estimadas a partir de la superposición de diferentes perfiles de sección para cada muestra. El efecto de anillo de café se detectó y variaba su intensidad a lo largo de los brazos de la cruz.

Las mediciones con perfilómetro de punta mecánica son lentas, porque la velocidad de la punta mecánica está limitada debido a que la adhesión de las pistas impresas al sustrato no es suficientemente potente, como para soportar un choque con la punta. El sustrato se fija pero la muestra puede descolocarse o destruirse si la velocidad de la punta es muy elevada. Estos problemas mecánicos impiden la caracterización geométrica de capas impresas con inkjet utilizando perfilómetro mecánico.

Los requisitos del microscopio, como campo de vista de al menos $1 \mu\text{m}^2$ ($1\text{mm} \times 1\text{mm}$), la resolución vertical que debe cubrir sensibilidad en el rango nanométrico, debido a que el grosor de las capas se encuentra en el rango de los $400\text{nm} \sim 1600\text{nm}$. El perfilado 3D requerido para analizar este tipo de morfologías puede realizarse utilizando técnicas de interferométrica por perfilado de corrimiento en fase, porque provee una resolución vertical en el orden de nanómetros para medir grandes campos de visión.

Una segunda aproximación para caracterización geométrica fue realizada utilizando el microscopio interferométrico. Fijamos el tamaño de cada muestra a un área de $1.2\text{mm} \times 1\text{mm}$, de acuerdo con la resolución requerida para este tipo de morfologías, y los lentes disponibles para utilizar en esta caracterización con el microscopio Sensofar S Neox.

4.2.3 Experimento de compensación de irregularidad en el grosor.

El espaciado mínimo entre líneas para imprimir pistas conductoras de tinta de plata puede determinarse como una regla de diseño. También la técnica de impresión digital delimita y cuantiza el mínimo espaciado entre líneas, en un rango discreto con espaciamientos discretos del tamaño de un espaciado de entre gotas. El espaciado entre gotas es la distancia teórica que hay entre dos gotas de tinta adyacentes impresas, normalmente para cada tinta dependiendo de sus propiedades existe un valor del espaciado de entre gotas especial, que se adecua mejor a sus características. El espaciado entre gotas es un parámetro que también limita la velocidad del proceso de impresión.

Es posible utilizar el mínimo espaciado de entre gotas y reorganizar el patrón de diseño en una cuadrícula equivalente de mínimo espaciado entre gotas; esto permite que el diseño sea menos escalonado. La modificación del espaciado entre gotas es posible, dejando agujeros entre gotas cuando se requiere un mayor espaciado, y así mismo reducir el número de agujeros entre gotas para obtener un menor espaciado de gotas. La limitación de esta aproximación es que utilizar el mínimo espaciado entre gotas como configuración predeterminada a la impresora reduce drásticamente la velocidad de impresión y la cantidad de filas que tiene que recorrer el cabezal.

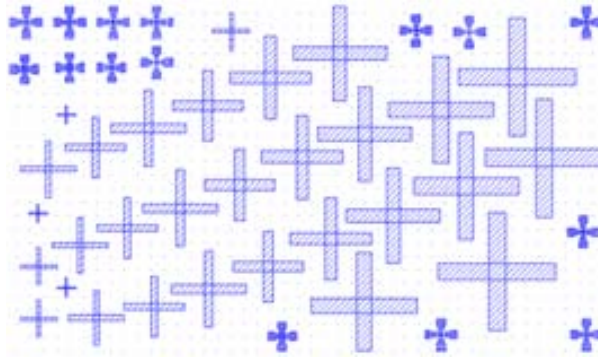


Figura 57 Diseño de estructuras en cruz para diferentes tamaños.

Se realizaron diferentes muestras impresas para diferentes anchos de línea, desde 40 μm hasta 200 μm de pistas conductoras con una estructura de prueba de cruz griega. El diseño de estas estructuras se muestra en la Figura 57. Estas cruces fueron analizadas en términos de morfología y regularidad.

La metodología propuesta para la compensación de estructuras de cruz griega se muestra en la Figura 41. Esta metodología implica tres procesos de impresión inkjet diferentes que permiten diseñar diferentes patrones de compensación, y que buscan compensar la regularidad en partes críticas del diseño. Muchos patrones se proponen de acuerdo con la ubicación de las irregularidades en partes críticas del diseño. El patrón más regular es seleccionado y se aplica al diseño y finalmente se valida su compensación.

Los patrones de compensación de irregularidad propuestos permitieron seleccionar uno que mejoraba la regularidad de la estructura de cruz. Al inicio del proceso de impresión, el diseño es representado como una matriz binaria en la que un área es dividida en gotas, cada posición de la matriz representa si se debe eyectar o no una gota en cada posición del sustrato. Ejemplos de patrones de compensación se muestran en la Figura 58, todos fueron diseñados para un ancho de cinco gotas. Este método de compensación está limitado por el número de gotas paralelas que conforman las pistas, teniendo posibilidades nulas de patrones de compensación para el caso de líneas de una gota sencilla. Pero también tiene muchas posibilidades para proponer patrones de compensación de líneas más anchas, considerando que mientras más anchas son las líneas, más grados de libertad tiene la rejilla de gotas que conforman las intersecciones.

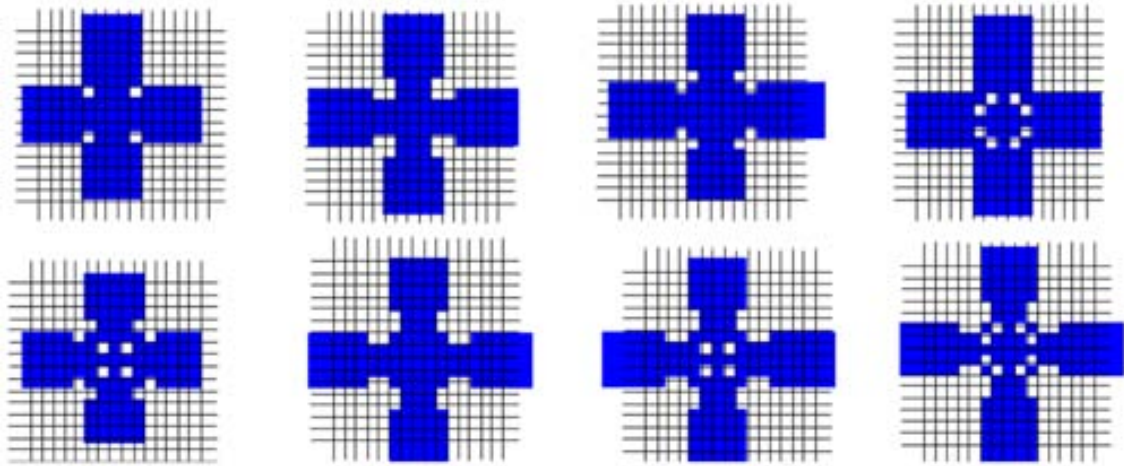


Figura 58 Ejemplos de patrones de compensación para cruces impresos con inkjet.

Otro experimento que fue propuesto con la finalidad de: correlacionar las mediciones ópticas con mediciones eléctricas. Dos conjuntos distintos de 90 estructuras de prueba, con las mismas dimensiones para conjuntos compensados y no compensados. Utilizamos únicamente un ancho fijo para estas muestras, incluyendo pads para la conexión de las sondas.

El diámetro de una gota depositada se puede modificar cambiando la cantidad de líquido eyectada en cada gota, hemos utilizado una cantidad que permite imprimir gotas individuales con un diámetro de $40\ \mu\text{m}$. Para poder imprimir capas, las gotas se deben superponer entre sí. Este solapamiento se determina por el espaciado de gotas, hemos utilizado un espaciado de gotas de $20\ \mu\text{m}$, entonces cuando imprimimos 5 gotas solapadas por $20\ \mu\text{m}$ al final obtenemos pistas con un ancho de $100\ \mu\text{m}$.

Se realizaron mediciones eléctricas de resistencia de cuadro para estructuras de prueba cruz griega con muestras de tinta de suspensión de nano partículas de plata. Utilizando un analizador de dispositivos B1500A de Agilent equipada con 4 SMU y una estación de sondas manual para caracterización eléctrica. Para realizar los contactos entre pads y el instrumento se utilizaron agujas retractiles como sondas, para evitar que se rompiera la capa de material impreso al contactar.

4.2.4 Teoría y cálculos para el análisis geométrico.

La estructura de cruz griega está basada en el principio de medición de Van der Pauw para la resistividad. Se aplica sobre superficies continuas de forma arbitraria. Los supuestos que se deben satisfacer de acuerdo con la formulación de la técnica son los siguientes: los contactos deben estar en la circunferencia de la muestra, los contactos deben ser lo suficientemente pequeños, el grosor de la muestra es homogéneo y no hay agujeros en la superficie.

La geometría de cruces impresas con inkjet se puede representar como la intersección de dos pistas impresas. De acuerdo con el modelo ideal simplificado de pistas impresas previamente usado en la Figura 55, el centro de la cruz griega presenta cuatro regiones con grosor menor que T . En un caso ideal el centro debería ser un cuadro perfecto, pero en la realidad es una forma cercana a un cuadrilátero o un polígono irregular de cuatro lados. Pero las esquinas se presentan suavizadas lo que resulta de la morfología líquida, con bordes redondeados o ángulos curvados.

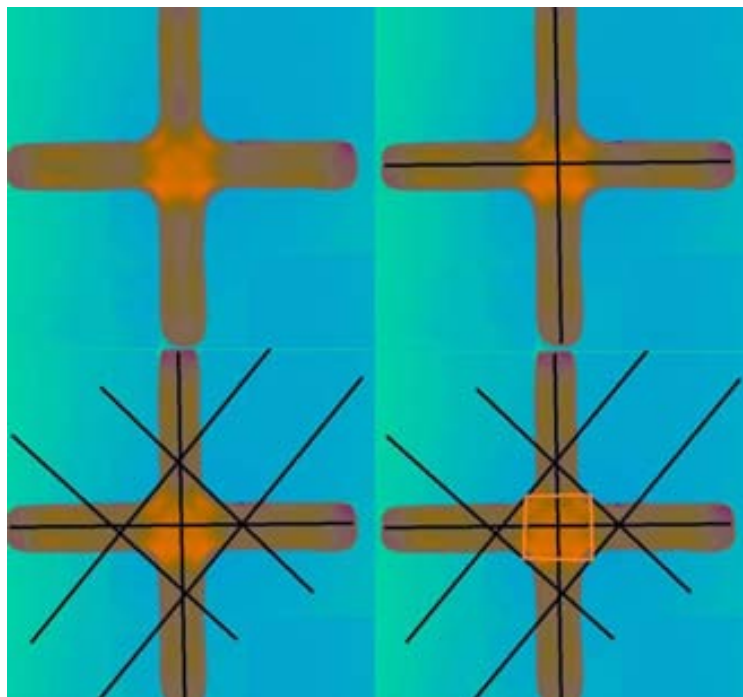


Figura 59 Definición del tetrágono correspondiente al centro de la cruz.

Para analizar la morfología y determinar las diferentes partes de la estructura, los centros de la estructura se definieron de acuerdo con el siguiente criterio: El

centro de la estructura es utilizado para definir los ejes X y Y de acuerdo con la mitad de cada línea impresa. Una vez se localizan los ejes, entonces se trazan dos líneas con dentro en el origen y ángulo de 45° y -45° que se utilizan para encontrar la esquina del centro desplazándola pero manteniendo el ángulo, una vez se identifican las cuatro esquinas del centro del tetrágono que por lo general es irregular. Una vez definida el área que corresponde al centro, es posible discriminar entre el centro y los diferentes brazos de la estructura. Este procedimiento para la definición del centro se ilustra en la Figura 59. El área del centro varía de estructura a estructura, y por ende se utilizó un algoritmo automatizado que permitió determinar el centro de cada una de las muestras.

El centro de la cruz es la superficie que debería ser de grosor regular, y su grosor sea igual al grosor de los brazos, para poder realizar una medición eléctrica que permita correlacionar su resultado de resistencia de cuadro, con el grosor promedio de las pistas de esta capa de material. Los brazos en este tipo de medición simplemente son cables que interconectan los cuatro contactos con el centro. Por ende las irregularidades de grosor en los brazos de la estructura no influyen sobre la medición de resistencia de cuadro, pero las partes del centro con grosor irregular afectan directamente a la estimación de la resistencia por cuadro.

Hay muchos efectos inherentes de capilaridad que ocurren al imprimir tintas líquidas. Dichos efectos se pronuncian más en algunas partes de esta estructura en cruz, como también en los ángulos o intersecciones. También se han apreciado efectos de irregularidad en áreas donde se interconecta una pista conductora, con un área mayor de material. Las partes inicial y final de los brazos pueden formar una forma más suave o una forma semicircular en lugar de un corte regular.

Las esquinas del centro de la cruz pueden presentar también el suavizado de esquina debido a la proximidad entre dos superficies líquidas diferentes correspondientes a dos brazos de la estructura, y al final el cuadro que debería ser el centro termina extendiendo su área, teniendo un área mayor que ancho², porque hay una difusión adicional en las esquinas del centro.

La forma del monte que se forman en el centro de la cruz se asemeja a un monte gaussiano. La variabilidad de esta geometría se analizó midiendo la altura y su profundidad, la cual se determina con el parámetro σ (sigma). El análisis de muestras requiere la extracción de sus características de acuerdo con el modelo de monte gaussiano mostrado en la siguiente ecuación.

Ecuación 3

$$g[x, y] = \frac{h}{\sqrt{2\pi}\sigma} e^{-\frac{(x^2+y^2)}{2\sigma^2}}$$

4.2.5 Resultados de la experimentación para compensación de la estructura de prueba de cruz griega.

El análisis de estructuras de cruz griega con diferentes anchos reveló que las irregularidades se presentan para todos los casos, y demostró que la irregularidad empeora para anchos menores. Lo cual concuerda con la descripción realizada de que para un ancho de línea menor la gravedad pierde dominio sobre las fuerzas de coalescencia, con lo cual líneas más anchas tienen mayor volumen de tinta, por ende su comportamiento es más planar y el tamaño de la montaña presentada en el centro se ve reducida, sin embargo sigue estando presente. Para todos los tamaños de cruz analizados el centro es crítico y presenta picos. La Figura 60 muestra los resultados para seis anchos distintos con diferentes escalas.

La metodología de compensación fue aplicada para poder determinar patrones de compensación a la estructura de prueba de cruz griega. Es posible reducir los montes en los centros de la cruz griega, lo cual es deseable, para poder utilizar mediciones eléctricas y estimar a través de estas las características de las pistas conductoras. La compensación también reduce el área cubierta por el centro de la cruz.

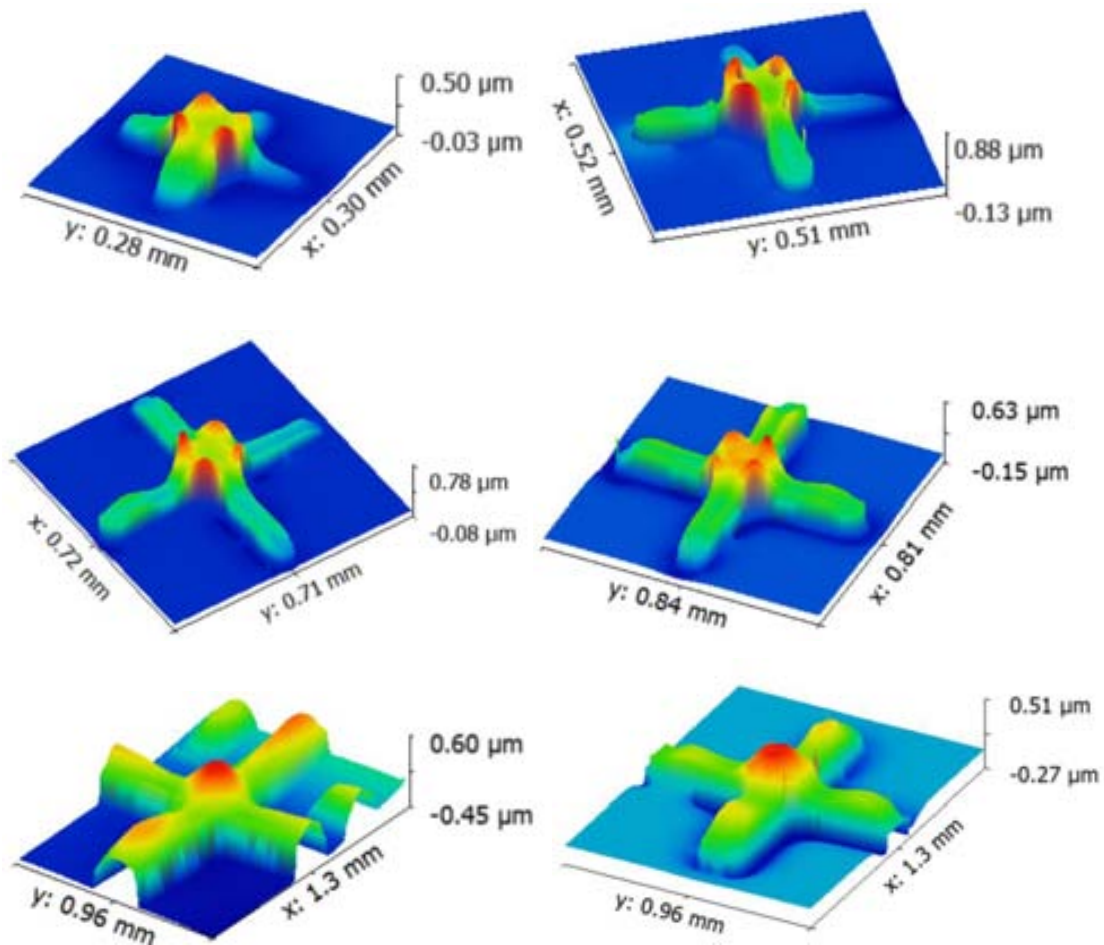


Figura 60 Perfil en 3D de cruces después del curado de diferentes grosores de línea.

El experimento con diferentes anchos de la estructura de cruz griega reveló la posibilidad de compensar la estructura. La compensación que se aplicó a la estructura, y las irregularidades geométricas y los picos fueron drásticamente reducidos.

Imprimimos dos conjuntos de muestras, uno utilizando el diseño compensado, y otro sin compensar. Todas las muestras tenían las mismas dimensiones, con ancho de pista fijado a 100 μm . Entonces intentamos correlacionar las mediciones de resistencia de cuadro con las características geométricas extraídas por métodos ópticos.

Los resultados para el conjunto de muestras sin compensar y la correlación entre la resistencia de cuadro con el grosor medio del centro no presentaron correlación. Un segundo conjunto, con noventa estructuras compensadas

reflejaron resultados de una geometría mejorada. El diseño compensado de la estructura de prueba de cruz griega hace que el grosor del centro sea regular.

El análisis de datos para las muestras compensadas y no compensadas mostro que no hay correlación entre la resistencia de cuadro y el grosor medio del centro. Sin embargo, la resistencia de cuadro y el volumen para la estructura no compensada sigue una correlación con ley de potencia, mientras que la correlación entre la resistencia de cuadro y el volumen para el centro de la estructura compensada no fue factible.

El grosor irregular impide asumir en los procedimientos de caracterización que hay correlación lineal entre la resistencia de cuadro y la altura del monte en el centro de la cruz. Los datos experimentales revelan una relación de ley de potencia (mostrado en la Figura 61) entre el volumen del centro de la cruz y la estimación de la resistencia de cuadro medida con el principio de Van der Pauw (utilizar este cálculo no es teóricamente correcto porque en este caso el grosor es irregular). El índice de bondad de ajuste para este modelo es de 0.82.

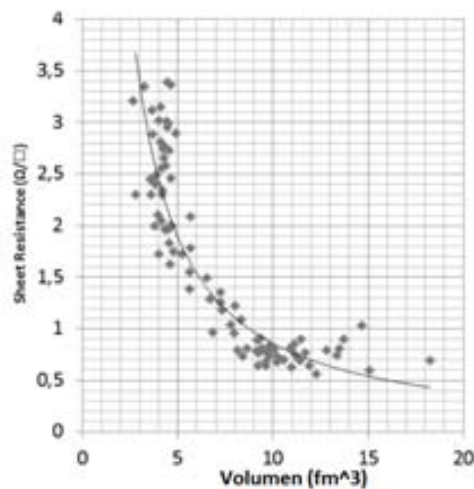


Figura 61 Correlación entre mediciones eléctricas y geométricas de la estructura de cruz sin compensar.

Las estructuras de cruz griega no compensadas todas tienen las mismas dimensiones, pero de acuerdo con la definición del centro, las esquinas hacen que el área considerada como centro cambie mucho de muestra a muestra, añadido también a las variaciones en el proceso. Esta aleatoriedad dispersa el volumen del centro como se muestra en la Figura 61.

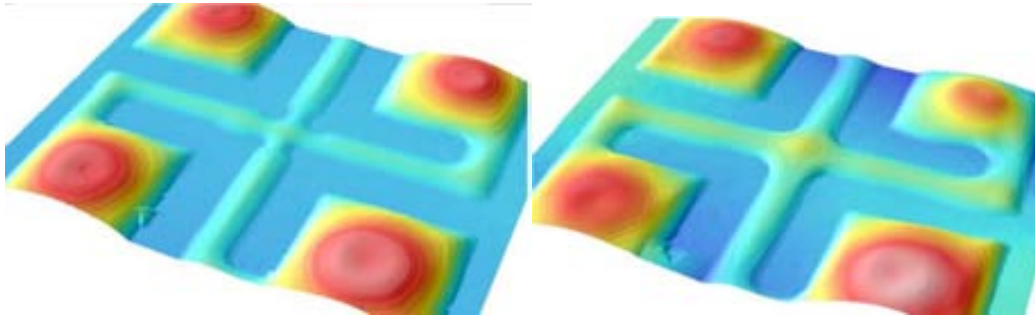


Figura 62 Estructura de prueba de cruz griega. A) Compensada, B) Sin compensar.

El diseño no compensado mostrado en la Figura 62 B, de acuerdo con el modelo descrito por la Ecuación 3, tiene la profundidad en valor medio de $40.36 \mu\text{m}$, y una desviación estándar de la profundidad de $4.33 \mu\text{m}$. Para el diseño compensado el valor medio de la profundidad es de $20.23 \mu\text{m}$ y una desviación estándar de $0.947 \mu\text{m}$. Para la irregularidad de grosor la altura del pico h se reduce al compensar el diseño porque el valor para la altura promedio del diseño sin compensar es de 254.73 nm con una desviación de 30.125 nm . En cambio, el diseño compensado mostrado en la Figura 62 A, exhibe una altura promedio reducida a 63.93 nm con una desviación estándar de 13.26 nm .

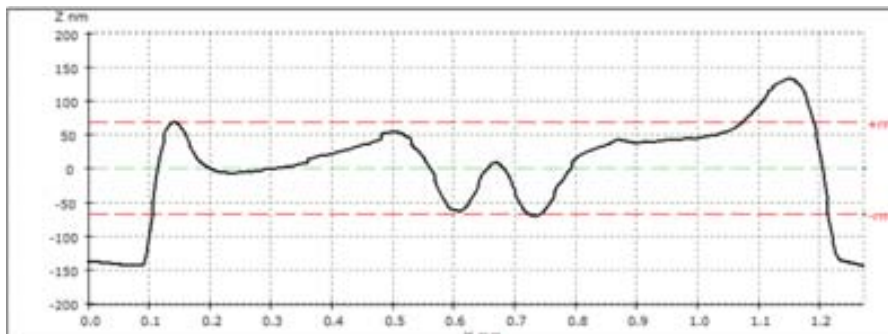


Figura 63 Perfil en 2D de la estructura de cruz griega compensada.

La correlación para estructuras no compensadas tiene una dispersión mayor de volumen que las estructuras compensadas; la variación de volumen es reducida en un factor de 4.5. Sin embargo, la dispersión de la resistencia de cuadro fue multiplicada por un factor de 3, lo que significa que los dos diseños no tienen correlación entre las mediciones de Van der Pauw y de los volúmenes del centro. La reducción de los efectos de gota de café y coalescencia sobre el grosor del centro de la cruz hace un contra efecto con irregularidades e inestabilidades en los bordes de interface centro a brazos, donde se refleja en el incremento de la variabilidad de la resistencia de cuadro.

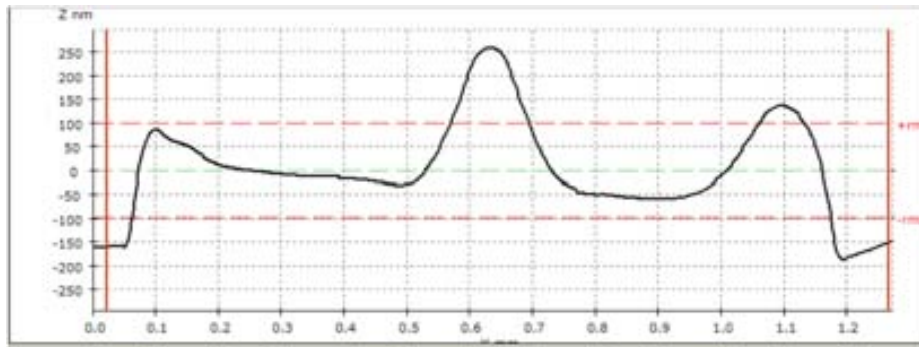


Figura 64 Perfil en 2D de la estructura de cruz griega sin compensar.

Los experimentos mostraron que es posible compensar el diseño de la estructura de prueba de cruz griega. La compensación permite tener centros con grosor más cercano al grosor de interés. Los perfiles de estructuras compensadas y no compensadas se muestran en la Figura 63 y en la Figura 64 respectivamente. El pico del centro es reducido pero con la contraparte de que se crean pequeños valles en las regiones que rodean el monte del centro. También es posible apreciar desde esta comparativa, como se deja de desplazar tanta tinta de los brazos manteniendo más constante la tinta a lo largo de la estructura.

El grosor de interés, el cual es de interés obtener mediante una medición eléctrica, corresponde al grosor medio de las pistas conductoras. La técnica de compensación utilizada es una metodología experimental de grabados que reduce el volumen de tinta impreso en el centro de la cruz. La compensación corrigió los picos en el centro, pero a través de diseños que hacen que la superficie de líquido se someta a dinámicas más inestables y por ende la variabilidad de la resistencia de cuadro se incrementara.

En dispositivos planares es posible asumir que la corriente fluye únicamente en la dirección planar, este no es el caso para la electrónica impresa con inkjet, donde el grosor no es regular y entonces toda la morfología afecta la dirección de la corriente. Por ejemplo en los picos de los centros de la cruz, donde el flujo de corriente se distribuye de acuerdo con la morfología, la resistividad no se puede simplificar a depender únicamente de manera inversamente proporcional al grosor, debido a que el grosor no es regular y los flujos de corriente se distribuyen de acuerdo con la morfología de la superficie.

5. Estabilidad y degradación de dispositivos

En este capítulo se analizarán y discutirán, temas relacionados con la estabilidad, degradación de los dispositivos impresos con inkjet, para materiales con características conductoras, y materiales orgánicos de semiconductor, temas de interés fundamental para el desarrollo de la tecnología, en tanto que la fiabilidad de los dispositivos restringe enormemente y orienta a los tipos de aplicación a que la tecnología puede enfocarse.

Para la electrónica impresa con inkjet, hay que considerar que dadas las condiciones de fabricación, normalmente en ambientes fuera de sala blanca (típica en los procesos microelectrónicos). Así como el bajo coste de imprimir el cual se relaciona con la baja resolución en las características geométricas que se obtienen, en relación a estabilidad y degradación, se debe añadir que los semiconductores orgánicos tienden a ser materiales muy sensibles a la humedad. Como consecuencia, su comportamiento no es estable si no están bien aislados, hasta tal punto que científicamente no hay un consenso o una comprensión plena de los mecanismos de conducción que ocurren en dichos materiales.

Un obstáculo, y un desafío a superar, es la inestabilidad eléctrica que presentan estos materiales, y la particularidad física de cada uno de ellos, que difiere de los materiales utilizados en electrónica convencional, pero que a su vez, provee de nuevas funcionalidades y posibilidades a los dispositivos. Por ejemplo, la ya analizada conductividad anisotrópica en el PEDOT:PSS [44].

Para analizar la degradación de dispositivos, inicialmente se analizará la estabilidad de las resistencias de PEDOT:PSS (ya estudiadas en secciones anteriores), para las que se ha propuesto un diseño con una capa adicional protectora de material dieléctrico, que proteja al material de la contaminación de partículas de agua, que aumentará la vida útil de este dispositivo. Mecanismos similares de protección se han propuesto para proteger al OTFT (Inkjet Printed Organic Thin Film Transistor), en donde una capa adicional de material dieléctrico de color oscuro se imprime encima del dispositivo.

Para analizar la estabilidad de los transistores totalmente impresos con inkjet, hemos utilizado muestras de transistores desarrollados en el marco del proyecto TDK4PE [45]. Los detalles específicos del diseño, los materiales utilizados y las características de los procesos de impresión se reportan en esta sección.

La arquitectura de transistor utilizada es la BGBC (del inglés “bottom gate, bottom contacts”), que se puede apreciar en las Figura 65 y Figura 66, donde se imprime inicialmente la capa conductora correspondiente a la puerta del transistor. Seguidamente se añade una capa de material dieléctrico, luego se añaden los contactos correspondientes a drenador y surtidor del transistor, y finalmente se añade la capa de semiconductor orgánico.

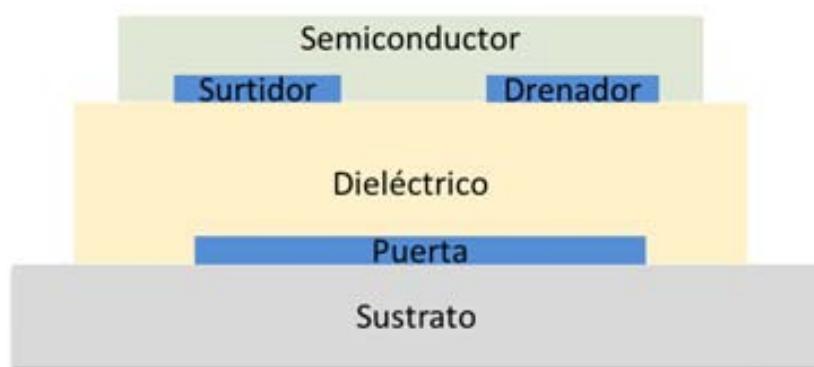


Figura 65 Arquitectura del OTFT, Bottom Gate Bottom Contacts TFT.

Hay otras arquitecturas para la fabricación de transistores TFT [46], sin embargo considerando el bajo rendimiento de los semiconductores orgánicos, la baja estabilidad eléctrica y el estado actual de desarrollo en el que se encuentran, la elección de esta arquitectura se debe a que no implica que la capa de semiconductor sea sometida a pasos de proceso posteriores (excepto la protección del dispositivo final), o expuesta a otros materiales que la puedan degradar.

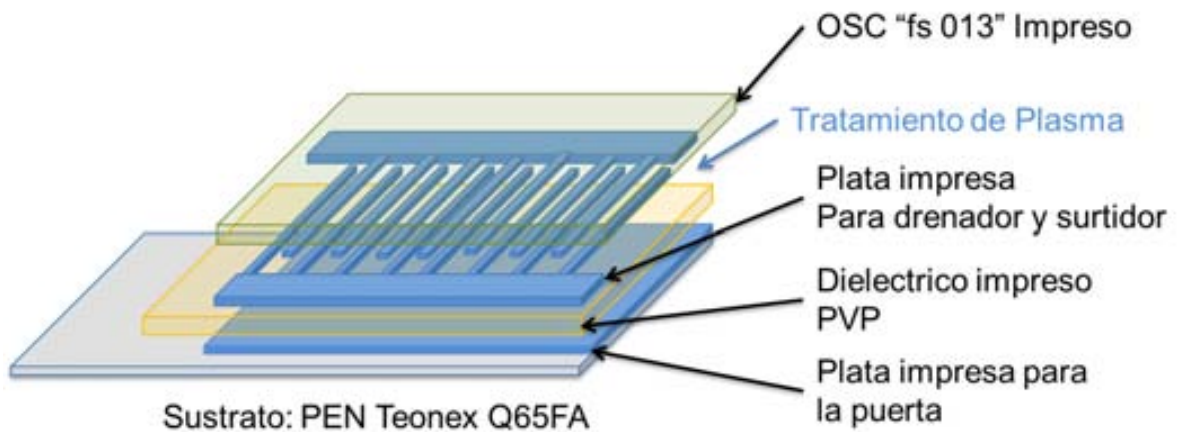


Figura 66 OTFT impreso con inkjet analizado en esta investigación.

Experimento de Estabilidad de resistencias con PEDOT:PSS recubiertas con dieléctrico.

El experimento consiste en analizar la conductividad de este dispositivo bajo diferentes condiciones: en bajo vacío, alto vacío, y en aire. Para los tres casos el comportamiento de la resistencia era equivalente con condiciones de ambiente oscuro, temperatura ambiente, polarización a 10V DC durante 66 horas. Ello demuestra que el recubrimiento con la capa de PVP es adecuado para aislar al PEDOT:PSS de efectos no deseados por contaminación en aire, presentando cierta inestabilidad en el valor de la resistencia a largo plazo, pero con evidencia clara de que los mecanismos de conducción son independientes de la humedad en el ambiente. Sin embargo es importante destacar que en los tres casos no se tuvo en cuenta los efectos de luz.

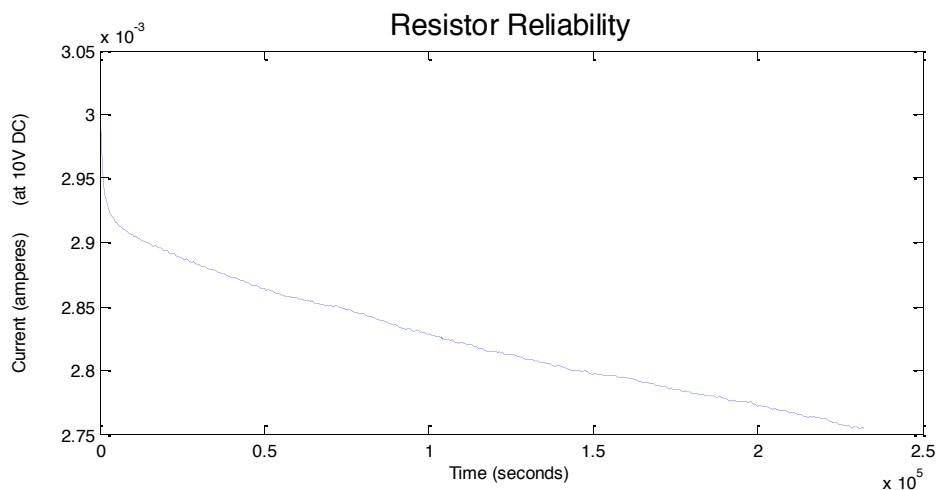


Figura 67 Prueba de fiabilidad de la resistencia, corriente en función del tiempo.

En las Figura 67 y Figura 68 se muestra la inestabilidad de esta resistencia, haciéndose mayor a medida que es expuesta más tiempo a una tensión constante. Presentando un cambio aproximadamente lineal, en un aumento a razón de $3 \Omega/\text{hora}$. Lo que corresponde a un incremento de 0.09% por cada hora de estrés eléctrico. Este aumento de resistencia es un mecanismo irreversible de degradación en el que, aunque pase mucho tiempo en reposo sin aplicar tensión, la resistencia mantiene su valor.

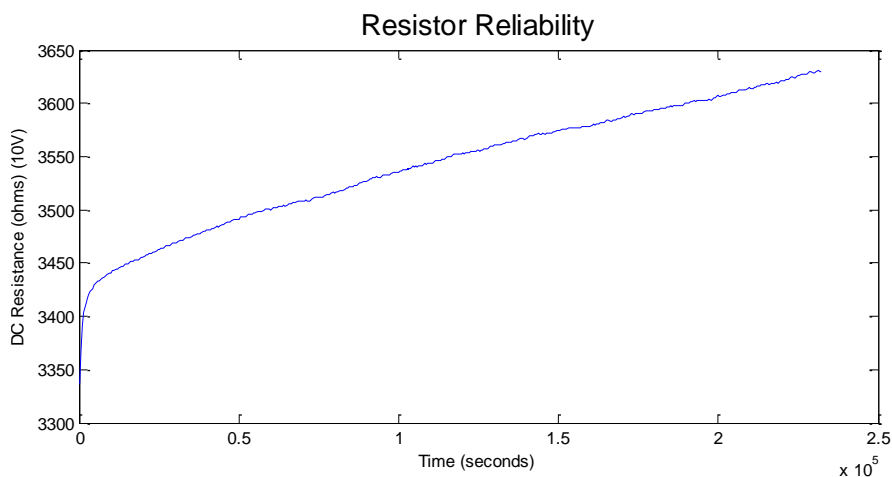


Figura 68 Prueba de fiabilidad de la resistencia, resistencia en función del tiempo.

Es posible proteger las resistencias de PEDOT:PSS de la degradación debida a la absorción de partículas de oxígeno y agua, y la principal dificultad de diseñar una correcta protección consiste en formular una tinta capaz de aislar la humedad, y a su vez que sea compatible e imprimible sobre capas de PEDOT:PSS. Cuando se diseñaron las resistencias protegidas no fue posible utilizar un conjunto de tintas comerciales, debido a que presentaban incompatibilidad entre sí. Por ello, fue necesario utilizar una tinta se formuló especialmente con este fin (SMD701 proveído por CETEMMSA).

5.1 Experimentos para verificar la estabilidad del OTFT

Esta sección incluye experimentación realizada durante mi estancia en el Centro de Ingeniería Opto Electrónica y de Telecomunicaciones de la Universidad de Algarve, bajo la dirección del Profesor Dr. Henrique Gomes.

Esta investigación experimental en una tecnología específica de transistor impreso con Inkjet de semiconductor orgánico y topología de capa delgada, un estudio que revela efectos interesantes en el comportamiento eléctrico, para diferentes rangos de temperatura y energía de activación para un mismo dispositivo.

Efectos de linealidad y estrés fueron analizados, y contrastados con modelos normalmente utilizados para caracterizar este tipo de dispositivos, como por ejemplo el caso del parámetro gamma, que normalmente se relaciona con trampas de energía.

En nuestros tests sobre OTFTs se encontró que el parámetro gamma no es constante, y que posiblemente varía dependiendo también del estrés aplicado por tensión en la puerta del transistor. En esta sección se propone exponer las hipótesis y conclusiones extraídas de diferentes experimentos realizados con un transistor orgánico de capas delgadas (OTFT). La fiabilidad y las características eléctricas de este tipo de dispositivo son analizadas, se fueron proponen diferentes hipótesis y se contrastan con diferentes experimentos.

El enfoque de este estudio de fiabilidad está dividido en cinco áreas, relacionadas con información experimental para cada uno de los diferentes temas de interés: Energía de Activación, Corrientes estimuladas térmicamente, dependencia de la tensión umbral en la temperatura, estrés por tensión en la puerta y efectos de la contaminación por aire.

Las secciones siguientes describen diferentes tipos de experimentos, relacionados con la caracterización y el análisis de la estabilidad del OTFT impreso con inkjet, exponiendo las hipótesis principales, las condiciones experimentales, los resultados y una discusión de los mismos.

5.2 Corrientes Estimuladas Térmicamente

Mediante que en el análisis de las curvas características del transistor, es posible validar su funcionamiento, y extraer parámetros que describen su funcionamiento. Parámetros como: la tensión umbral, la movilidad de portadores de carga, o la relación entre la corriente de encendido y apagado. Las curvas

que relacionan corriente respecto de la tensión del fuente, para diferentes tensiones en la puerta, en adelante curvas I-V fueron principalmente analizadas para estos transistores OTFT.

Comúnmente para transistores OTFT, las características eléctricas no siguen el comportamiento ideal de las ecuaciones del transistor, y las desviaciones se han atribuido a los contactos, una movilidad que depende de los campos en tensión y drenador, efectos de trampas o a inestabilidad de estrés eléctrico [47].

Las curvas I-V muestran curvaturas en la región lineal, también conocidas como “defectos de contacto”. Nuestra hipótesis es que esas características curvadas en regiones donde debería presentarse un comportamiento lineal es un resultado de atrapamiento de cargas.

Para poder describir la presencia de estados de energía trampa, hemos intentado encontrarlos en rangos de baja temperatura utilizando experimentos de corrientes estimuladas térmicamente, propuesta por T. A. T. Cowell y J. Woods [48] (en inglés TSC *thermal stimulated current*). Dicha técnica ha sido utilizada previamente, para determinar la profundidad de los estados trampa y la densidad de estados de trampa en transistores de capas delgadas TFT. Existen varios métodos en la literatura que permiten evaluar los parámetros de las trampas para extraerlos a partir de curvas experimentales TSC, como el ajuste de curva, las tasas de calentamiento o el método de la pendiente inicial [49].

A partir de la característica no lineal en el rango “lineal” de nuestros transistores OTFT, es necesario identificar la localización de los niveles de energía en los cuales hay estados trampa, que permitan explicar la no linealidad debida a los defectos de contacto. En la literatura siempre se han relacionado con diferentes causas, y el localizar su origen podría servir para proponer una modificación en las tintas de materiales que se utilizan: en el dieléctrico o en el semiconductor orgánico.

5.2.1 Descripción del experimento

La espectroscopia de corrientes estimuladas térmicamente fue utilizada para estudiar si el OTFT presentaba niveles de energía correspondientes a estados

trampa, a temperaturas relativamente bajas. Para ello, el OTFT se pone en marcha, es decir se aplican tensiones para las cuales se encuentre encendido, y esté llenando los hipotéticos estados trampa de energía. Una vez se han llenado, después de varios minutos de encendido, manteniendo encendido el transistor se procede a disminuir la temperatura. Se enfría la muestra hasta llegar al punto en el cual las cargas almacenadas quedan “congeladas” debido a la disminución de la temperatura, es decir la temperatura es lo suficientemente baja como para hacer que los procesos y mecanismos de transporte de carga se hagan más lentos. Esto permitirá posteriormente identificar la localización de los de estados de trampa para carga.

El dispositivo inicialmente se estimuló con tensión eléctrica y corriente para llenar todos los estados de trampa con tensiones específicas en la puerta V_G y entre surtidor y fuente V_{DS} , luego se enfrió a una temperatura de 160K. Finalmente se calentó nuevamente hasta 320K utilizando una velocidad de calentamiento controlada, mientras que el flujo de corriente entre surtidor y fuente fue medido. Para explorar el comportamiento del transistor en su región de apagado y en sus diferentes regiones de funcionamiento se aplicaron las tensiones correspondientes en la puerta a -20V para tener el transistor en encendido, y variando la tensión en el drenador de -20V, -1V y 0V.

Nr.	Marca temporal	Min. Temp.	Max. Temp.	$\Delta T/t$	Tensiones aplicadas
1	Dia2 - 08:29	160.5K	320.0K	25.09 mK/s	$V_{ds} = V_g = -20V$
2	Dia2 - 10:41	162.8K	320.0K	24.76 mK/s	$V_{ds} = V_g = -20V$
3	Dia2 - 14:23	163.0K	320.0K	24.74 mK/s	$V_{ds} = -1V; V_g = -20V$
4	Dia3 - 10:00	174.8K	320.0K	22.90 mK/s	$V_{ds} = -1V; V_g = -20V$
5	Dia3 - 15:41	166.1K	320.0K	33.33 mK/s	$V_{ds} = -1V; V_g = -20V$
6	Dia4 - 09:26	156.6K	330.0K	33.09 mK/s	$V_{ds} = -1V; V_g = -20V$
7	Dia12 - 07:24	295.7K	350.0K	15.08 mK/s	$V_{ds} = 0V; V_g = +20V$

Tabla 19 Condiciones de los experimentos para curvas de corrientes estimuladas térmicamente TSC.

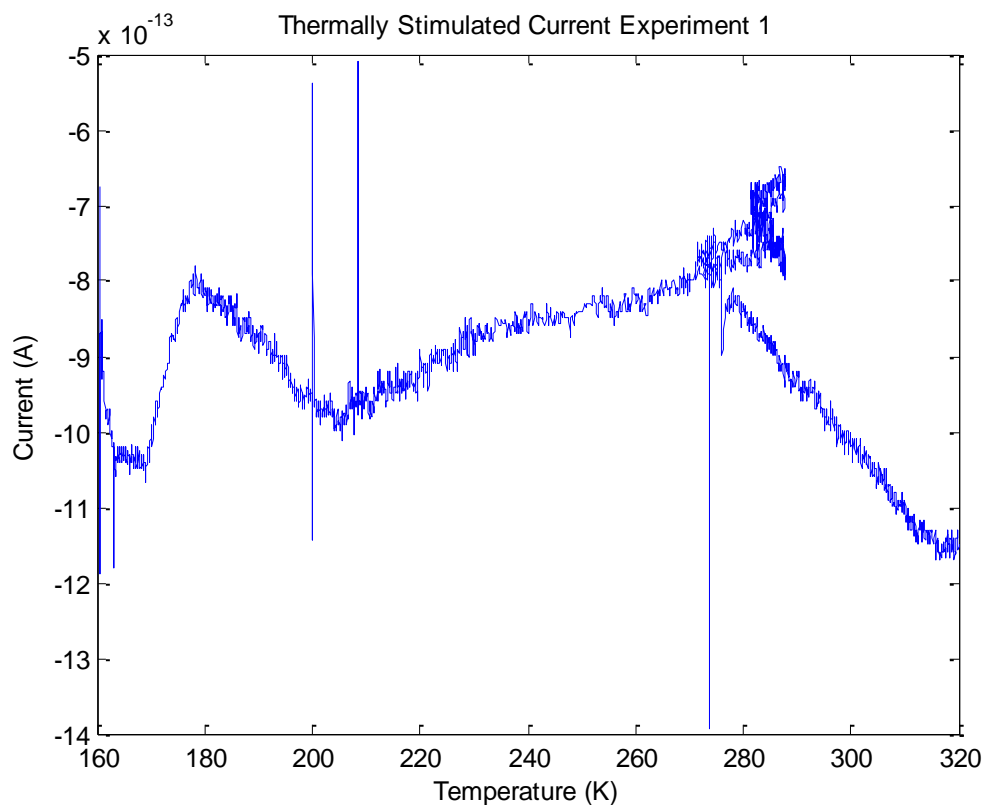


Figura 69 Resultado del experimento de corrientes estimuladas térmicamente en el escenario 1.

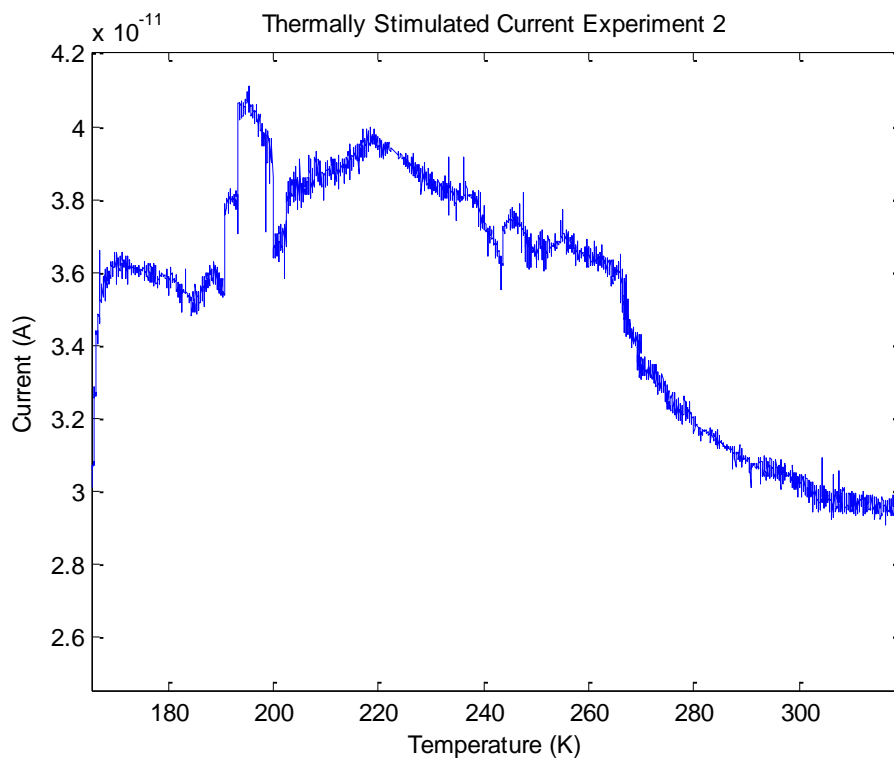


Figura 70 Resultado del experimento de corrientes estimuladas térmicamente en el escenario 2.

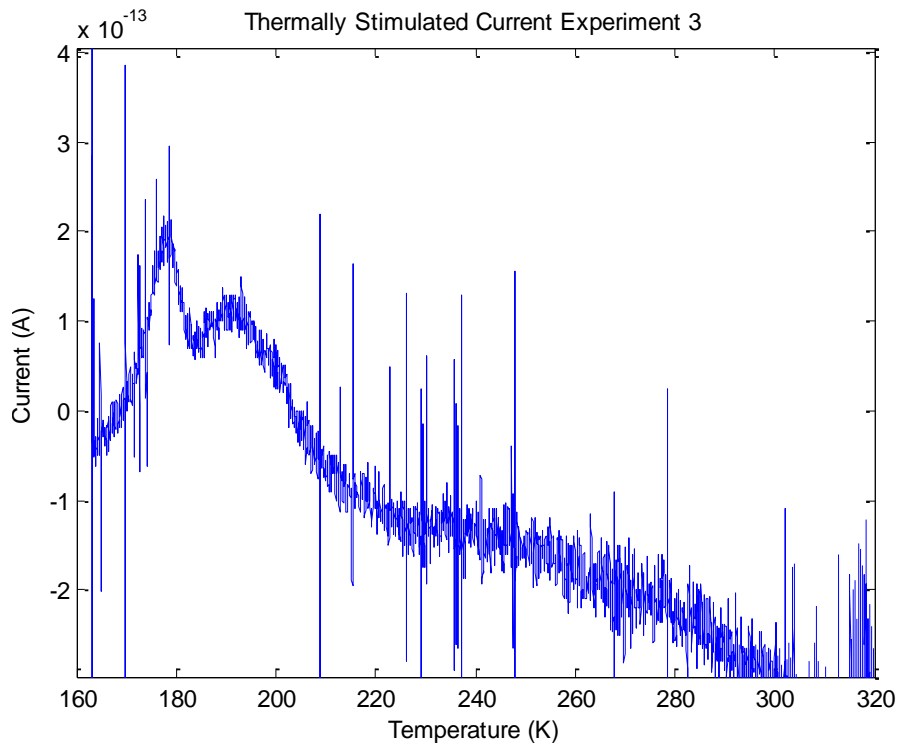


Figura 71 Resultado del experimento de corrientes estimuladas térmicamente en el escenario 3.

5.2.2 Discusión de resultados

Los datos obtenidos en estos experimentos de corrientes estimuladas térmicamente no revelaron ninguna evidencia repetible que haya niveles de energía asociados a las trampas que se llenaron en los rangos de temperatura analizados. Los resultados para los escenarios 1, 2 y 3 se muestra en: Figura 69, Figura 70 y Figura 71. Las demás figuras obtenidas, correspondientes a los escenarios del 4 al 7, no se muestran debido a que sus resultados no muestran ningún pico que se asemeje a evidencia de estados energéticos correspondientes a trampas. En los experimentos 1 y 3 se muestran picos que se asemejarían a un vaciado de estados de energía trampa. Sin embargo, debido a la amplitud de los mismos, y a los niveles de ruido del sistema de medición no es posible asegurar que sean corrientes debido a estados de energía trampa.

Es posible que dichos niveles de energía correspondan a trampas en estados muy profundos lo cual corresponde también al comportamiento observado del dispositivo, dónde generalmente las condiciones del experimento no alcanzan a

observar el vaciado de estos niveles de energía trampa, porque tiene un proceso de recuperación muy lento.

5.3 Energía de activación

El actual desarrollo de la microelectrónica ha sido posible gracias a que los dispositivos de silicio han sido modelados, y su comportamiento y mecanismos de transporte de carga son bien conocidos. Este conocimiento ha permitido modelar los transistores inorgánicos y pese a las propuestas de diversos modelos de transporte de carga para semiconductores orgánicos, todavía no se entienden completamente.

Aunque hay un consenso general de que el transporte de carga ocurre vía saltos (en inglés Hopping model), la naturaleza exacta de los “saltos” continúa siendo objeto de controversia [50]. También se ha adoptado la idea de que diferentes mecanismos de conducción de carga suceden simultáneamente, teniendo unos que otros mayor o menor importancia dependiendo de las características del sistema semiconductor y su estructura. Proponiendo, por ejemplo en el modelo de saltos propuesto por Scher y Lax [51], que los mecanismos de transporte vía saltos tienden a suceder más para sistemas altamente desordenados, y en el que la conducción es un proceso activado térmicamente [50].

En este desarrollo de modelos, y herramientas que permiten describir el comportamiento de los semiconductores orgánicos es importante utilizar indicadores como la energía de activación. Debido a que se conoce que la movilidad de efecto de campo y la tensión umbral del transistor son dependientes de la temperatura, y además que para bajas temperaturas se ajustan a una dependencia de tipo Arrhenius [52] que es específica para un determinado proceso y describe el cómo se comporta dicho proceso al cambiar la temperatura a la que sucede para poder así determinar cuál es la energía necesaria para que ocurra dicho proceso.

En el caso particular de los transistores con semiconductor orgánico, existe evidencia de que los cambios de conductividad en algunos casos son sensibles a la temperatura. Es posible relacionar esta sensibilidad de la conductividad a la

energía de activación [53], y la energía de activación está directamente relacionada con la estructura funcional del semiconductor, sin embargo también es conocido que la energía de activación no es suficiente para describir la conductividad en sistemas de semiconductores orgánicos [53].

Previos estudios han encontrado que la movilidad en los semiconductores orgánicos es activada térmicamente, con una dependencia de la tensión en puerta, y con una energía de activación para la dependencia de la tensión en la puerta [50]. Algunos han utilizado experimentación para extraer la energía de activación y relacionar sus resultados con un análisis del porcentaje de portadores de carga que hacen parte en la corriente del transistor que corresponden a “portadores libres” [54], análisis que describen mejor la movilidad en estos sistemas. Otros estudios en transistores orgánicos de pentaceno, han utilizado la transconductancia para tensiones de drenador bajas para calcular la movilidad y su energía de activación [55].

Este tipo de análisis y experimentos es también relacionado con el modelo de transporte de carga que utilizan para describir el comportamiento del transistor, en los casos de este tipo de resultados, se ha relacionado de acuerdo con el transporte polarónico por saltos. Y en el contexto de este tipo de transporte, la variación de la energía de activación se atribuye a un desorden, el cual induce niveles profundos de localización de las cargas [50]. Estos niveles son los primeros en ser ocupados para tensiones de drenador bajas. Pero al incrementar la tensión en la puerta se mueve el nivel de fermi hacia los niveles polarónico de energía, cambios cuales se ven reflejados en la energía de activación del dispositivo.

Para analizar la dependencia térmica de los mecanismos de conducción, es posible utilizar experimentación de corrientes térmicamente activadas, y la determinación de la energía de activación para diferentes rangos de temperatura. Los resultados pueden ayudar a estimar el perfil de energía que corresponde a la densidad de estados o niveles energéticos localizados, y la movilidad “libre de trampas”.

La dinámica de los cambios en la tensión umbral para transistores de silicio amorfo y orgánicos, en estructuras de capas delgadas TFT, el mecanismo de efecto de campo ha sido analizado, y se ha la energía de activación para modelar los cambios en tensión umbral debidos a estrés eléctrico [56]. Estudios en los que se ha propuesto modelos para la tensión umbral en función del tiempo, y por supuesto la temperatura [57].

La energía de activación de un transistor describe cómo se comportan los transistores al verse afectados por cambios térmicos; también se relaciona con la densidad de estados de energía asociados a trampas, o densidad de estados trampa. Utilizando la ecuación de Arrhenius para modelar de manera empírica la movilidad del OTFT, propusimos cinco experimentos diferentes para extraer la energía de activación del transistor. La energía de activación también se relaciona con la velocidad de diferentes procesos de degradación que ocurren en el OTFT y pueden relacionarse con su fiabilidad.

5.3.1 Descripción de los experimentos

Los datos tomados durante los experimentos de TSC para vaciado de estados de trampas en su fase de enfriamiento, teniendo una tensión constante en el drenador V_{ds} y en la puerta V_g , puede utilizarse para extraer la energía de activación del dispositivo. Los primeros seis experimentos corresponden a este calentamiento, y el séptimo, difiere en que se realizó un calentamiento más lento. Las tensiones de puerta y drenador se aplicaron constantes mientras de media la corriente entre drenador y fuente.

Nr.	Marca temporal	Max. temp.	Min. temp.	$\Delta T/t$ medio	Duración	Vg	Vds
1	Dia2 - 07:05	296.9K	162.2K	-111 mK/s	1215s	-20V	-20V
2	Dia2 - 10:00	296.4K	160.4K	-112 mK/s	1210s	-20V	-20V
3	Dia2 - 13:07	310.9K	161.3K	-056 mK/s	2687s	-20V	-1V
4	Dia3 - 08:27	296.8K	162.7K	-074 mK/s	1805s	-20V	-1V
5	Dia4 - 08:26	292.9K	160.0K	-045 mK/s	2936s	-20V	-1V
6	Dia11 - 07:02	293.8K	173.2K	-083 mK/s	1452s	-20V	-1V
7	Dia11 - 07:37	350.0K	158.8K	+21.4 mK/s	8987s	-25V	-3V

Tabla 20 Descripción de diferentes escenarios para experimentos de extracción de la energía de activación del OTFT.

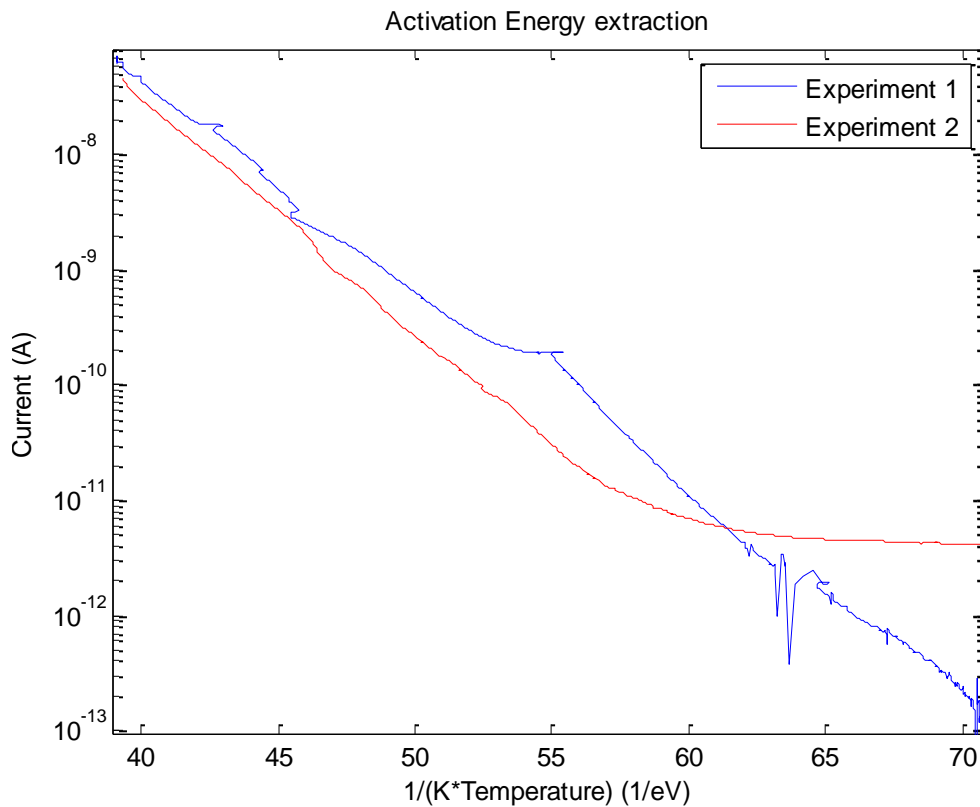


Figura 72 Resultado de experimentos para la extracción de la energía de activación, escenarios 1 y 2.

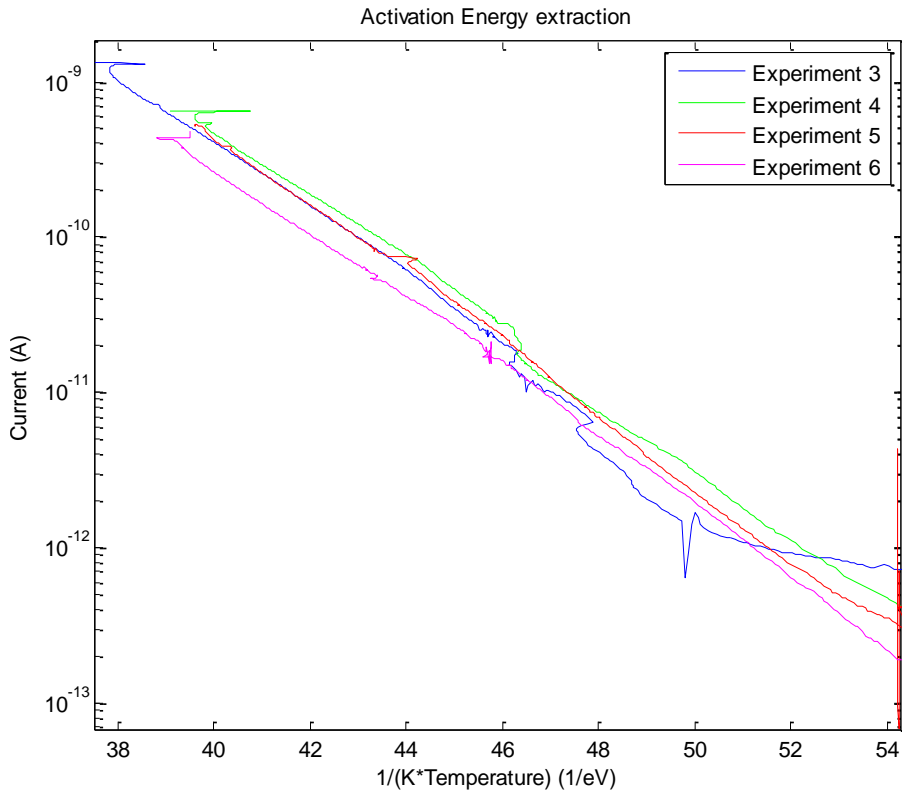


Figura 73 Resultado de experimentos para la extracción de la energía de activación, escenarios del 3 al 6.

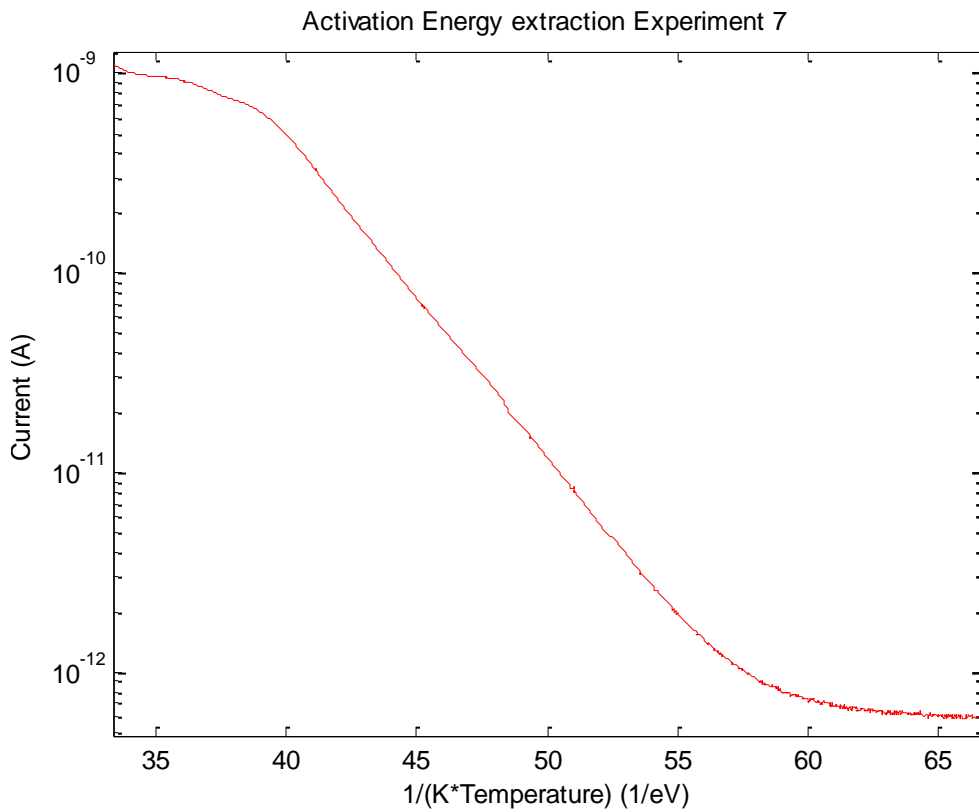


Figura 74 Resultado de experimentos para la extracción de la energía de activación, escenarios 7.

5.3.2 Discusión de resultados

El experimento 7, como se aprecia en la Figura 74, mostró que la energía de activación cambia en la temperatura 290K. Para temperaturas mayores que 290K la energía de activación E_{a1} aproximadamente 0.36eV, un valor menor que a rango de temperatura inferior. Para el rango de temperaturas menores a 290K, la energía de activación es mayor E_{a2} y se encuentra en el orden de 0.45eV.

Esta diferencia de energía de activación, correspondiente a un cambio de 0.11eV, en el cual $E_{a2} > E_{a1}$, indica que para ese rango de temperatura los procesos de degradación son más rápidos, porque se requiere menos energía para que ocurran los procesos, por ejemplo el cambio de la tensión umbral debida a estrés. También representa que estos transistores son más estables a bajas temperaturas.

5.4 Corrientes Estimuladas Térmicamente

Las características de los transistores OTFT, han sido mejoradas, permitiendo que esta tecnología sea un candidato para aplicaciones actuales. Sin embargo, la inestabilidad de estos dispositivos es un obstáculo por superar, y se hace necesario conocer los efectos de inestabilidad que afectan al OTFT.

Recientes investigaciones en transistores orgánicos, han determinado que los transistores orgánicos OTFT bajo ciertas condiciones de estrés por tensión en la puerta, exhibe una degradación mayor del desempeño que otros que están bajo condiciones de estrés atmosférico [58].

Durante los experimentos TSC, la corriente en estado apagado del transistor presentó una gran dependencia sobre la temperatura y se incrementaba con el tiempo. Este cambio en la corriente de apagado representa un corrimiento en la tensión umbral del transistor.

5.4.1 Descripción de los experimentos

Para poder caracterizar cómo este corrimiento en la corriente de apagado del transistor, es afectado por la temperatura, hemos hecho cuatro experimentos diferentes en los cuales se establece una temperatura constante en condición de alto vacío. Una tensión de drenador-surtidor es fijada constante, y se mide la corriente resultante entre drenador surtidor. La puerta es puesta en tierra.

Nr.	Marca temporal	Temperatura	Vds	duración
1	Día7 - 08:00	310	-20V	14934s
2	Día8 - 07:23	320	-20V	16428s
3	Día9 - 07:42	330	-20V	13577s
4	Día10 - 08:01	350	-20V	12396s

Tabla 21 Escenarios para experimento de estrés por tensión en drenador del OTFT.

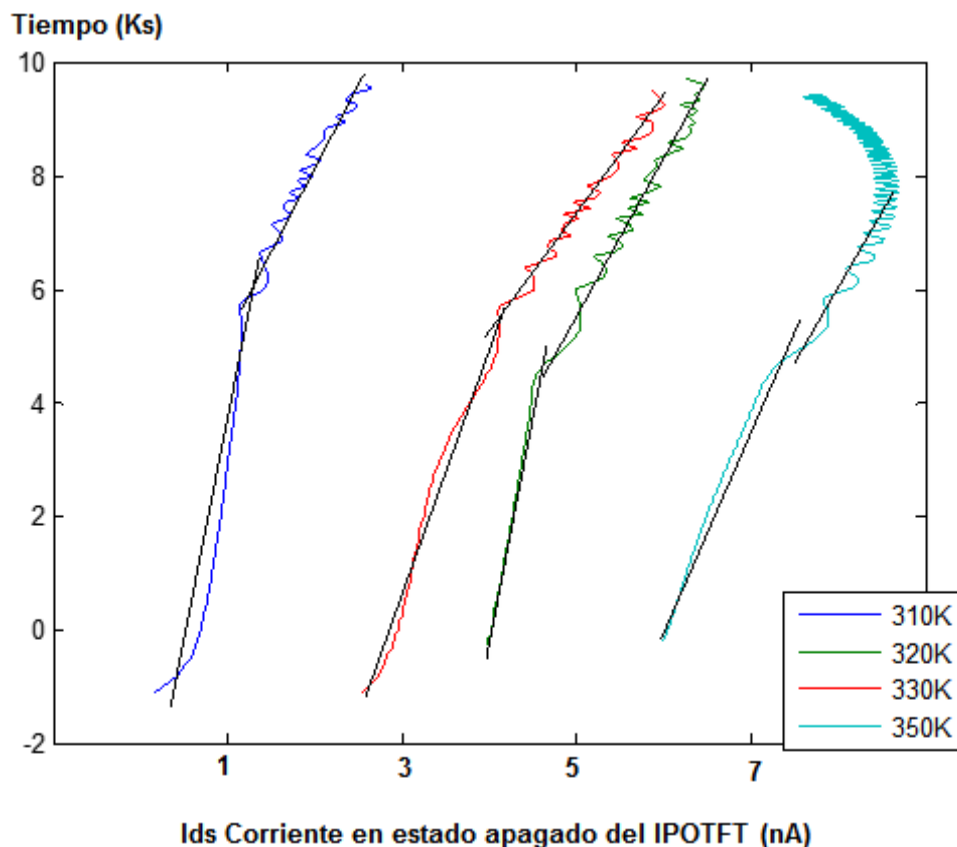


Figura 75 Resultados para los diferentes escenarios de experimento para la determinación del efecto de estrés por tensión en el drenador.

5.5 Estrés por tensión en la puerta del transistor

El estrés por tensión eléctrica en la puerta afecta al OTFT de manera tal que las curvas I-V características del transistor son corridas; esto representa un incremento negativo de la tensión umbral que es proporcional al tiempo en que el dispositivo ha sido sometido al estrés por tensión. Estudios previos de este corrimiento de la tensión umbral debido a estrés en la puerta han estado relacionados con mecanismos de degradación, y también con la presencia de cargas atrapadas en niveles de energía asociados a trampas en el material dieléctrico de la puerta del transistor, pero también se ha asociado con la creación de estados defecto en la interface dieléctrico-semiconductor o dentro del semiconductor orgánico.

5.5.1 Descripción del experimento

Para determinar el corrimiento de la tensión umbral debido al estrés de tensión en la puerta utilizamos dos alternativas diferentes. La primera, correspondiente con los experimentos del No. 1 al No.5, el dispositivo se mantuvo en constante estrés, mientras que la tensión umbral se medía indirectamente a través de la curva de transferencia del transistor. Procedimiento para el cual se debía interrumpir el tiempo de estrés mientras que se realizaba la medición de la curva de transferencia.

La segunda estrategia utilizada para determinar el corrimiento de la tensión umbral del OTFT debido a estrés de tensión correspondiente a los experimentos No. 4 y 6; consistió en aplicar una tensión constante V_{ds} , y constantemente estar guardando las marcas temporales de la corriente I_{ds} durante el tiempo de estrés, el dispositivo se va estresando eléctricamente, mientras que la corriente medida con el tiempo va disminuyendo; es posible bajo el supuesto de que la forma de las curvas solamente es corrida, decir que esa disminución en la corriente es directamente proporcional a el corrimiento de tensión umbral debido al estrés de tensión en la puerta. De esta manera lo que se hace es ir controlando la tensión en la puerta de manera tal que la corriente I_{ds} siga siendo la misma (constante).

Nr.	Marca temporal	Temperatura	Condiciones de estrés	Condicion de medición	Duración
1	DIA14 - 14:21	300K	$V_g = -20 \text{ V}; V_{ds} = -3\text{V}$	$-20 \text{ V} \leq V_g \leq 0 \text{ V}$ $V_{ds} = -20\text{V}$	3720s
2	DIA19 - 13:11	280K	$V_g = -20 \text{ V}; V_{ds} = -3\text{V}$	$-20 \text{ V} \leq V_g \leq 0 \text{ V}$ $V_{ds} = -20\text{V}$	6180s
3	DIA21 - 12:34	300K	$V_g = -20 \text{ V}; V_{ds} = -3\text{V}$	$-40 \text{ V} \leq V_g \leq -20 \text{ V}$ $V_{ds} = -40\text{V}$	10380s
4	25/02/2013 10:39	300K	$I_{ds} = -10.2 \text{ nA}; V_{ds} = -20\text{V};$ $-25.76 \text{ V} \leq V_g \leq -13.30\text{V}$		4237s
5	DIA25 15:25	280K	$V_g = -20 \text{ V}; V_{ds} = -3\text{V}$	$-40 \text{ V} \leq V_g \leq -20 \text{ V}$ $V_{ds} = -20\text{V}$	7200s
6	01/03/2013 11:25	280K	$I_{ds} = -2.0 \text{ nA}; V_{ds} = -20\text{V};$ $-22.32\text{V} \leq V_g \leq -11.40\text{V}$		4101s

Tabla 22 Escenarios para experimento de estrés por tensión en drenador del OTFT.

5.5.2 Discusión de los resultados

De estas pruebas de estrés, los resultados para las curvas de transferencia del OTFT muestran que el modelo para la región de saturación no se comporta de manera parabólica. Para poder extraer la tensión umbral de las curvas de transferencia, es necesario aplicar un ajuste a las curvas. Existen modelos propuestos para transistores orgánicos que, debido a su no idealidad para dependencia cuadrática entre la corriente y la tensión en puerta, con los cuales es posible linealizar más estas curvas de transferencia, utilizando un parámetro de ajuste llamado gamma. De los seis experimentos diferentes notamos que el parámetro gamma para la determinación de curvas de transferencia lineales, también varía dependiendo del estrés por tensión que ha sido aplicado al dispositivo.

El OTFT presenta otro tipo de inestabilidad aparte de la degradación por su interacción con el aire. También se degrada por estrés eléctrico, lo que representa un problema de fiabilidad para estos dispositivos. Los experimentos llevados a cabo en este trabajo confirman que los OTFT impresos con nuestro proceso inkjet presentan dos regiones de comportamiento, discriminables por temperatura, con características de estabilidad diferentes. En un caso los procesos de degradación son más rápidos que en el otro. En esta investigación, he relacionado estos rangos de temperatura, con comportamientos diferentes en

cuanto a la degradación, con el hecho de la energía de activación del transistor cambia.

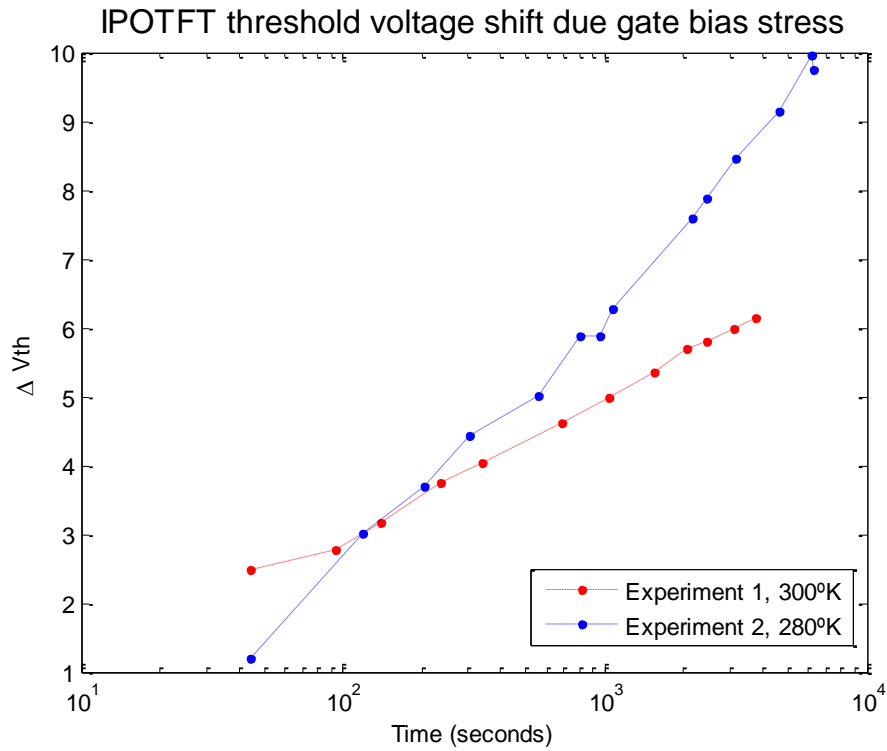


Figura 76 Resultados para el corrimiento de tensión umbral del OTFT por estrés de tensión eléctrica en la puerta. Escenarios 1 y 2.

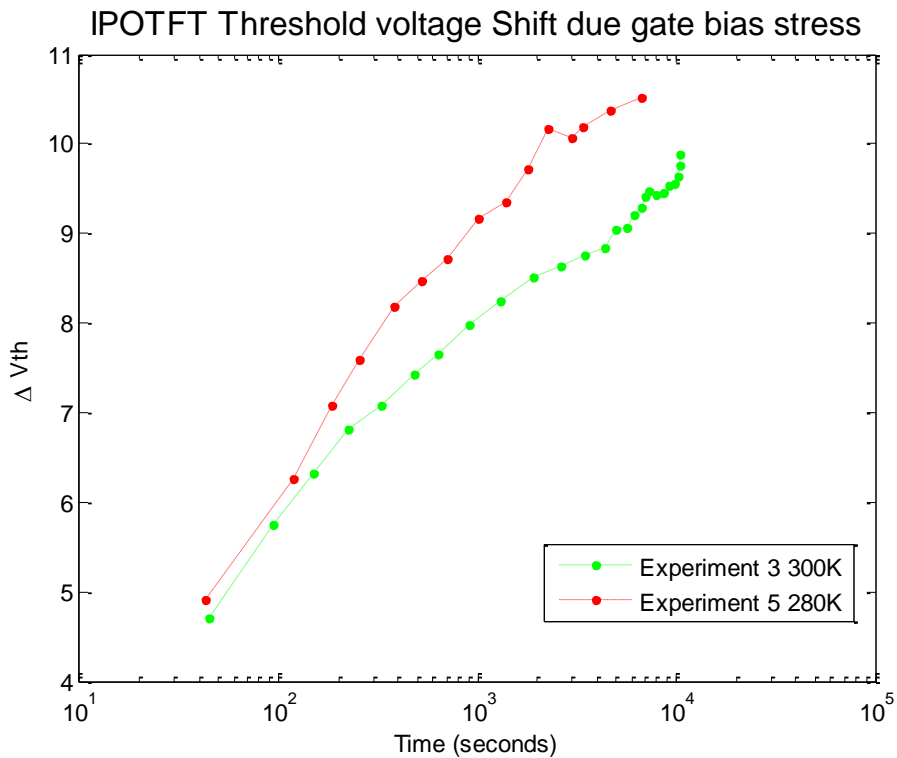


Figura 77 Resultados para el corrimiento de tensión umbral del OTFT por estrés de tensión eléctrica en la puerta. Escenarios 3 y 5.

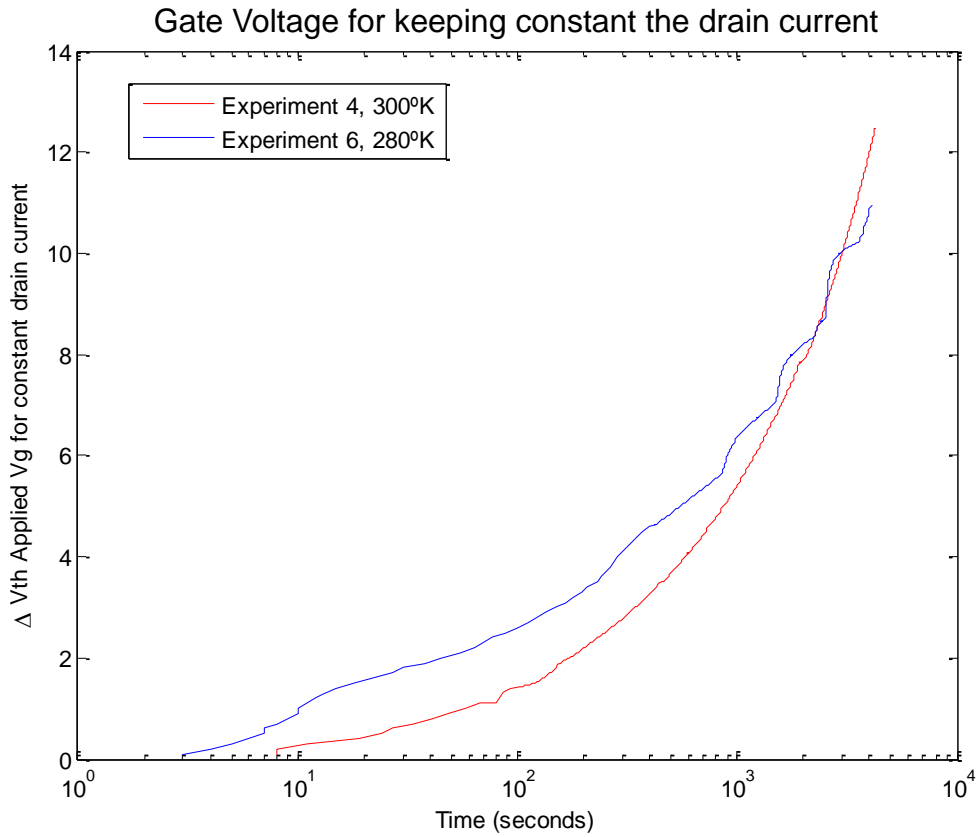


Figura 78 Resultados en escala semilogarítmica, para el corrimiento de tensión umbral del OTFT por estrés de tensión eléctrica en la puerta. Escenarios 4 y 6.

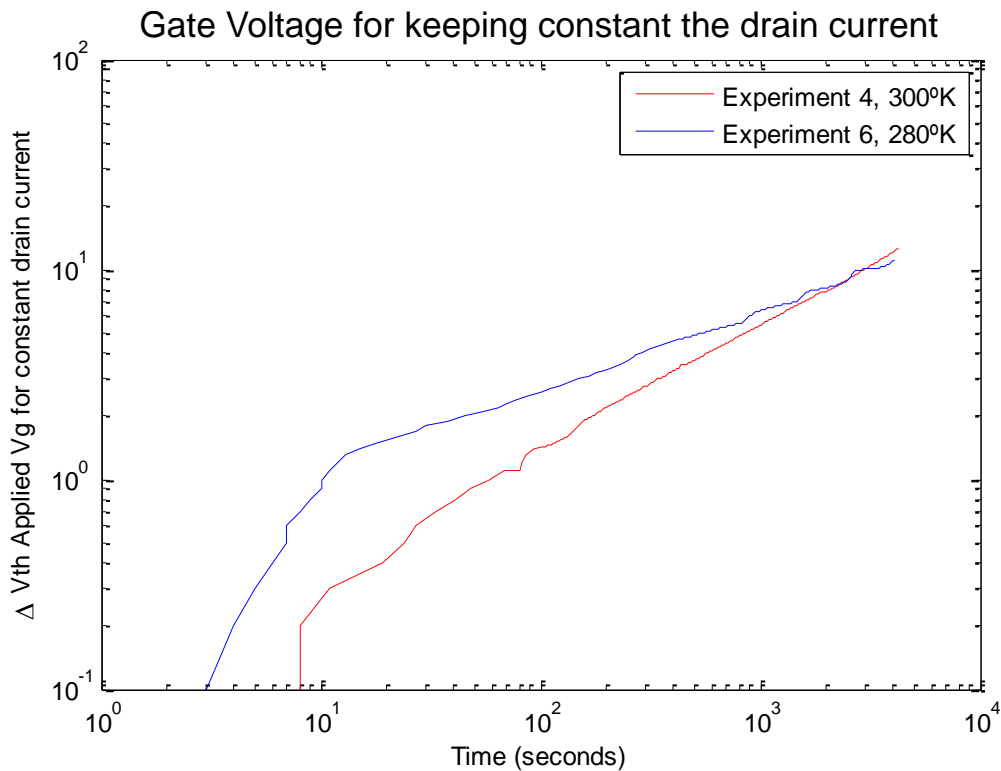


Figura 79 Resultados en escala logarítmica, para el corrimiento de tensión umbral del OTFT por estrés de tensión eléctrica en la puerta. Escenarios 4 y 6.

La temperatura de 290K divide dos rangos de temperatura para dos velocidades distintas de corrimiento de la tensión umbral del OTFT por estrés eléctrico en la puerta. En el caso de temperaturas inferiores a 290K, aplicando una tensión en puerta, las curvas de comportamiento del transistor se corren con el tiempo, representándose en el modelo del OTFT a un corrimiento de la tensión umbral. La velocidad de este corrimiento es más rápida para este rango de temperatura. El proceso de estrés y degradación del comportamiento también sucede para temperaturas superiores a 290K pero es un proceso más lento.

5.6 Proceso de recuperación

Se encuentra reportado en la literatura que los efectos de estrés por tensión en la puerta de los transistores orgánicos pueden revertirse aplicando una tensión inversa a la tensión aplicada para el estrés. Para determinar si esto también se cumplía en el transistor OTFT, en dos experimentos del proceso de recuperación aplicamos una tensión inversa entre drenador y surtidor del OTFT, y se monitorizó el proceso de recuperación del estrés a lo largo del tiempo sin ninguna influencia externa aparte de nuestras propias mediciones.

5.6.1 Descripción del experimento

Después de estresar el dispositivo durante uno de los tiempos descritos en las pruebas de estrés, el corrimiento de la tensión umbral debido a la recuperación fue determinado tomando curvas de transferencia a las tensiones especificados.

Nr.	Marca temporal	duración	Condiciones de medidas
1	DAY23 - 08:52	16320s	$V_{ds} = 0V; V_g = 0V$
2	DAY24- 07:50	16120s	$V_{ds}=0V; V_g =+ 10V$

Tabla 23 Condiciones de medición para el proceso de recuperación del estrés por tensión en puerta.

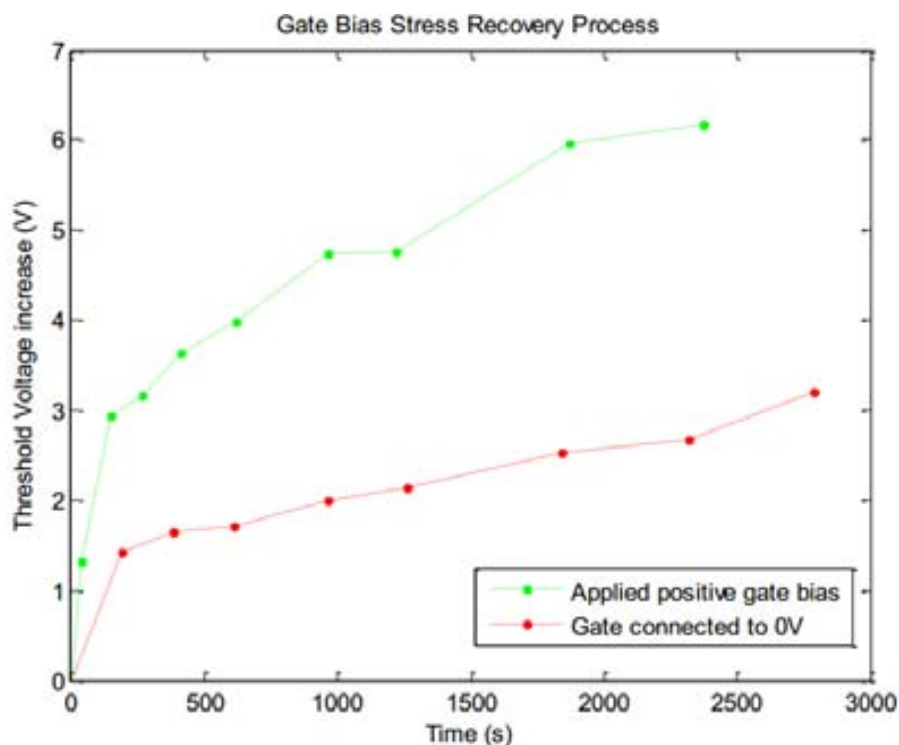


Figura 80 Resultados para el proceso de recuperación del estrés por tensión en la puerta del transistor OTFT.

5.6.2 Discusión de los resultados

Como se puede observar en la Figura 80, el proceso de recuperación del OTFT se ve favorecido al aplicar una tensión opuesta a la tensión con la cual se estresó al transistor, en este caso de +10V. Y se nota que principalmente es aumentada la tasa de recuperación de tensión umbral durante los primeros 100 segundos, en los cuales sucede una recuperación más rápida. Aplicar una tensión positiva después de los primeros 100 segundos a la puerta, ya no cambia mucho la tasa de recuperación de tensión umbral. Identificando de esta manera que existen dos efectos relacionados con este estrés de tensión en puerta, uno que puede ser invertido al aplicar una tensión inversa, el cual es más rápido, y otro que no puede ser revertido que se comporta de manera más lenta.

5.7 Efectos de la contaminación con aire en el OTFT

El OTFT fue mantenido en una cámara de vacío a bajo vacío, y la mayoría de las mediciones eléctricas se tomaron en alto vacío, y a medida que el tiempo pasaba, la corriente de apagado del transistor fue decreciendo continuamente. Esto se debe a que las partículas de agua alojadas en el aire, entran a ser como

dopante en el semiconductor orgánico o a permitir que hallan mecanismos de conducción en capas superficiales contaminadas con humedad.



Figura 81 Resultado para el análisis de la relación entre la corriente de apagado del OTFT con la exposición al aire.

El OTFT no tenía ningún recubrimiento, y los contaminantes del aire, debido a la topología utilizada para fabricar el OTFT el semiconductor orgánico quedaba a la intemperie, permitiendo que las partículas de oxígeno y el agua dopara el semiconductor orgánico lo que se refleja en el crecimiento de la corriente de apagado del transistor. Como se muestra en la Figura 81, al transcurrir de los días en la cámara del vacío, el OTFT va reduciendo su corriente de apagado.

El efecto de la interacción con el ambiente y el OSC, se refleja en las curvas de comportamiento del transistor. En el presente estudio, se muestra que la corriente de apagado es sensible a contaminación por aire, la cual obedece a un proceso de transferencia de carga eléctrica mediante mecanismo resistivo independiente de la tensión aplicada en puerta del transistor. Para estado encendido, la magnitud del corrimiento de corriente de apagado debida al dopaje por contaminación se mantiene. Por ello, es posible decir que la relación de encendido apagado (I_{on}/I_{off}) de las corrientes permanecerá constante.

A pesar de que se mantiene el I_{on}/I_{off} , el corrimiento de todas las curvas hace que el comportamiento del transistor, para las mismas entradas de tensión, presente

comportamientos distintos en corriente, y curvas corridas, de acuerdo con las condiciones ambientales y el tiempo con el que ha sido expuesto al aire. Finalmente, se observa que cuanto más tiempo el transistor está expuesto al aire, mayor será el dopaje que recibe el OSC. Por ello, es importante diseñar alguna tinta o algún mecanismo que permita encapsular (pasivar) esta capa final, para evitar que haya contacto directo con el aire y así aumentar la fiabilidad del comportamiento del OTFT haciéndolo más independiente del ambiente en el que se encuentre.

Debido a que los transistores BGBC OTFT impresos con inkjet poseen como capa superior al semiconductor orgánico, esta arquitectura permite que haya interacción con el aire, y como se observó con dispositivos de PEDOT:PSS, el cual también es un semiconductor orgánico, las partículas de oxígeno y agua modifican la conductividad eléctrica del semiconductor. Por ende, el comportamiento y las curvas del transistor son también trasladados, la experimentación realizada para el OTFT mostró que el efecto del aire se refleja en el incremento de la corriente de apagado del transistor.

6. Conclusiones

El objetivo de esta investigación consistió en evaluar y validar procedimientos de caracterización, aplicados a la electrónica impresa con inkjet. Partiendo desde el establecimiento de conceptos tomados desde el dominio de la microelectrónica y llegando hacia la exploración de los desafíos y oportunidades que esta tecnología emergente ofrece.

Un desafío de esta tecnología emergente consiste en idear mecanismos que permitan incrementar la estabilidad de los dispositivos. Así como desarrollar métodos consistentes que permitan caracterizar los dispositivos de acuerdo con su inestabilidad.

Se ha propuesto la estructura de prueba de cruz griega para cuantificar el efecto de coalescencia de tinta en capas impresas con inkjet, mediante una medición eléctrica. Se ha mostrado que es posible correlacionar la cantidad de tinta concentrada en el centro de la estructura con una medición eléctrica. Esto permite introducir un mecanismo de caracterización eléctrica que cuantifique y verifique los procesos de impresión, en relación con la coalescencia de tinta, lo que será muy útil en los casos que no se disponga de las herramientas de microscopía suficientes para realizar caracterización geométrica y para la caracterización del proceso tecnológico en entornos industriales.

La complejidad e interdisciplinariedad debidas a la naturaleza de los procesos que se envuelven en la impresión en inkjet, impide realizar un modelado y una predicción exhaustiva de la forma como se imprimirán los patrones de material, Pese a las iniciativas de simulación de efectos de dinámica de fluidos para impresión inkjet, actualmente todavía no es posible simular el proceso completo de impresión.

Existe la necesidad de establecer los procedimientos de caracterización para el desarrollo de un kit de diseño de electrónica impresa que permita desarrollar herramientas de abstracción para el diseño de circuitos. En este sentido, durante el desarrollo de esta investigación se han extraído los parámetros básicos que

permiten modelar el comportamiento geométrico y eléctrico de las capacidades y resistencias impresas. Se ha mostrado que es fundamental analizar geoméricamente las muestras, con herramientas de microscopía potentes que permitan identificar efectos de coalescencia y anillo de café, en las partes críticas del diseño que pueden representar fallos eléctricos en los dispositivos, o que representen una debilidad en la fiabilidad de los mismos. También se ha analizado una muestra representativa de la gran variabilidad de los elementos de interconexión para la impresión de electrónica de dispositivos con inkjet, lo que obliga a tratar todas las características de dichos dispositivos como tendencias, y realizar experimentos con conjuntos de muestra suficientes que permitan la validez estadística.

La calidad del modelado de los dispositivos electrónicos está fuertemente ligada a la metodología de caracterización aplicada. Las mediciones indirectas de cantidades físicas pueden ser válidas únicamente cuando se cumplen todas las suposiciones predefinidas. Un número elevado de mediciones mejora la calidad de las estimaciones estadísticas hechas en los experimentos. Para los dispositivos que se imprimen con inkjet, la variabilidad es sensible a muchas variables del proceso y del diseño. Los procesos de impresión inkjet implican varias fases configurables, que permiten ajustar y optimizar las características geométricas de simetría, uniformidad y repetitividad en las capas impresas.

En esta investigación se presentan diferentes aproximaciones a un diseño optimizado en variabilidad, que permite fijar algunos grados de libertad que hacen que los dispositivos sean más repetibles. Se ha mostrado que es posible modificar la variabilidad de los dispositivos ajustando parámetros de diseño y del proceso de impresión. Mediante el ejemplo de las resistencias impresas con PEDOT:PSS se ha validado una metodología de diseño que permite minimizar la variabilidad de los dispositivos impresos.

La validez de las mediciones puede demostrarse realizando una caracterización del sistema de medición. Esta técnica se puede utilizar cuando se desconoce la varianza de las mediciones ya que ayuda a confirmar los resultados. Debido a las características “planares” de las capas impresas con inkjet, para poder

realizar mediciones eléctricas se requiere mayoritariamente instrumentación específica porque se precisa tener precisión alta y niveles de ruido muy bajos.

Los resultados se han generado para una plataforma específica de impresión inkjet y su proceso de fabricación aplicado a electrónica, que es válida para un entorno para desarrollo de prototipos, muy extendido en este dominio.

Sin embargo, los métodos y procedimientos expuestos aquí, pueden trasladarse para procesos inkjet de impresoras industriales, en los cuales se formulan tintas similares con características semejantes.

Se han diseñado e imprimido dispositivos electrónicos, pasivos y transistores utilizando esta plataforma a escala de prototipo. En el diseño de las resistencias impresas, he demostrado la importancia de considerar que el orden de la deposición de las capas de material modifica la varianza de las resistencias. Para resistencias con arquitectura de contactos metálicos tiene una varianza mayor imprimir primeramente los contactos que el caso de imprimir inicialmente la capa resistiva.

Se han estudiado y analizado dispositivos y estructuras de prueba impresos. En este caso, es claramente imposible trasladar directamente los procedimientos de semiconductores de silicio estándar, ya que no se cumplen las mismas premisas, debido a las particularidades del proceso inkjet y su curado. Por ejemplo, las capas impresas de material en las estructuras de prueba basadas en el principio de Van der Pauw, pueden fácilmente presentar huecos en la superficie (cuando uno de los supuestos es que se asume que no hay ningún agujero en la superficie).

La estructura de prueba de la cruz griega permite una caracterización rápida del grosor de las capas que se imprimen. Sin embargo dada la dinámica de la tinta, el grosor de las capas depende de la morfología, (p. e. pistas conductoras), de manera que el grosor en el centro no es directamente igual a las pistas impresas. Utilizar la cruz griega como estructura de prueba es útil para caracterizar los efectos de dinámica de fluidos, que reflejan la interacción entre gotas de tinta y su relación con el substrato.

Para poder hacer circuitos impresos con inkjet, es necesario poder imprimir líneas o pistas conductoras. Adicionalmente dichas pistas están obligadas a implementar ángulos, estructuras en T y cruces, para poder interconectar diferentes dispositivos y componentes de un sistema electrónico. Un análisis teórico del sistema completo para ese tipo de estructuras requiere un complejo modelado de procesos a los que se someten los materiales, substratos, fluidos, impresión, el curado de la tinta y su interacción. Nuestra aproximación ha sido empírica.

Se ha desarrollado una metodología de compensación para las irregularidades morfológicas en estructuras impresas con inkjet, y se ha validado para ajustar la estructura de prueba de cruz griega. La compensación reduce las asimetrías y mejora la regularidad del grosor en el centro, para hacerlo más cercano al grosor medio de las pistas conductoras impresas.

6.1 Conclusiones específicas para la plataforma de impresión utilizada en esta investigación

Las resistencias impresas presentan tolerancia que depende de las condiciones de impresión, lo que se ha estudiado en algunos escenarios de fabricación. En el mejor escenario de impresión de resistencias presentó una resistencia de cuadro de $473 \Omega/\square$ y una tolerancia de $\pm 20\%$, lo que lo hace interesante en comparación con resistencias integradas de difusión en microelectrónica de silicio. Las resistencias de poli silicio generalmente tienen una tolerancia absoluta en la resistencia de cuadro $\pm 15\%$ a $\pm 25\%$, aun cuando la tolerancia relativa es mayor que en procesos inkjet por causa del proceso de fabricación planar.

Las tolerancia de las capacidades impresas en el mejor caso tuvo una tolerancia de $\pm 28\%$, que representa un resultado interesante en comparación con las capacidades estándar integradas, donde son generalmente poli silicio con líneas metálicas las cuales tienen una tolerancia entre $\pm 30\%$ y $\pm 40\%$.

Durante los procesos de caracterización de capas impresas con inkjet, surge la necesidad de una caracterización óptica que permita analizar las características del grosor a lo largo de grandes áreas, esto permite correlacionar características geométricas con características eléctricas. Las estructuras de prueba impresas con inkjet presentan irregularidades debido a la naturaleza del proceso, dichos efectos deben considerarse en el diseño de experimentos y caracterización. Es posible aplicar compensaciones geométricas para reducir efectos de irregularidad pero la estabilidad y la repetitividad es crítica en este tipo de compensaciones.

Después de estudiar este tipo de estructuras de intersección multilínea a fondo, hemos propuesto diferentes patrones de compensación. Luego, con una fase experimental de prueba se compararon todos y se seleccionaron los que mejor resultado tenían en la compensación de grosor, simetría y regularidad. Los patrones propuestos producen diferentes resultados dependiendo de la forma de la estructura. Nuestros resultados demuestran que esta metodología es capaz de corregir y mejorar las características geométricas de las capas impresas por un factor de 2 en reducción de irregularidad.

En relación a los transistores OTFT totalmente impresos con inkjet, es importante resaltar que su comportamiento es sensible a las condiciones atmosféricas. Esta sensibilidad se hace evidente en el incremento de la corriente de estado apagado, lo cual se traduce en el corrimiento de las curvas del transistor. Las partículas de aire, específicamente el oxígeno y el vapor de agua pueden actuar como agentes dopantes al semiconductor orgánico, modificando sus propiedades eléctricas. Ello implica que para asegurar un comportamiento del dispositivo que sea repetible en distintas condiciones de atmosféricas es necesario proteger los OTFT.

6.2 Aportaciones científicas derivadas de esta investigación

Las aportaciones científicas derivadas de esta investigación, fueron divulgadas, y corresponden a tres publicaciones. Una revista de la sociedad americana de

química dedicada a superficies y coloides llamada Langmuir [33], donde se reportó la metodología de compensación de intersecciones multi línea para pistas conductoras impresas con inkjet. Otra publicación, en una conferencia internacional en el ámbito de las estructuras de prueba para microelectrónica “International Conference on Microelectronic Test Structures” de 2013 [34], en donde se aplicó la metodología de compensación y se validó su aplicabilidad en una estructura de prueba utilizada comúnmente en procesos de caracterización de microelectrónica. Así como también la participación en otra conferencia nacional en el ámbito de la electrónica orgánica “International Conference in Organic Electronics” de 2012, donde se expuso el caso de las resistencias de PEDOT:PSS y la metodología de diseño considerando la variabilidad en relación con parámetros de diseño y proceso de impresión.

He definido una metodología de caracterización geométrica para patrones impresos con inkjet. Identificando el tipo de microscopia adecuada, y el rango de resolución requerido para caracterizar interconexiones, dispositivos. Valida también para analizar partes de los dispositivos en lugares específicos.

Utilizando este tipo de caracterización geométrica que se ajusta a las características morfológicas definidas por inkjet, he identificado problemáticas inherentes a los procesos de impresión. Fenómenos de interacción de tinta, relacionados con la mecánica de los fluidos, se reflejan en la irregularidad de grosor y la asimetría de los patrones resultantes de las capas impresas.

Dichas problemáticas de tipo geométrico tienen una repercusión importante en la manera como diseñamos y caracterizamos la electrónica. Impidiendo por ejemplo utilizar directamente técnicas de medición con el principio Van der Pauw. Irregularidades de grosor en el orden de las centenas de nanómetros, que a simple vista pueden parecer despreciables, ganan peso en el dominio eléctrico debido a la naturaleza planar de los dispositivos impresos con inkjet.

El uso de patrones de compensación para intersecciones multi línea es viable. Metodología en la cual después de identificar los patrones de compensación óptimos, al aplicarla a los diseños representa un coste nulo si se añade como una técnica de back-end antes de imprimir. Aplicarlo a los diseños es benéfico

porque mejora la regularidad del grosor de las capas, y también incrementa la estabilidad de la tinta para estructuras impresas con inkjet. Este método es útil para estructuras con líneas compuestas por varias gotas adyacentes (siendo válido para tres o más por ancho de línea). La regularidad de pistas conductoras también mejora la superposición de pistas para imprimir dispositivos multicapa o para imprimir varias capas conductoras reduciendo así la resistencia por cuadro.

El método experimental presentado demuestra que la compensación utilizando patrones en partes críticas corta los flujos de coalescencia que modifican la morfología y la simetría de un determinado diseño. Esta aproximación empírica puede utilizarse para optimizar cualquier diseño mejorando las características geométricas de acuerdo con la correspondiente formulación de tinta, y procesos de curado en un determinado sustrato.

La tensión umbral del OTFT no es una característica estable, y sufre un proceso de degradación por: estrés en la tensión de puerta o por estrés en la tensión de drenador. Se han identificado dos rangos de temperatura, para los cuales el transistor tiene diferentes energías de activación.

Los procesos de corrimiento de la tensión umbral por estrés son activados también térmicamente, los cuales obedecen a velocidades distintas de degradación para estos dos rangos, para temperaturas superiores a los 290K el efecto del estrés eléctrico afecta de manera más lenta a la tensión umbral del OTFT. Al contrario, para el caso de temperaturas menores a los 290K, la tensión umbral se ve afectada más rápidamente por el estrés eléctrico en la puerta del transistor.

6.3 Investigación abierta al futuro

Queda abierta la investigación en cuanto a los efectos de la degradación por humedad sobre otras características de los transistores, si bien en esta investigación se mostró la dependencia en la corriente de apagado, no hubo experimentación suficiente como para asegurar que es la única característica que se ve afectada por la exposición al aire del OSC. Probablemente habrán muchos otros parámetros de los transistores, que se ven afectados por este

dopaje debido a partículas de agua y oxígeno, así como en algunos casos los efectos de los mismos solventes utilizados para imprimir el OSC tendrán que ser analizados, para poder proponer mejoras a la impresión de OTFT.

Durante la caracterización de los OTFT en los experimentos relacionados con la degradación por estrés eléctrico en la puerta, se evidenció que el estrés también modifica un parámetro utilizado para modelar la movilidad del transistor. Estudios previos han analizado estos mecanismos de estrés en OTFT [59], pero para tecnologías no impresas, utilizando técnicas de deposición química por vapor y fotolitografía para definir los OTFT. Sería interesante desarrollar un estudio a mayor profundidad para los transistores totalmente impresos, los cuales tienen una arquitectura, y características morfológicas muy distintas, así como la composición de los materiales de las capas cambia debido a su formulación como tinta.

Al analizar el material en función de la temperatura de 290K, se observa un cambio en la energía de activación del OTFT,. Del análisis y la experimentación correspondiente se debería determinar qué tan viable es controlar este efecto y si es posible modificarlo para permitir que la energía de activación sea más estable dentro de los rangos de temperatura ambiente.

La metodología de compensación aquí expuesta, si bien ha sido validada para el caso específico de una estructura de prueba, puede explorarse a mayor profundidad para circuitos de aplicación, analizando su impacto en el comportamiento de dispositivos y circuitos que apliquen esta metodología. También es posible proponer patrones para corregir otras áreas diferentes a las intersecciones multi-línea pero aplicando la misma metodología empírica para compensar.

Queda también abierta a futuro, la investigación que permita realizar una descripción y una propuesta de aplicaciones para el dispositivo memristor (mostrado en la sección 2.4.6) que se reportó en esta investigación. Donde se hace necesario analizar su viabilidad como dispositivo de memoria, o proponer una aplicación al dispositivo con su naturaleza memristiva.

6. Conclusions (English Version)

The objective of this research was to evaluate and validate procedures of characterization, applied to the inkjet printed electronics. Departing from the establishment of concepts taken from the domain of the microelectronics and reaching toward the exploration of the challenges and opportunities that this emerging technology offers.

A challenge of this emerging technology was to devise mechanisms in order to increase the stability of the devices. As well as to develop consistent methods to characterize the devices considering its instability.

It has been proposed for the structure of a Greek cross test to quantify the effect of coalescence in layers of ink printed with inkjet, through an electrical measurement. It has been shown that or it is possible to correlate the amount of ink concentrated in the center of the structure with an electrical measurement. This would introduce a mechanism of electrical characterization that quantify and verify the printing processes, in relation to the coalescence of ink, it would be very useful in the cases that the tools of microscopy sufficient to perform geometric description are not available.

The complexity and inter-disciplinary in this research are due to the nature of the processes that are wrapped in inkjet printing process, what prevents us from performing a modeling process and to calculate a prediction of the exhaustive form as it will print the patterns of material. Despite the efforts on simulation of fluid dynamics effects for inkjet printing, currently it is not yet possible to simulate the complete printing process.

There is a need to establish procedures for characterization for the development of a design kit of printed electronics that enable us to develop tools of physical level abstraction for the design of circuits. In this sense, during the development of this research, the basic parameters were extracted which can be used to model the behavior of geometrical and electrical of printed resistors and printed capacitors. It has been shown that it is essential to analyze the samples

geometrically with powerful microscopy tools, in order to identify effects of coalescence and coffee ring effects, on critical parts of the design which may represent electrical faults in the device, or weakness in the reliability of the same. Also I report the large variability for the inkjet printed electronics, which obliges us to treat all the characteristics of the devices such as trends, and conduct experiments with sufficient sample sets that allow statistical validity.

The quality of the modeling of the electronic devices is strongly linked with the methodology applied to characterization, the indirect measurements of physical quantities can be valid only when they meet all the predefined assumptions. A large number of measurements improves the quality of statistical estimates made in the experiments for the devices that are printed with inkjet, variability is sensitive to many variables of the process and the design. The inkjet printing processes involve several configurable phases, which allow to adjust and optimize the geometrical characteristics of symmetry, of uniformity and repeatability in the printed layers.

In this research were presented different approaches to an optimized design in variability, which lets us to fix some degrees of freedom, that make the devices are more repeatable. It has been shown that it is possible to modify the variability of devices by adjusting parameters of the design, and the printing process. Using the example of the resistances printed with PEDOT:PSS, this design methodology was validated as it enables the designer to minimize the variability of the printed devices.

The validity of the measurements can be demonstrated by performing a characterization of the system of measurement. This technique can be used when the variance of the measurements is unknown. It can help to confirm the results, and due to the planar features so the layers of printed with inkjet, in order to perform electrical measurements: It requires specific instrumentation, because for some types of accurate measurement have high accuracy and very low noise levels.

The results have been generated for a specific platform of inkjet printing and its manufacturing process applied to electronics, which is valid for an environment

for prototyping, widely used in this domain even though it is not directly portable to an industrial process.

However the methods and procedures outlined here, can be redeployed for processes with industrial inkjet printers, in which similar inks are formulated with similar characteristics.

I have designed and printed electronic devices, passives and transistors using this prototype platform. I demonstrated the importance of considering that the order of the deposition of the layers of material modifies the variance of the resistors. For resistors with architecture of metal contacts on bottom has a greater variance than the top contacts resistor.

I have studied and analyzed devices and printed test structures. In this case, it is clearly impossible to apply directly the standard procedures of semiconductor, since they do not meet the same premises, due to the particularities of the inkjet process and its curing. For example, the layers of material printed in the test structures based on the principle of Van der Pauw, can easily present pin holes at the surface due the one droplet ejection failure (when one of the assumptions is that it assumes that there is no hole in the surface).

Greek cross test structure enables a rapid characterization for the thickness of a printed layer. However given the dynamics of the ink, the thickness of the layers depends on the morphology, (for example conductive tracks in a custom circuit), so that the thickness of the center is not directly equal to the printed tracks. The usage of the greek cross as test structure is useful to characterize the effects of fluid dynamics, which reflect the interaction between droplets of ink and its relationship with the substrate.

A methodology has been developed for compensating the morphological irregularities in inkjet printed structures, and it is valid to adjust the Greek cross test structure. The compensation appeased the asymmetries and improved the regularity of the thickness in the center, to make it more close to the thickness of the conductive tracks printed.

In order to be able to manufacture inkjet printed circuits, it is necessary to be able to print lines or conductive tracks. In addition, such tracks are obligated to implement angles, structures in T and crosses, in order to be able to interconnect different devices and components of an electronic system. A theoretical analysis of the complete system for such structures requires a complex modeling of processes to those who undergo the materials, substrates, fluids, printing, the cured ink and their interaction. Our approach has been empirical.

6.1 Specific conclusions for the printing platform used in this research

The printed resistors tolerance depends on the printing conditions, some manufacturing scenarios were studied. In the best case scenario of printing presented a square resistance of $473 \Omega/\square$ and a tolerance of $\pm 20 \%$, which makes it interesting in comparison with diffused resistors integrated in CMOS. The resistances of poly silicon typically have a greater tolerance in the resistance of table $\pm 15\% \pm 25 \%$.

The tolerance of the printed capacitors in the best case had a tolerance of $\pm 28 \%$, which represents an interesting result in comparison with the standard capabilities integrated, where they are usually poly silicon with metallic lines which have a tolerance between $\pm 30\%$ and $\pm 40 \%$.

During the process of characterization of inkjet printed layers, it arises the need for an optical characterization that will enable the analysis of thickness characteristics over large areas, this allows geometric characteristics to be correlated with electrical characteristics. The inkjet printed test structures have irregularities due to the nature of the liquid processing, these effects should be considered in the design of experiments and characterization. It is possible to apply geometric compensation to reduce effects of irregularity but stability and repeatability is critical in this type of compensation.

I have proposed different patterns of compensation after studying this type of structures of multi-line intersection. Then with a pilot phase to test all, they were

compared and I selected the best result they had in the thickness compensation, symmetry and regularity. The proposed patterns produce different results depending on the shape of the structure. Our results demonstrate that this methodology is able to correct and improve the geometrical characteristics of the printed layers by a factor of 2 in reduction of irregularity.

Concerning the fully inkjet printed OTFT, described in chapter 5 (Figure 65 And Figure 66), it is important to emphasize that their behavior is sensitive to atmospheric conditions. This sensitivity is evident in the increase in the current of power off state, which is reflected in the offset of the curves of the transistor. The air particles, specifically the oxygen and water vapor can act as doping agents to the organic semiconductor, changing its electrical properties. This implies that in order to ensure a behavior of the device that is repeatable in different atmospheric conditions it is necessary to coat the OTFT.

6.2 Scientific Contributions arising from this research

The scientific contributions arising from this research were divulged, and correspond to three publications. A journal of the American Chemical Society devoted to colloids and surfaces called Langmuir [33], where it was reported the methodology of compensation for multi-line intersections for conductive tracks printed with inkjet. Another publication, in an international conference in the field of the test structures for microelectronics "International Conference on Microelectronic Test Structures" of 2013 [34], where the compensation methodology was applied for validations and to evaluate its applicability to a commonly used microelectronics characterization test. As well as participation in other national conference in the field of organic electronics "International Conference in Organic Electronics" of 2012, where he outlined the case of the resistances of PEDOT:PSS and the methodology of design considering the variability in relation to design parameters and printing process.

I defined a methodology of geometric characterization for inkjet printed patterns. Identifying the appropriate type of microscopy, and the range of resolution

required to characterize interconnections, devices. Also valid to analyze parts of the devices in specific places.

I have identified problems inherent in the printing processes using this type of geometric characterization that is consistent with the morphological characteristics defined by inkjet. Interactions of ink, related to the mechanics of fluids, are reflected in the irregularity of thickness and the asymmetry of the resulting patterns of the printed layers.

These issues of geometric design can have a major impact in how we design and characterize electronics. Preventing for example use directly measuring techniques with the principle Van der Pauw. Irregularities of thickness on the order of hundreds of nanometers, which at first glance may seem negligible, gain weight in the electrical domain due to the nature of the planar devices printed with inkjet.

The use of compensation patterns for multi-line intersections is viable. Methodology in which after identifying the optimal patterns of compensation, when applied to the design represents a nil cost if is added as a back-end technique before printing. The usage of this methodology to designs is beneficial because it enhances the regularity of the thickness of the layers, and also increases the stability of the ink for inkjet printed structures. This method is useful for structures with lines consisting of several adjacent drops (remain valid for three or more by line width). The regularity of conductive tracks also improves the overlap morphology of tracks for multilayer print devices or to print several conductive layers thus reducing the square resistance.

The presented experimental method shows that the compensation using patterns in critical parts short the flows of coalescence that modify the morphology and the symmetry of a given design. This empirical approximation can be used to optimize any design by improving the geometric characteristics of agreement with the corresponding ink formulation, and curing processes in a given substrate.

The threshold voltage of the OTFT is not a stable feature, and it undergoes a degradation process by: stress in the gate voltage or by stress in the drain

voltage. We have identified two temperature ranges, for which the transistor has different activation energies.

The landslide processes of the threshold voltage by stress are also thermally activated, which are due to different degradation speeds for these two ranges, for temperatures over 290K the effect of electrical stress affects more slowly to the threshold voltage of the OTFT. On the contrary, in the case of temperatures below 290K, the threshold voltage is affected more rapidly by the electrical stresses in the gate of the transistor.

6.3 Future research

During the characterization of the OTFT in experiments related to degradation by electrical stresses in the door, it became apparent that the stress also modifies a parameter that is used to shape the mobility of the transistor. Previous studies have analyzed these stress mechanisms in OTFT [59], but they did not use printed technologies, they were using techniques of chemical deposition by steam and photolithography to define the OTFT. It would be interesting to develop an in-depth study for the fully printed transistors, which have an OTFT architecture analysis, including morphological characteristics, as well as the material composition of the layers change due to its formulation as ink.

Analyze the material as a function of temperature of 290K, and by means of the analysis of the activation energy of the OTFT sees a shift, to determine what so viable is to control this effect and if possible modify it to allow the activation energy is more stable within the ambient temperature ranges.

It remains open the research on the effects of degradation by moisture on other characteristics of the transistors, while in this investigation showed the dependence of the off current, there was no sufficient experimentation as to ensure that it is the only characteristic that is affected by exposure to air the OSC. It will probably be many other parameters of the transistors, which are affected by this doping due to particles of water and oxygen, as well as in some cases the effects of the same solvents used to print the OSC will have to be analyzed, in order to be able to propose improvements to the printing of OTFT.

The methodology of compensation here exposed, while has been validated for the specific case of a test structure, can be explored in greater depth for applications and circuits, by analyzing their impact on the behavior of devices and circuits that implement this methodology. It is also possible to propose correcting other patterns for different areas intersections multi-line but applying the same empirical methodology to compensate.

It is also open to future research that allows you to make a description and a proposal for applications for the device memristor (shown in section 2.4.6) that was reported in this investigation. Where, it is necessary to analyze its viability as memory device, or propose an application to the device according with its memristive nature.

Bibliografía

- [1] S. K. Park, T. N. Jackson, J. E. Anthony, and D. a. Mourey, “High mobility solution processed 6,13-bis(triisopropyl-silylethynyl) pentacene organic thin film transistors,” *Applied Physics Letters*, vol. 91, no. 6, p. 063514, 2007.
- [2] S.-W. Hwang, H. Tao, D.-H. Kim, H. Cheng, J.-K. Song, E. Rill, M. a Brenckle, B. Panilaitis, S. M. Won, Y.-S. Kim, Y. M. Song, K. J. Yu, A. Ameen, R. Li, Y. Su, M. Yang, D. L. Kaplan, M. R. Zakin, M. J. Slepian, Y. Huang, F. G. Omenetto, and J. a Rogers, “A physically transient form of silicon electronics.,” *Science (New York, N.Y.)*, vol. 337, no. 6102, pp. 1640–4, Sep. 2012.
- [3] L. Occhipinti, M. La Rosa, and G. Rizzotto, “Organic electronics integration technology and logic circuits,” in *Photonic Devices+ Applications*, 2008, p. 70540S–70540S.
- [4] T. Sekitani and T. Someya, “Stretchable, large-area organic electronics.,” *Advanced materials (Deerfield Beach, Fla.)*, vol. 22, no. 20, pp. 2228–46, May 2010.
- [5] J. Yeo, S. Hong, D. Lee, N. Hotz, M.-T. Lee, C. P. Grigoropoulos, S. H. Ko, and S. H. K. Junyeob Yeo, Sukjoon Hong, Daehoo Lee, Nico Hotz, Ming-Tsan Lee, Costas P. Grigoropoulos, “Next Generation Non-Vacuum, Maskless, Low Temperature Nanoparticle Ink Laser Digital Direct Metal Patterning for a Large Area Flexible Electronics,” *Direct Digital Metal Patterning*, 2012.
- [6] A. Facchetti, “Semiconductors for organic transistors,” *Materials Today*, vol. 10, no. 3, pp. 28–37, 2007.
- [7] Y. D. Shikhmurzaev, “Moving contact lines in liquid/liquid/solid systems,” *Journal of Fluid Mechanics*, vol. 334, pp. 211–249, 1997.
- [8] J. Fuentes and R. L. Cerro, “Surface forces and inertial effects on moving contact lines,” *Chemical Engineering Science*, vol. 62, no. 12, pp. 3231–3241, Jun. 2007.
- [9] Y. D. Sprittles, J.E. , Shikhmurzaev, “Microfluidic Dynamic Wetting Flows: Modelling and Simulation,” pp. 1–4, 2012.
- [10] P. Marmet, F. Bircher, J. Renner, P. Haslebacher, and G. Schlegel, “Simulation Aided Design of Inkjet Systems,” 2011.
- [11] S. B. Fuller, E. J. Wilhelm, and J. M. Jacobson, “Ink-jet printed nanoparticle microelectromechanical systems,” *Microelectromechanical Systems, Journal of*, vol. 11, no. 1, pp. 54–60, Feb. 2002.

- [12] S. Gamerith, A. Klug, H. Scheiber, U. Scherf, E. Moderegger, and E. J. W. List, "Direct Ink-Jet Printing of Ag Cu Nanoparticle and Ag-Precursor Based Electrodes for OFET Applications," *Advanced Functional Materials*, vol. 17, no. 16, pp. 3111–3118, 2007.
- [13] H. H. Lee, K. S. Chou, and K. C. Huang, "Inkjet printing of nanosized silver colloids," *Nanotechnology*, vol. 16, no. 10, p. 2436, 2005.
- [14] P. Calvert, "Inkjet Printing for Materials and Devices," *Chemistry of Materials*, vol. 13, no. 10, pp. 3299–3305, 2001.
- [15] A. G. MacDiarmid, A. J. Heeger, and H. Shirakawa, "The Nobel Prize in Chemistry 2000 'For the discovery and development of conductive polymers' .," *The Nobel Foundation*, 2000. [Online]. Available: http://www.nobelprize.org/nobel_prizes/chemistry/laureates/2000/index.html. [Accessed: 26-Sep-2013].
- [16] a. M. Nardes, M. Kemerink, R. a. J. Janssen, J. a. M. Bastiaansen, N. M. M. Kiggen, B. M. W. Langeveld, a. J. J. M. van Breemen, and M. M. de Kok, "Microscopic Understanding of the Anisotropic Conductivity of PEDOT:PSS Thin Films," *Advanced Materials*, vol. 19, no. 9, pp. 1196–1200, May 2007.
- [17] D. Redinger, S. Member, S. Molesa, S. Yin, and R. Farschi, "An Ink-Jet-Deposited Passive Component Process for RFID," vol. 51, no. 12, pp. 1978–1983, 2004.
- [18] S. K. . Jönsson, J. Birgersson, X. Crispin, G. Greczynski, W. Osikowicz, a. . Denier van der Gon, W. . Salaneck, and M. Fahlman, "The effects of solvents on the morphology and sheet resistance in poly(3,4-ethylenedioxythiophene)–polystyrenesulfonic acid (PEDOT–PSS) films," *Synthetic Metals*, vol. 139, no. 1, pp. 1–10, Aug. 2003.
- [19] J. Huang, P. F. Miller, J. C. de Mello, a. J. de Mello, and D. D. C. Bradley, "Influence of thermal treatment on the conductivity and morphology of PEDOT/PSS films," *Synthetic Metals*, vol. 139, no. 3, pp. 569–572, Oct. 2003.
- [20] a. M. Nardes, M. Kemerink, M. M. de Kok, E. Vinken, K. Maturova, and R. a. J. Janssen, "Conductivity, work function, and environmental stability of PEDOT:PSS thin films treated with sorbitol," *Organic Electronics*, vol. 9, no. 5, pp. 727–734, Oct. 2008.
- [21] E. Díaz Garzon, "Characterization of Inkjet Printed Devices and Test Structures," *Master Thesis*, Universitat Autònoma de Barcelona, 2010.
- [22] S. J. Proctor and J. A. Mazer, "Direct Measurements of Interfacial Contact Resistance, End Contact Resistance, and Interfacial Contact Layer Uniformity," *IEEE Transactions on Electron Devices* no. 11, 1983.

- [23] F. Barlow, a. Lostetter, and a. Elshabini, "Low cost flex substrates for miniaturized electronic assemblies," *Microelectronics Reliability*, vol. 42, no. 7, pp. 1091–1099, Jul. 2002.
- [24] J. Perelaer, R. Abbel, S. Wünscher, R. Jani, T. van Lammeren, and U. S. Schubert, "Roll-to-roll compatible sintering of inkjet printed features by photonic and microwave exposure: from non-conductive ink to 40% bulk silver conductivity in less than 15 seconds.," *Advanced materials*, vol. 24, no. 19, pp. 2620–5, May 2012.
- [25] J. Chang, T. Ge, and E. Sanchez-Sinencio, "Challenges of printed electronics on flexible substrates," *2012 IEEE 55th International Midwest Symposium on Circuits and Systems (MWSCAS)*, pp. 582–585, Aug. 2012.
- [26] D. Jang, D. Kim, and J. Moon, "Influence of fluid physical properties on ink-jet printability.," *Langmuir: the ACS journal of surfaces and colloids*, vol. 25, no. 5, pp. 2629–35, Mar. 2009.
- [27] D. Soltman and V. Subramanian, "Inkjet-printed line morphologies and temperature control of the coffee ring effect.," *Langmuir: the ACS journal of surfaces and colloids*, vol. 24, no. 5, pp. 2224–31, Mar. 2008.
- [28] L. Barash, T. Bigioni, V. Vinokur, and L. Shchur, "Evaporation and fluid dynamics of a sessile drop of capillary size," *Physical Review E*, vol. 79, no. 4, p. 046301, Apr. 2009.
- [29] E. Tekin, B.-J. de Gans, and U. S. Schubert, "Ink-jet printing of polymers: from single dots to thin film libraries," *Journal of Materials Chemistry*, vol. 14, no. 17, p. 2627, 2004.
- [30] P.-G. De Gennes, F. Brochard-Wyart, and D. Quéré, *Capillarity and wetting phenomena: drops, bubbles, pearls, waves*. Springer, 2004.
- [31] H. C. Jung, S.-H. Cho, J. W. Joung, and Y.-S. Oh, "Studies on Inkjet-Printed Conducting Lines for Electronic Devices," *Journal of Electronic Materials*, vol. 36, no. 9, pp. 1211–1218, Jul. 2007.
- [32] V. Montilla, E. Ramon, and J. Carrabina, "Frequency Scan Technique for Inkjet-printed Chipless Sensor Tag Reading," *ICECS 2010*, pp. 1100–1103, 2010.
- [33] E. Díaz Garzón, E. Ramon, and J. Carrabina, "Inkjet Patterning of Multi-line Intersections for Wirings in Printed Electronics.," *Langmuir: the ACS journal of surfaces and colloids*, Sep. 2013.
- [34] E. Díaz Garzón, E. Ramon, and J. Carrabina, "Greek Cross Test Structure for Inkjet Printed Thin Films," in *International Conference on Microelectronic Test Structures*, 2013, vol. d, pp. 167 – 172.

- [35] “Gwyddion – Free SPM (AFM, SNOM/NSOM, STM, MFM, ...) data analysis software.” [Online]. Available: <http://gwyddion.net/>. [Accessed: 27-Sep-2013].
- [36] L. J. Van der Pauw, “A method of measuring the resistivity and Hall coefficient on lamellae of arbitrary shape,” *Philips Technical Review*, vol. 20, no. 8, pp. 220–224, 1958.
- [37] G. Blanchet and J. Rogers, “Printing Techniques for Plastic Electronics *,” vol. 47, no. 4, pp. 296–303, 2003.
- [38] A. Tsiamis, S. Member, S. Smith, M. McCallum, A. Hourd, T. Stevenson, A. J. Walton, and S. Member, “Electrical Test Structures for the Characterization of Optical Proximity Correction,” vol. 25, no. 2, pp. 162–169, 2012.
- [39] S. Enderling, S. Member, C. L. Brown, S. Smith, M. H. Dicks, J. T. M. Stevenson, M. Mitkova, M. N. Kozicki, A. J. Walton, and N. Si, “Sheet Resistance Measurement of Non-Standard Cleanroom Materials Using Suspended Greek Cross Test Structures,” vol. 19, no. 1, pp. 2–9, 2006.
- [40] G. D. Martin, S. D. Hoath, and I. M. Hutchings, “Inkjet printing - the physics of manipulating liquid jets and drops,” *Journal of Physics: Conference Series*, vol. 105, p. 012001, Mar. 2008.
- [41] P. J. Yunker, T. Still, M. a Lohr, and a G. Yodh, “Suppression of the coffee-ring effect by shape-dependent capillary interactions.,” *Nature*, vol. 476, no. 7360, pp. 308–11, Aug. 2011.
- [42] N. Jones, S. J. Sargeant, K. Sargeant, J. C. Briggs, and M. Tse, “Characterizing and Modeling Coalescence in Inkjet Printing,” *Proceedings IS&T's NIP14*, no. 781, 1998.
- [43] Y. Kuznetsova, A. Neumann, and S. R. Brueck, “Imaging interferometric microscopy-approaching the linear systems limits of optical resolution.,” *Optics express*, vol. 15, no. 11, pp. 6651–63, May 2007.
- [44] S.-I. Na, G. Wang, S.-S. Kim, T.-W. Kim, S.-H. Oh, B.-K. Yu, T. Lee, and D.-Y. Kim, “Evolution of nanomorphology and anisotropic conductivity in solvent-modified PEDOT:PSS films for polymeric anodes of polymer solar cells,” *Journal of Materials Chemistry*, vol. 19, no. 47, p. 9045, 2009.
- [45] “Technology & Design Kits for Printed-Electronics TDK4PE | TDK4PE Technology & Design Kit for Printed Electronics.” [Online]. Available: <http://www.tdk4pe.eu/>. [Accessed: 27-Sep-2013].
- [46] H. Yan, Y. Zheng, R. Blache, C. Newman, S. Lu, J. Woerle, and A. Facchetti, “Solution Processed Top-Gate n-Channel Transistors and Complementary Circuits on Plastics Operating in Ambient Conditions,” *Advanced Materials*, vol. 20, no. 18, pp. 3393–3398, Jul. 2008.

- [47] R. a. Street and a. Salleo, "Contact effects in polymer transistors," *Applied Physics Letters*, vol. 81, no. 15, p. 2887, 2002.
- [48] T. A. T. Cowell and J. Woods, "The evaluation of thermally stimulated current curves," *British Journal of Applied Physics*, vol. 18, no. 8, p. 1045, 1967.
- [49] S. Yadav, R. K. Pal, S. K. Sharma, and a. Kumar, "Determination of trap depth and trap density in Se₇₀Te_{30-x}Zn_x thin films using thermally stimulated current measurements," *Physica B: Condensed Matter*, vol. 404, no. 16, pp. 2225–2228, Aug. 2009.
- [50] G. Horowitz, "Organic Field-Effect Transistors," *Advanced Materials*, vol. 10, no. 5, pp. 365–377, Mar. 1998.
- [51] H. Scher and M. Lax, "Stochastic Transport in a Disordered Solid. I. Theory," *Physical Review B*, vol. 7, no. 10, 1973.
- [52] V. Podzorov, E. Menard, a. Borissov, V. Kiryukhin, J. a. Rogers, and M. E. Gershenson, "Intrinsic Charge Transport on the Surface of Organic Semiconductors," *Physical Review Letters*, vol. 93, no. 8, p. 086602, Aug. 2004.
- [53] H. Derivatives, J. Louis, and A. G. Macdiarmid, "Synthesis of Electrically Conducting Organic Polymers :," no. 578, pp. 578–580, 1977.
- [54] H. E. Katz, "Recent Advances in Semiconductor Performance and Printing Processes for Organic Transistor-Based Electronics," *Chemistry of Materials*, vol. 16, no. 23, pp. 4748–4756, Nov. 2004.
- [55] a. R. Brown, C. P. Jarrett, D. M. de Leeuw, and M. Matters, "Field-effect transistors made from solution-processed organic semiconductors," *Synthetic Metals*, vol. 88, no. 1, pp. 37–55, Apr. 1997.
- [56] S. G. J. Mathijssen, M. Cölle, H. Gomes, E. C. P. Smits, B. de Boer, I. McCulloch, P. a. Bobbert, and D. M. de Leeuw, "Dynamics of Threshold Voltage Shifts in Organic and Amorphous Silicon Field-Effect Transistors," *Advanced Materials*, vol. 19, no. 19, pp. 2785–2789, Oct. 2007.
- [57] R. B. Wehrspohn, S. C. Deane, I. D. French, I. Gale, J. Hewett, M. J. Powell, and J. Robertson, "Relative importance of the Si–Si bond and Si–H bond for the stability of amorphous silicon thin film transistors," *Journal of Applied Physics*, vol. 87, no. 1, p. 144, 2000.
- [58] C. Fan, T. Yang, and C. Chiang, "Performance Degradation of Pentacene-Based Organic Thin-Film Transistors Under Positive Drain Bias Stress in the Atmosphere," *IEEE Electron Device Letters*, vol. 31, no. 8, pp. 887–889, Aug. 2010.

- [59] H. L. Gomes, P. Stallinga, F. Dinelli, M. Murgia, F. Biscarini, D. M. de Leeuw, T. Muck, J. Geurts, L. W. Molenkamp, and V. Wagner, "Bias-induced threshold voltages shifts in thin-film organic transistors," *Applied Physics Letters*, vol. 84, no. 16, p. 3184, 2004.

PUBLICACIONES

A lo largo de los años que he desarrollado esta investigación, en los cuales con la colaboración de mi grupo de investigación, en donde han surgido tres publicaciones todas relacionadas con esta tesis.

Publicaciones de revista:

1. E. Díaz Garzón, E. Ramon, and J. Carrabina, "Inkjet Patterning of Multi-line Intersections for Wirings in Printed Electronics.," *Langmuir: the ACS journal of surfaces and colloids*, Sep. 2013.

Langmuir puntua un factor de impacto de 4.187 para 2012. Tuvo 106920 citas en 2012, con 2119 de artículos publicados en 2012.

La publicación ha sido aceptada, y publicada en la web desde el 4 de Septiembre de 2013.

Participación en conferencias:

1. E. Díaz Garzón, E. Ramon, and J. Carrabina, "Greek Cross Test Structure for Inkjet Printed Thin Films," on the *International Conference on Microelectronic Test Structures*, 2013, vol. d, pp. 167 – 172.

La conferencia se realizó en Osaka Japón del 25 al 28 de Marzo de 2013. donde se presentó el trabajo en la sesión 8 correspondiente a tecnologías emergentes.

2. E. Díaz Garzón, E. Ramon, C. Martinez, A. Alcalde and J. Carrabina, "Inkjet Printed Resistor Design and Characterization", on the *International Conference on Organic Electronics*, 2012.

La conferencia se realizó en Tarragona España del 25 al 27 de Junio de 2012.

INDICE DE ABREVIATURAS

- BGBC:** Bottom Gate Bottom Contacts, es una arquitectura de transistores, donde la puerta se encuentra debajo del sustrato, y donde los contactos están debajo del semiconductor orgánico..... 112 y 134
- CBR:** Cross Bridge Resonator, es una estructura de prueba utilizada en microelectrónica, porque permite medir eléctricamente características eléctricas como la resistencia de cuadro, el grosor de la capa y la separación mínima de pistas conductoras entre otras..... 23, 31 y 91
- CMOS:** Complementary Metal Oxide Semiconductor, es una de las familias lógicas empleadas en la fabricación de circuitos integrados. Su principal característica consiste en la utilización conjunta de transistores tipo pMOS y tipo nMOS. Esta tecnología tiene un consumo de energía muy bajo para estado estable.....58
- DoD:** Drop on Demand, hace referencia a la capacidad de imprimir diseños digitalmente, seleccionando en cada posición si depositar o no las gotas según se demanda por la descripción del diseño.....94
- FOLAE:** Flexible Organic and Large Area Electronics, conjunto de tecnologías que permite fabricar dispositivos y circuitos electrónicos en sustratos flexibles, y de tamaños grandes.....5 y 10
- GNU:** Free and Open Source Software, based on a GNU General Public License. Es un tipo de licencia de software que es libre, gratis y abierto, lo cual permite utilizarlo y extenderlo con funcionalidades a medida.....82
- GUI:** Graphical User Interface, interface gráfica del software que facilita el uso, simplificando tareas de modificación de ficheros de configuración.....20
- OTFT:** Organic Thin Film Transistor, Transistor orgánico con estructura de capas delgadas.....Capítulos 5 y 6
- OSC:** Organic Semiconductor, Semiconductor orgánico.....113

OPC: Optical Proximity Correction, Técnica de compensación utilizada en procedimientos de fotolitografía para microelectrónica, la cual permite definir estructuras con grosor regular.....	77
PEN: Polietileno naftalato, es un tipo de plástico, a efectos de esta investigación utilizado como sustrato.....	42
PET: Politereftalato de Etileno, es un tipo de plástico, a efectos de esta investigación utilizado como sustrato.....	16
PSC: Pattern Shape Correction.....	77
PVP: (polivinil) fenol, un material con características de dieléctrico, que puede formularse como tinta y ser impreso mediante inkjet.....	43 y 114
TFT: Thin Film Transisto, transistor de efecto de campo, construido de películas finas de material.....	75
RVC: Resistor Voltage Coefficient, es un parámetro utilizado para describir la variación que tiene una resistencia en función de la tensión eléctrica aplicada.....	43
SMU: Source Measuring Unit, es un módulo de instrumentación que permite ser configurado como fuente de corriente o tensión y al mismo tiempo mide la corriente o tensión proveídas respectivamente.....	92