



OPTIMACIÓN DEL DISEÑO DE CONVERTIDORES DE POTENCIA CC-CC

Úrsula Ribes Mallada

ADVERTIMENT. L'accés als continguts d'aquesta tesi doctoral i la seva utilització ha de respectar els drets de la persona autora. Pot ser utilitzada per a consulta o estudi personal, així com en activitats o materials d'investigació i docència en els termes establerts a l'art. 32 del Text Refós de la Llei de Propietat Intel·lectual (RDL 1/1996). Per altres utilitzacions es requereix l'autorització prèvia i expressa de la persona autora. En qualsevol cas, en la utilització dels seus continguts caldrà indicar de forma clara el nom i cognoms de la persona autora i el títol de la tesi doctoral. No s'autoritza la seva reproducció o altres formes d'explotació efectuades amb finalitats de lucre ni la seva comunicació pública des d'un lloc aliè al servei TDX. Tampoc s'autoritza la presentació del seu contingut en una finestra o marc aliè a TDX (framing). Aquesta reserva de drets afecta tant als continguts de la tesi com als seus resums i índexs.

ADVERTENCIA. El acceso a los contenidos de esta tesis doctoral y su utilización debe respetar los derechos de la persona autora. Puede ser utilizada para consulta o estudio personal, así como en actividades o materiales de investigación y docencia en los términos establecidos en el art. 32 del Texto Refundido de la Ley de Propiedad Intelectual (RDL 1/1996). Para otros usos se requiere la autorización previa y expresa de la persona autora. En cualquier caso, en la utilización de sus contenidos se deberá indicar de forma clara el nombre y apellidos de la persona autora y el título de la tesis doctoral. No se autoriza su reproducción u otras formas de explotación efectuadas con fines lucrativos ni su comunicación pública desde un sitio ajeno al servicio TDR. Tampoco se autoriza la presentación de su contenido en una ventana o marco ajeno a TDR (framing). Esta reserva de derechos afecta tanto al contenido de la tesis como a sus resúmenes e índices.

WARNING. Access to the contents of this doctoral thesis and its use must respect the rights of the author. It can be used for reference or private study, as well as research and learning activities or materials in the terms established by the 32nd article of the Spanish Consolidated Copyright Act (RDL 1/1996). Express and previous authorization of the author is required for any other uses. In any case, when using its content, full name of the author and title of the thesis must be clearly indicated. Reproduction or other forms of for profit use or public communication from outside TDX service is not allowed. Presentation of its content in a window or frame external to TDX (framing) is not authorized either. These rights affect both the content of the thesis and its abstracts and indexes.

OPTIMIZACIÓN DEL DISEÑO DE CONVERTIDORES DE POTENCIA CC-CC

TESIS DOCTORAL

Úrsula Ribes Mallada



UNIVERSITAT ROVIRA I VIRGILI

Departament d'Enginyeria Electrònica, Elèctrica i Automàtica

Úrsula Ribes Mallada
**OPTIMIZACIÓN DEL DISEÑO DE
CONVERTIDORES DE POTENCIA CC-CC**

TESIS DOCTORAL

Dirigida por: Ramon Leyva y Pedro Garcés

Departament d'Enginyeria Electrònica, Elèctrica i Automàtica.



UNIVERSITAT ROVIRA I VIRGILI

TARRAGONA

2015



UNIVERSITAT
ROVIRA I VIRGILI

ESCOLA TÈCNICA SUPERIOR D'ENGINYERIA
DEPARTAMENT D'ENGINYERIA ELÈCTRICA, ELÈCTRICA I AUTOMÀTICA

Avinguda dels Països Catalans, 26
Campus sescelades
43007 Tarragona
Tel. (977) 55 96 10
Fax (977) 55 96 05
e-mail: secelec@etse.urv.es
<http://www.etse.urv.es/DEEEA/>

Ramon Leyva Grasa y Pedro Garcés Miguel profesores titulares del Departamento de Ingeniería Electrónica, Eléctrica y Automática de la Universidad Rovira i Virgili.

HACEN CONSTAR:

Que el presente trabajo titulado "Optimización del diseño de convertidores de potencia CC-CC", presentado por Úrsula Ribes Mallada para la obtención del título de Doctora, ha sido realizado bajo nuestra dirección en el Departamento de Ingeniería Electrónica, Eléctrica y Automática de esta Universidad y que cumple con los requisitos para poder optar a dicho título.

Tarragona, 20 de Diciembre, 2015

Los directores de la Tesis,



Ramon Leyva Grasa, PhD.

Pedro Garcés Miguel, PhD

OPTIMIZACIÓN DEL DISEÑO DE CONVERTIDORES DE POTENCIA CC-CC

por:

Úrsula Ribes Mallada

Departament d'Enginyeria Electrònica, Elèctrica i Automàtica

Universitat Rovira i Virgili

Tarragona, 2015

RESUMEN

La electrónica ha experimentado una gran evolución en las últimas décadas. El número de dispositivos y aplicaciones electrónicas ha aumentado exponencialmente hasta convertirse en elementos indispensables en nuestra vida cotidiana. Concretamente, en el campo de la electrónica de potencia, los convertidores conmutados CC-CC, ampliamente utilizados en los sistemas de alimentación de equipos electrónicos, requieren de una eficiencia elevada. Ejemplo de ello son los equipos electrónicos portátiles, que requieren de una autonomía determinada; cuanto mejor sea su eficiencia, más se incrementará su autonomía y la vida útil de su batería. La eficiencia de estos convertidores es escogida o delimitada en el proceso de diseño de los mismos.

Así, la tesis se presenta un nuevo método para el diseño de convertidores CC-CC que optimiza una función objetivo no lineal con restricciones no lineales. En el método, las variables de diseño son halladas a partir de un programa de optimización que no precisa de conocimientos previos para encontrar, con seguridad, el convertidor óptimo.

El modelo desarrollado aborda, en la mayoría de los casos, un problema que consiste en el diseño óptimo de mínimas pérdidas, es decir, máxima eficiencia. Sin embargo, también se presenta, a modo de ejemplo, el diseño óptimo de convertidores maximizando el ancho de banda. Se pretende mostrar así la facilidad con que puede ser modificado el programa de diseño, tanto a nivel de restricciones como de función objetivo. El problema ha sido modelado como un programa de Programación Geométrica para aprovechar las ventajas que ofrece la optimización convexa.

ÍNDICE GENERAL:

CAPÍTULO 1: INTRODUCCIÓN	1
1.1 DISEÑO DE CONVERTIDORES CONMUTADOS CC-CC.....	6
1.2 ESTADO DEL ARTE DE LA OPTIMIZACIÓN EN ELECTRÓNICA DE POTENCIA.....	15
1.3 PROGRAMACIÓN GEOMÉTRICA	21
1.4 OBJETIVOS DE LA TESIS	24
CAPÍTULO 2: CONCEPTOS PRELIMINARES.....	26
2.1 OPTIMIZACIÓN NO LINEAL.....	27
2.2 PROGRAMACIÓN CONVEXA.....	28
2.2.1 Introducción	28
2.2.2 Conjunto convexo y Función convexa	31
2.3 PROGRAMACIÓN GEOMÉTRICA	33
2.3.1 Funciones monomiales y posinomiales.....	34
2.3.2 Programa geométrico	35
2.3.3 Transformaciones de un PG	39
2.3.4 Algoritmos y software.....	44
CAPÍTULO 3: APLICACIÓN DE LA PG A LOS CONVERTIDORES BÁSICOS	45
3.1 CONVERTIDORES BUCK Y BUCK SÍNCRONO	46
3.1.1 Magnitudes de diseño de los convertidores buck.....	46
3.1.2 Formulación e ilustración del procedimiento propuesto. Casos buck y buck síncrono.....	61
3.2 CONVERTIDOR BOOST	75
3.2.1 Magnitudes de diseño del convertidor boost.....	75

ÍNDICE GENERAL

3.2.2 Formulaci3n e ilustraci3n del procedimiento propuesto. Caso boost.....	80
3.3 CONVERTIDOR BUCK-BOOST.....	90
3.3.1 Magnitudes de diseo del convertidor buck-boost.....	90
3.3.2 Formulaci3n e ilustraci3n del procedimiento propuesto. Caso buck-boost.....	95
3.4 CONCLUSIONES SOBRE EL DISEÑO ÓPTIMO DE CONVERTIDORES BÁSICOS.....	105
CAPÍTULO 4: APLICACI3N DE LA PG A LOS CONVERTIDORES EN CASCADA	108
4.1 CONVERTIDOR DOBLE-BUCK Y DOBLE-BUCK SÍNCRONO.....	109
4.1.1 Magnitudes de diseo de los convertidores doble-buck.....	110
4.1.2 Formulaci3n e ilustraci3n del procedimiento propuesto. Casos doble-buck y doble-buck síncrono	117
4.2 CONVERTIDOR DOBLE-BOOST	136
4.2.1 Magnitudes de diseo del convertidor doble-boost.....	136
4.2.2 Formulaci3n e ilustraci3n del procedimiento propuesto. Casos doble-boost	141
4.3 CONCLUSIONES SOBRE EL DISEÑO ÓPTIMO DE CONVERTIDORES EN CASCADA	152
CAPÍTULO 5: CONCLUSIONES	154
5.1 APORTACIONES DE LA TESIS	154
5.2 FUTURAS LÍNEAS DE INVESTIGACI3N	156
REFERENCIAS.....	158

ÍNDICE DE FIGURAS:

Figura 1.1 Consumo de energía mundial	2
Figura 1.2 Prototipo de etiqueta energética	3
Figura 1.3 Dispositivos electrónicos comúnmente utilizados	4
Figura 1.4 Población mundial versus número de suscripciones de teléfonos móviles	5
Figura 1.5 Esquema básico de un convertidor CC-CC	6
Figura 1.6 Eficiencia respecto frecuencia de conmutación	9
Figura 1.7 Esquema del diseño actual de un convertidor	10
Figura 1.8 Esquema del diseño propuesto de un convertidor	13
Figura 2.1. a) Método Simplex, b) Un método de punto interior	29
Figura 2.2. a) Conjunto convexo, b) Conjunto no convexo.	31
Figura 2.3 Función convexa	32
Figura 3.1 Convertidor buck	47
Figura 3.2 a) Formas de onda de la transición a OFF. b) Formas de onda de la transición a ON.	50
Figura 3.3 Formas de onda de la transición a ON del transistor QLA.	52
Figura 3.4 Formas de onda de los transistores Q_{LA} y Q_{LB}	55
Figura 3.5 Eficiencia respecto variaciones de valores de inductancia alrededor de L^* a) buck b) buck síncrono.	71
Figura 3.6 Eficiencia respecto variaciones de valores de capacitancia alrededor de C^* a) buck b) buck síncrono.	72
Figura 3.7 Eficiencia respecto variaciones de valores de frecuencia de conmutación alrededor de f_s^* a) buck. b) buck síncrono.	74

ÍNDICE DE FIGURAS

Figura 3.8 Convertidor boost	76
Figura 3.9 Forma de onda de la corriente en el condensador i_c	78
Figura 3.10 Eficiencia respecto variaciones de valores de inductancia alrededor de L^*	.87
Figura 3.11 Eficiencia respecto variaciones de valores de capacitancia alrededor de C^*	.88
Figura 3.12 Eficiencia respecto variaciones de valores de frecuencia de conmutaci3n alrededor de f_s^*	89
Figura 3.13 Convertidor buck-boost	91
Figura 3.14 Eficiencia respecto variaciones de valores de capacitancia alrededor de L^* .	102
Figura 3.15 Eficiencia respecto variaciones de valores de capacitancia alrededor de C^* .	103
Figura 3.16 Eficiencia respecto variaciones de valores de frecuencia de conmutaci3n alrededor de f_s^*	104
Figura 4.1 a) Convertidor doble-buck con conmutaci3n con diodos, b) Convertidor doble-buck con conmutaci3n s3ncrona	110
Figura 4.2 Eficiencia respecto variaciones de valores de inductancia alrededor de L_1^* . a) doble buck, b) doble buck s3ncrono.	128
Figura 4.3 Eficiencia respecto variaciones de valores de inductancia alrededor de L_2^* . a) doble buck, b) doble buck s3ncrono.	129
Figura 4.4 Eficiencia respecto variaciones de valores del condensador alrededor de C_1^* . a) doble buck, b) doble buck s3ncrono.	131
Figura 4.5 Eficiencia respecto variaciones de valores del condensador alrededor de C_2^* . a) doble buck, b) doble buck s3ncrono	132
Figura 4.6 Eficiencia respecto variaciones de valores de frecuencia de conmutaci3n alrededor de f_s^* . a) doble buck, b) doble buck s3ncrono.	133
Figura 4.7 Eficiencia respecto variaciones de valores del ciclo de trabajo alrededor de d_1^* . a) doble buck, b) doble buck s3ncrono.	134

ÍNDICE DE FIGURAS

Figura 4.8 Convertidor doble-boost	136
Figura 4.9 Eficiencia respecto variaciones de valores de inductancia alrededor de L_1^* .	148
Figura 4.10 Eficiencia respecto variaciones de valores de inductancia alrededor de L_2^* .	149
Figura 4.11 Eficiencia respecto variaciones de valores del condensador alrededor de C_1^* .	149
Figura 4.12 Eficiencia respecto variaciones de valores del condensador alrededor de C_2^* .	150
Figura 4.13 Eficiencia respecto variaciones de valores de frecuencia de conmutaci3n alrededor de f_s^*	151
Figura 4.14 Eficiencia respecto variaciones de valores del ciclo de trabajo alrededor de d_2^* .	151

ÍNDICE DE TABLAS

ÍNDICE DE TABLAS:

Tabla 1.1 Características generales de los métodos de diseño de convertidores reportados.	20
Tabla 3.1 Magnitudes de los casos contemplados en el ejemplo ilustrativo.	64
Tabla 3.2 Parámetros del MOSFET del ejemplo ilustrativo.	64
Tabla 3.3 Restricciones y límites impuestos sobre las variables de diseño.	64
Tabla 3.4 Resultados obtenidos para el programa geométrico (3.31). Caso buck.	66
Tabla 3.5 Resultados obtenidos para el programa geométrico (3.31). Convertidor buck-síncrono.	67
Tabla 3.6 Resultados obtenidos para el programa geométrico (3.32).	69
Tabla 3.7 Valores de ejemplo para el diseño del convertidor boost.	82
Tabla 3.9 Resultados obtenidos para el programa geométrico (3.47).	84
Tabla 3.10 Resultados obtenidos para el programa geométrico (3.48).	85
Tabla 3.11 Valores de ejemplo para el diseño del convertidor buck-boost.	97
Tabla 3.12 Límites de las variables para el ejemplo de diseño del convertidor buck-boost.	98
Tabla 3.13 Resultados obtenidos para el programa geométrico (3.63).	99
Tabla 3.14. Resultados obtenidos para el programa geométrico (3.64).	100
Tabla 4.1 Valores de ejemplo para el diseño del convertidor doble-buck.	120
Tabla 4.2 Límites de las variables para el ejemplo de diseño del convertidor doble-buck	120
Tabla 4.3 Resultados obtenidos a partir del programa (4.16). Caso doble-buck.	122
Tabla 4.4 Resultados obtenidos a partir del programa (4.16). Caso doble-buck síncrono.	124
Tabla 4.5 Resultados obtenidos a partir del programa (4.17). Caso doble- buck síncrono	126
Tabla 4.6 Valores de ejemplo para el diseño del convertidor doble-boost	144
Tabla 4.7 Límites de las variables para el ejemplo de diseño del convertidor doble-boost	144

ÍNDICE DE TABLAS

Tabla 4.8 Resultados obtenidos para el programa geométrico (4.32). Caso doble-boost	146
Tabla 4.9 Resultados obtenidos para el programa geométrico (4.33).Caso doble-boost.	147

CAPÍTULO 1

INTRODUCCI3N

Varios informes, sobre la tendencia mundial del consumo de energía, prevén un considerable aumento de las necesidades energéticas durante el primer tercio del siglo XXI [1.1].

Según la Agencia Internacional de la Energía (AIE), que publica todos los años su World Energy Outlook, (donde se analiza la evolución esperada del consumo de energía a nivel mundial) la demanda de energía crecerá a un ritmo del 1,6% anual hasta 2030.

Algunos datos energéticos relevantes pueden visualizarse en la gráfica de la figura 1.1; a nivel mundial se consume en 6 semanas tanto petróleo como el que se consumía en el año 1950; en 2020, la generación de electricidad será el doble que actualmente. En estos análisis, [1.1], se muestra que el consumo creciente de energía debe hacer frente a retos muy importantes: por una parte la escasez de recursos energéticos y los elevados precios de los mismos y, por otra, el efecto que su uso tiene sobre el medioambiente. Una solución para reducir el consumo de energías fósiles sería la generación de energía eléctrica a partir de energías renovables, otra, la eficiencia energética.

1.-INTRODUCCIÓN

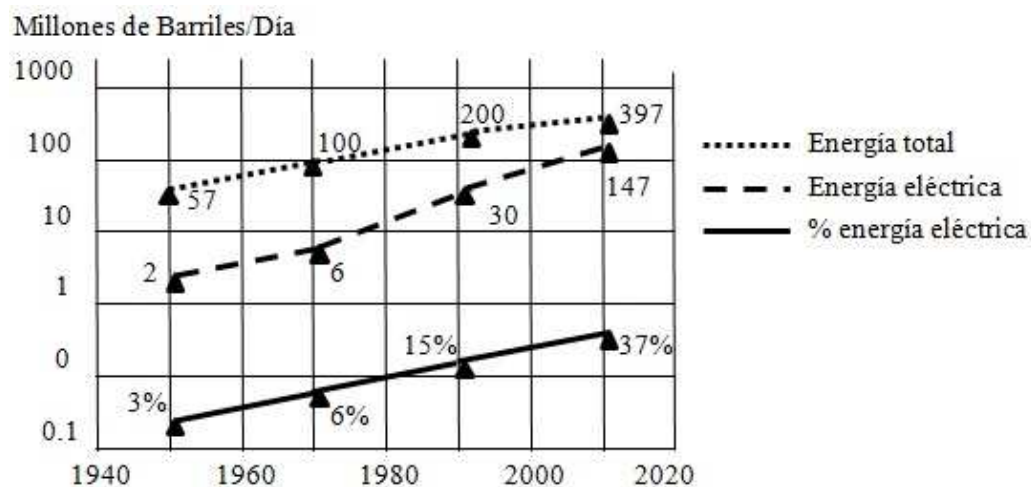


Figura 1.1 Consumo de energía mundial.

No cabe duda que los países industrializados están haciendo un esfuerzo importante en el campo de las energías renovables. De hecho, según las proyecciones de la Administración de Información de la Energía de los Estados Unidos (EIA), [1.2], se estima que el peso de las energías renovables en los países de la OCDE (Organización para la Cooperación y el Desarrollo Económico) aumentará 10 puntos en los próximos años y se situará en el 26% del total de la energía eléctrica producida. Sin embargo, según las previsiones de la EIA, estas energías sólo aportarán un 17% de la demanda energética mundial. Por consiguiente, para reducir el consumo de energía y la emisión de GEI (gases de efecto invernadero) sería interesante, además del uso de energías renovables, centrar esfuerzos en mejorar la eficiencia energética.

En los últimos años, han surgido desde distintos ámbitos (administraciones públicas, organizaciones sin ánimo de lucro, etc.) iniciativas con el objetivo de reducir las emisiones de CO₂, reduciendo el consumo eléctrico. Ejemplos de estas iniciativas son: Climate Savers Computing y Alliance to Save Energy [1.3-1.4]. Estas organizaciones intentan, tanto concienciar al usuario promoviendo el ahorro energético, como incentivar la compra de

1.-INTRODUCCIÓN

equipos más eficientes. Las iniciativas no sólo comprometen a los participantes corporativos a comprar productos energéticamente eficientes, sino que también obligan a los fabricantes, de equipos y componentes, a producir dispositivos que cumplan con unas especificaciones energéticas reguladas.

Existen múltiples ejemplos de estas prácticas; un buen ejemplo de estas prácticas es el uso del etiquetaje energético. Desde abril de 2012, es obligatorio el etiquetaje energético de todos los electrodomésticos y material de comunicación vendido en la Unión Europea. Dicha etiqueta permite al consumidor conocer de forma rápida la eficiencia energética de un electrodoméstico.

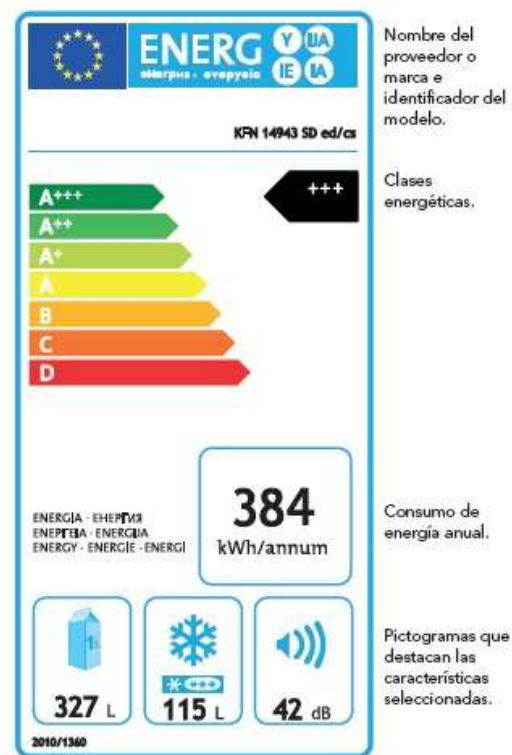


Figura 1.2 Prototipo de etiqueta energética.

Las etiquetas, figura 1.2, tienen una parte común que hace referencia a la marca, denominación del aparato y clase de eficiencia energética; y otra parte que varía de unos electrodomésticos a otros y que hace referencia a otras características, según su funcionalidad:

1.-INTRODUCCIÓN

por ejemplo, la capacidad de congelación para frigoríficos o el consumo de agua para lavadoras.

Actualmente, por lo comentado hasta el momento, tanto para los fabricantes, cómo para los consumidores es de especial interés fabricar y emplear equipos o componentes con una elevada eficiencia. Para desarrollar equipos o componentes de alta eficiencia es necesario considerar esta especificación en el diseño.

Existen equipos que por su gran consumo energético es obvio que requieren de la minimización de sus pérdidas. En cambio, existen dispositivos, que, a pesar de su reducido consumo, su uso está tan extendido que elevar su eficiencia supondría un importante ahorro energético. Muchos de estos componentes, de uso tan extendido, son, además, dispositivos portátiles. Por tanto, elevar su eficiencia supondría, también, mejorar su autonomía. La figura 1.3 muestra tres dispositivos electrónicos de los que dispone, prácticamente, cada individuo de un país desarrollado.



Figura 1.3 Dispositivos electrónicos comúnmente utilizados.

1.-INTRODUCCIÓN

Exactamente, según el informe realizado por la ITU (Unión Internacional de Telecomunicaciones), agencia de la ONU, en 2013 existían 6.800 millones de dispositivos móviles en el mundo, éstos repartidos entre 7.100 millones de personas. Tal y como puede verse en la gráfica de la figura 1.4, el año 2005 había 2.200 millones de líneas móviles activas para 6.500 millones de personas. La diferencia es de lejos notoria y respalda la idea que asegura que, para finales de este 2014, en la Tierra habrá una mayor cantidad de dispositivos móviles que personas.

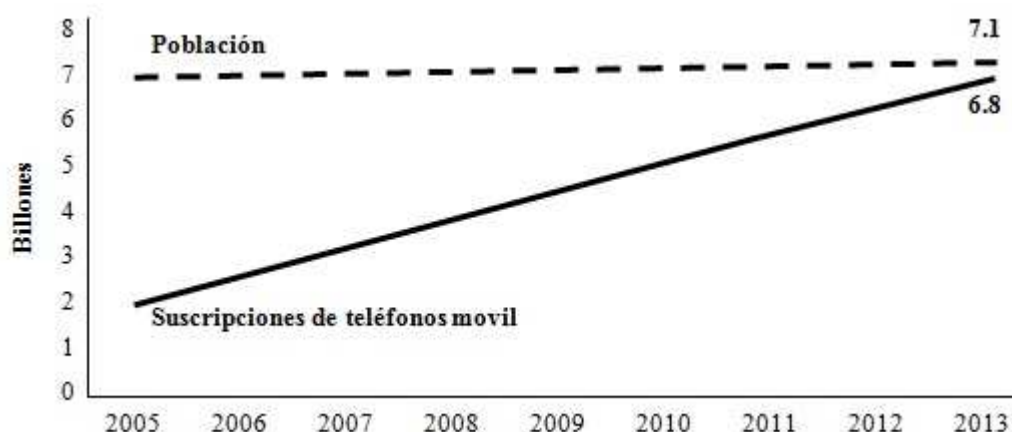


Figura 1.4 Población mundial versus número de suscripciones de teléfonos móviles.

A partir de los datos proporcionados sobre el uso de dispositivos móviles, figura 1.4, y sobre el uso, en general, de los dispositivos de la figura 1.3; se hace más evidente, todavía, el beneficio de mejorar tanto la eficiencia, como la autonomía de estos equipos.

Uno de los elementos presentes, entre otros muchos equipos, en los dispositivos de la figura 1.3 son los convertidores de potencia CC-CC.

El objetivo de esta tesis es garantizar un diseño de convertidores de potencia capaz de cumplir con unas especificaciones energéticas reguladas.

1.-INTRODUCCI3N

1.1 DISEÑO DE CONVERTIDORES CONMUTADOS CC-CC

La funci3n de un convertidor conmutado CC-CC [1.14-1.16] es adaptar el voltaje de una fuente primaria de tensi3n continua a las necesidades de las cargas continuas. Se hace necesaria la utilizaci3n de estos dispositivos convertidores de tensi3n cuando se precisa de una tensi3n diferente a la de la fuente primaria, o de unos determinados requerimientos dinámicos frente a perturbaciones en la fuente de energí3 primaria o a variaciones de la misma carga.

Un convertidor es un dispositivo electr3nico formado por conmutadores (transistores y diodos) y elementos almacenadores de energí3 (condensadores y bobinas). En la figura 1.5 se presenta el esquema general de convertidores CC-CC.

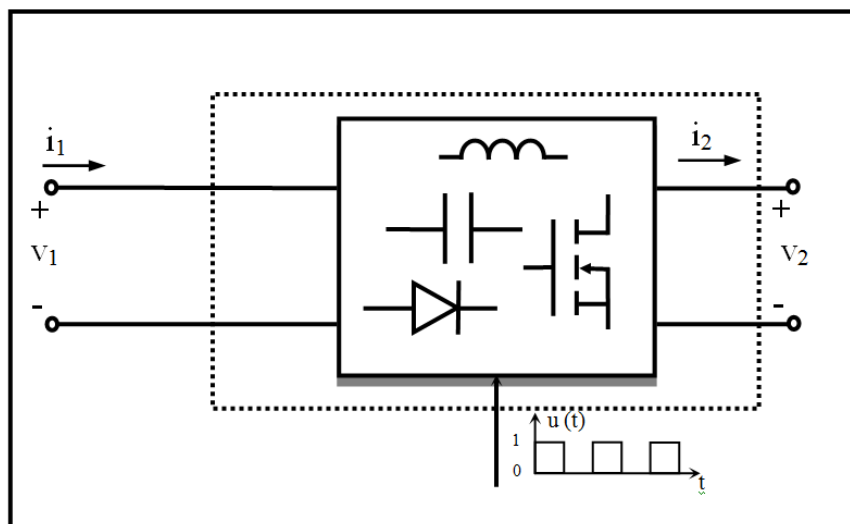


Figura 1.5 Esquema bási3o de un convertidor CC-CC.

El control de dichos dispositivos se hace a trav3s del accionamiento de los interruptores, que junto con los elementos reactivos constituyen el dispositivo convertidor. Entre las fuentes de entrada se encuentran: baterías electrolíticas, pilas de combustible, paneles solares y la red eléctrica rectificadas.

1.-INTRODUCCIÓN

Según la aplicación, los convertidores CC-CC pueden tener distintas topologías, ya sean básicos, con solo dos elementos almacenadores de energía (una bobina y un condensador), o de orden elevado, con mayor número de estos elementos. Los convertidores básicos pueden ser: reductores de voltaje (convertidor buck), elevadores de voltaje (convertidor boost) y reductores-elevadores de voltaje (convertidor buck-boost). En la presente tesis se abordan tanto los convertidores básicos como algunas topologías de orden elevado.

Los convertidores de potencia CC-CC son elementos presentes, por ejemplo, en alimentaciones de tarjetas microprocesadores y DSPs, ubicadas en equipos informáticos y de telecomunicaciones [1.5-1.13], o en buses de alimentación embarcados en sistemas como satélites, automóviles o aviones.

En los últimos años, los convertidores de potencia conmutados CC-CC han mejorado prestaciones gracias a la disponibilidad de transistores MOSFET de potencia con mejor comportamiento en conmutación, diodos de alta velocidad y materiales magnéticos avanzados. Las innovaciones han buscado también reducir el tamaño de los componentes magnéticos (para aplicaciones portables); como contrapartida, se ha aumentado la frecuencia de conmutación y por consiguiente han aumentado las pérdidas asociadas a ésta. Actualmente, los convertidores CC-CC conllevan requisitos de diseño muy exigentes cómo: eficiencias elevadas, 'slew-rates' o pendientes de variación de corriente muy grandes, rizados pequeños, frecuencias de conmutación acotadas, dimensiones limitadas de los elementos reactivos, etc. Todos estos requisitos provocan que el diseño de convertidores de potencia represente una tarea laboriosa.

A pesar de las exigencias de los distintos sectores, el diseño actual de convertidores de potencia se caracteriza por ser un diseño no automatizado, donde el diseñador requiere de

1.-INTRODUCCIÓN

aproximaciones sucesivas hasta encontrar una solución que cumpla con todas las restricciones de diseño.

En uno de los procesos actuales de diseño de convertidores de potencia, el diseñador, habitualmente, inicia su tarea partiendo del valor de las variables de potencia; éstas son: la tensión de entrada, la tensión de salida y la potencia entregada a la carga, y las restricciones que se requieren en el funcionamiento del mismo, como por ejemplo: eficiencia mínima, rizado de corriente máximo, rizado de tensión máximo, etc. Basándose en estos datos, el diseñador selecciona la topología del convertidor y, por tanto, el número de interruptores, de componentes magnéticos y de condensadores. Dicha elección se realiza habitualmente en base a su experiencia.

Seguidamente, se procede a la elección de los interruptores, que en el caso de convertidores de mediana y baja potencia se implementan mediante transistores MOSFET y diodos.

Una vez seleccionados los MOSFET's y dada la experiencia y conocimientos del diseñador, se elige la frecuencia de conmutación a partir del análisis de las pérdidas en los transistores. Esta elección, descrita por Erickson en [3.1], se basa en el concepto de la frecuencia de conmutación crítica, valor en el que las pérdidas por conmutación tienen el mismo valor que la suma de las otras pérdidas del convertidor. Si se elige una frecuencia de conmutación por encima del valor crítico, las pérdidas por conmutación dominan sobre el resto de pérdidas y la eficiencia decrece rápidamente con el aumento de la frecuencia de conmutación. En cambio, si se elige una frecuencia de conmutación por debajo del valor crítico, las pérdidas de conducción dominan sobre las de conmutación y entonces variaciones en la frecuencia de conmutación son despreciables en la eficiencia.

1.-INTRODUCCIÓN

La figura 1.6 representa eficiencia respecto frecuencia de conmutación, extraída de [3.1].

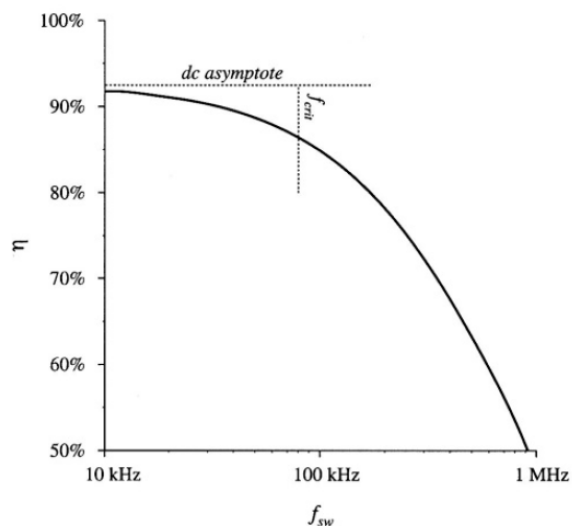


Figura 1.6 Eficiencia respecto frecuencia de conmutación.

La tarea de diseño suele finalizar calculando los valores de inductancias y condensadores a partir de la frecuencia de conmutación hallada.

El siguiente esquema pretende sintetizar la tarea del diseño tradicional de convertidores CC-CC, que se ha intentado resumir brevemente en los párrafos anteriores, donde se observa la necesidad de tener unos datos de partida, el orden de las etapas del diseño y, finalmente, de iteraciones en el diseño.

1.-INTRODUCCIÓN

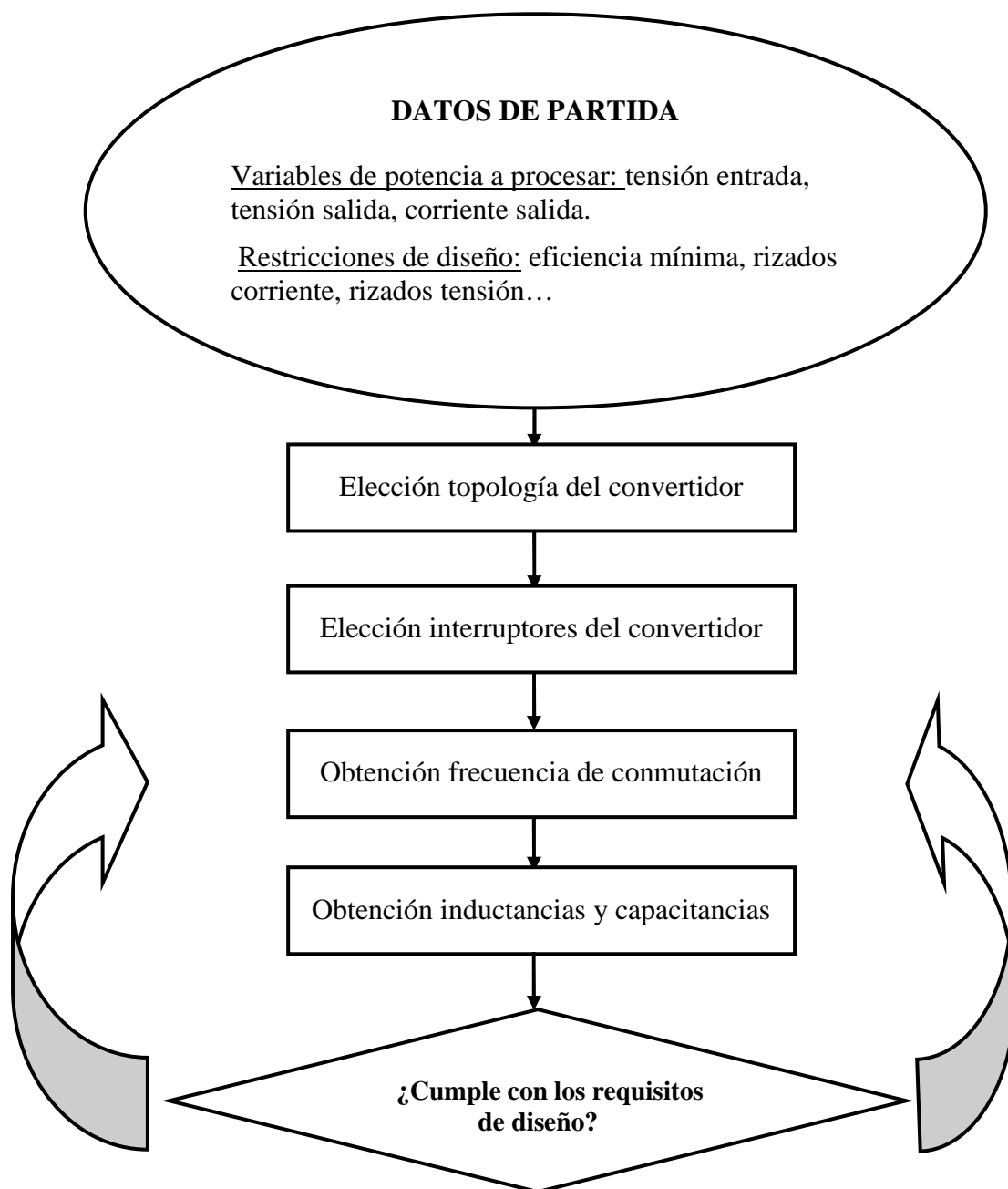


Figura 1.7 Esquema del diseño actual de un convertidor.

El diseño detallado y esquematizado en la figura 1.7, precisa de un diseñador con experiencia en el campo de la electrónica de potencia, supone un proceso lento y además el convertidor óptimo rara vez es alcanzado ni tampoco se conoce con certeza la distancia al óptimo. Con el objetivo de encontrar con certeza el convertidor óptimo, a partir de unas

1.-INTRODUCCIÓN

especificaciones dadas, en la presente tesis se propone aplicar al diseño descrito un método de optimización avanzado [1.17-1.19].

Para poder aplicar un método de optimización al diseño de convertidores, deberemos formular el problema de diseño como un problema de optimización o como un programa matemático; un programa matemático es aquél que puede ser formulado como:

$$\begin{array}{l} \text{Encontrar :} \\ \text{sujeto a restricciones} \end{array} \quad x = \left\{ \begin{array}{c} x_1 \\ x_2 \\ \cdot \\ \cdot \\ \cdot \\ x_n \end{array} \right\} \quad \text{la cual minimice} \quad f(x) \quad (1.1)$$
$$g_j(x) \leq 0, \quad j = 1, 2, \dots, m$$
$$l_j(x) = 0, \quad j = 1, 2, \dots, p$$

donde las variables de diseño x_i , $i=1,2,\dots,n$; son colectivamente representadas como un vector de dimensión n llamado vector de diseño, a $f(x)$ se le denomina función objetivo y, $g_j(x)$ y $l_j(x)$ son conocidas como restricciones de desigualdad y de igualdad, respectivamente.

La utilización de las técnicas de optimización matemática permite más precisión en el diseño, utilizando menos simplificaciones en el diseño (por ejemplo escogiendo un valor de rizado de corriente, tal y cómo se ha mostrado en el diseño tradicional sintetizado en la figura 1.7). Además, dichas técnicas permiten obtener un convertidor que cumpla con una función objetivo, en base a la cual se realizará el diseño; este hecho elimina las iteraciones, precisadas en el diseño actual si se desean alcanzar unos requisitos determinados.

1.-INTRODUCCIÓN

El gran desarrollo de los algoritmos computacionales y la velocidad cada vez mayor de los equipos informáticos, permiten diseños óptimos en tiempos relativamente pequeños. Además, la aplicación de técnicas de optimización proporciona una mejor comprensión de las ventajas y desventajas involucradas en el diseño (realizando, por ejemplo, análisis de sensibilidad).

Para aplicar un método de optimización al proceso se empieza eligiendo, además de las especificaciones y requisitos ya detallados en el sistema actual, figura 1.7, una función objetivo, $f(x)$. Ésta representa el criterio a optimizar en el diseño del convertidor, por ejemplo: peso total, pérdidas totales, etc. Se deberán escoger también las variables de diseño X . Las variables de diseño consideradas en la tesis son el valor de: inductancias, capacitancias y frecuencia de conmutación. Se podrá imponer, si se desea, límites sobre estas variables de diseño (serán las restricciones: $g_j(x)$ y $l_j(x)$). Y, finalmente, se deberán introducir las características de los componentes (que serán los parámetros preasignados del problema de optimización), estas características se suponen conocidas por los diseñadores o extraídas de hojas de características de componentes y/o otras fuentes o cálculos, ejemplos de los parámetros del problema son: tiempos de conmutación del transistor y del diodo, resistencias serie equivalentes (ESR) en los elementos almacenadores de energía, etc. Una vez introducidos los parámetros necesarios, el programa de optimización será resuelto de manera automatizada, obteniéndose el valor óptimo de las variables de diseño y el valor óptimo de la función objetivo.

El siguiente esquema, correspondiente a la figura 1.8, intenta sintetizar el proceso de optimización del diseño de un convertidor CC-CC propuesto en esta tesis.

1.-INTRODUCCIÓN

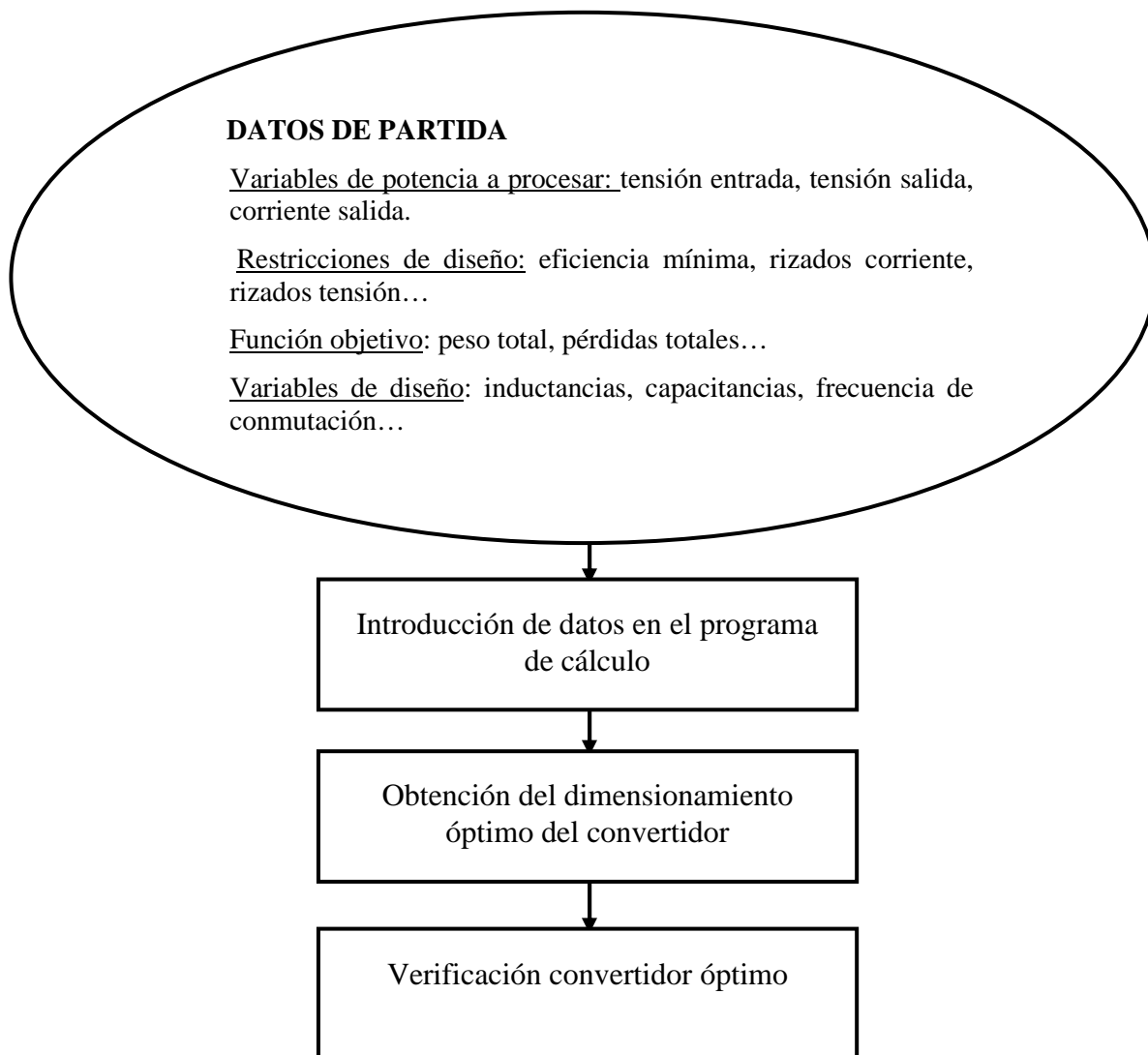


Figura 1.8 Esquema del diseño propuesto de un convertidor.

Obsérvese que han desaparecido las líneas que indicaban que la solución se obtenía mediante aproximaciones sucesivas.

Comparando el procedimiento de diseño de convertidores actual con el procedimiento de diseño propuesto en esta tesis se observa que:

- 1) Los dos diseños parten de las variables de potencia a procesar y de la topología convertidora elegida.

1.-INTRODUCCIÓN

- 2) La frecuencia de conmutación, fundamental en el diseño del circuito de potencia, es actualmente seleccionada por el criterio del diseñador, que precisa, por tanto de experiencia y conocimientos previos. Contrariamente, en el diseño propuesto en esta tesis, es hallada como una variable de diseño más, a partir de un programa de optimización.
- 3) El diseño propuesto en esta tesis encuentra el convertidor óptimo sin aumentar los costes respecto al procedimiento actual.
- 4) El procedimiento propuesto, aporta la posibilidad de verificación de los resultados y de análisis de la dependencia de las variables respecto la función objetivo, es decir el procedimiento puede incluir una etapa de análisis de la sensibilidad de la solución obtenida. Dicho estudio de sensibilidad permitirá considerar variaciones del diseño que facilite la implementación posterior del convertidor.

En el diseño de convertidores de potencia, el número de variables de diseño, generalmente, excede al de restricciones. Consecuentemente, después de definir las restricciones de diseño, existe virtualmente un conjunto infinito de soluciones de diseño. Para abordar el diseño de convertidores CC-CC se debe tener en cuenta, además, que tanto la función objetivo, como las restricciones no son lineales.

1.2 ESTADO DEL ARTE DE LA OPTIMIZACIÓN EN ELECTRÓNICA DE POTENCIA

La optimización de prestaciones de sistemas y subsistemas en el campo de la electrónica de potencia ha sido abordada por un gran número de autores. Uno de los enfoques más reportados es el que utiliza únicamente herramientas gráficas. Las herramientas gráficas suponen un procedimiento simple que permite solucionar problemas de optimización que involucren únicamente una o dos variables de diseño. En los siguientes artículos se muestran algunas de las publicaciones recientes que tratan la optimización en el diseño de convertidores CC-CC utilizando dicho método. En [1.20], Yousefzadeh y Maksimoviç describen cómo seleccionar el tiempo muerto en la rectificación síncrona con el fin de optimizar la eficiencia de un convertidor. El método optimiza un solo parámetro y éste se realiza mediante método gráfico. Sin embargo, el diseño no tiene porqué ser óptimo cuando se consideren más parámetros y un mejor conjunto de limitaciones. Otro ejemplo de diseño optimizado en el dominio de convertidores CC-CC es el descrito por Musunuri y Chapman en [1.23], donde se lleva a cabo una optimización gráfica de la anchura de los transistores CMOS para minimizar las pérdidas en un convertidor buck monolítico. Cabe mencionar también que Yousefzadeh realizó una optimización gráfica de la eficiencia de un amplificador de conmutación asistido linealmente para aplicaciones de RF en [1.24]. Finalmente, Gerber, en [1.25], realizó una optimización gráfica del ciclo de trabajo de convertidores CC-CC en interleaving.

Siguiendo con las herramientas gráficas, si el problema de diseño involucra más de dos variables, es posible dividir el problema en etapas optimizando dos variables por etapa. En cada etapa se debe fijar el valor de las variables que no se optimicen, basándose en los

1.-INTRODUCCIÓN

resultados obtenidos en la etapa anterior. Kursun, en [1.21], muestra el diseño de un convertidor buck monolítico optimizando parámetros tales como: rizado de corriente, frecuencia de conmutación y oscilación del voltaje en la puerta del driver del MOSFET, tanto el de lado alto como el de bajo. Sin embargo, el procedimiento de optimización se divide en dos etapas: la primera etapa consiste en elegir el rizado de corriente y la frecuencia de conmutación óptimos mediante la utilización de gráficas 2D y 3D, mientras que en la segunda etapa utiliza otro análisis gráfico para seleccionar los valores óptimos de la oscilación de tensión en el driver del MOSFET. La técnica de optimización no tiene en cuenta las limitaciones y, por lo tanto, el problema no lineal sin restricciones se puede resolver dividiendo el problema en varias etapas y optimizando dos parámetros por etapa. Esta técnica no es conveniente cuando se tienen en cuenta ciertas limitaciones que afectan conjuntamente a parámetros optimizados en etapas distintas.

A diferencia de los trabajos citados anteriormente, donde la búsqueda del óptimo se realizó mediante herramientas gráficas, la maximización del volumen y su impacto en la eficiencia, debido a efectos térmicos, ha sido analizada en [1.22]. El procedimiento evalúa varias topologías para propósitos de telecomunicaciones y reporta algunos resultados de simulación que permiten a los diseñadores obtener una guía práctica para mejorar la densidad de potencia. Sin embargo, el procedimiento optimiza la mejor opción de un número limitado de opciones, por lo que no se precisa de un algoritmo de programación matemática. Por lo contrario, Takayama, en [1.26], basó su optimización en los procedimientos de análisis y realizó un estudio exhaustivo de las pérdidas derivadas de las condiciones de operación restringida de un convertidor buck. Después de esto calculó las derivadas parciales de la función de pérdidas con respecto a las variables de optimización, que se tradujo en un sistema de ecuaciones lineales compatibles. El óptimo se obtuvo al resolver el sistema de ecuaciones

1.-INTRODUCCIÓN

lineales, por lo tanto, en [1.26] se describe la aplicación de un método de optimización no lineal sin restricciones en el convertidor de diseño. Esta aproximación coincide con la propuesta de esta tesis de resolver el problema de diseño mediante métodos de optimización no lineales, pero se diferencia de la misma en no tener en cuenta restricciones.

Otros trabajos, a pesar de ser presentados como trabajos de optimización, simplemente describen metodologías de diseño, analizan pérdidas o realizan una comparativa entre varias alternativas de diseño. En [1.27], Zientarski describe una metodología para el diseño de un inductor en un convertidor boost como corrector del factor de potencia. Con el objetivo de reducir el volumen del elemento magnético del convertidor, se implementa un software que selecciona un inductor a partir de un rango de frecuencias de conmutación y de un rango de rizados de corriente. Consigue, para cada punto de funcionamiento, seleccionar la mejor configuración magnética respecto al aumento de temperatura y las EMI's generadas por el convertidor. El trabajo precisa de un diseñador con experiencia previa para la selección de valores y la toma de decisiones durante el proceso de optimización. Una optimización detallada de los parámetros de un inversor resonante LCsCp se presenta en [1.28], donde se optimizan las pérdidas del inversor. Mediante una serie de análisis y cálculos, y a partir de un ejemplo concreto, se obtienen los valores ideales del voltaje de entrada y de los componentes resonantes verificados experimentalmente en el mismo trabajo. En la referencia [1.29], se presenta un exhaustivo análisis y diseño de un convertidor boost en interleaving, donde la selección de componentes se lleva a cabo bajo restricciones de rizados de corriente y tensión. Del mismo modo, en las referencias [1.29-1.31], se presentan procedimientos para minimizar magnitudes tales como eficiencia o EMI's.

1.-INTRODUCCIÓN

En los artículos revisados, [1.20-1.31], se optimiza un solo parámetro, el procedimiento de optimización se divide en etapas y sólo se optimiza uno o dos parámetros en cada etapa, o simplemente se realiza un estudio exhaustivo de un diseño. En consecuencia, estos procedimientos no permiten tener en cuenta un gran número de restricciones impuestas de forma simultánea.

Para poder tener en cuenta un gran número de restricciones simultáneamente, algunos autores han utilizado métodos de programación no lineal en el diseño de convertidores CC-CC, que se basan en multiplicadores de Lagrange entre otros. Cabe reseñar en este campo los trabajos realizados en [1.33], donde se optimiza el tamaño del condensador de un convertidor así como el límite de almacenaje de energía, mediante funciones de Lagrange. Del mismo modo, en las referencias [1.34-1.36], se describe la optimización de convertidores CC-CC mediante algoritmos de lagrangiana aumentada. Otros métodos, como la programación cuadrática, han sido utilizados para ello, como en [1.37], donde se diseña un convertidor boost corrector del factor de potencia utilizando dicho método, o en [1.32], donde se parte el problema en dos etapas: en la primera se selecciona la frecuencia de conmutación del convertidor y en la segunda la eficiencia dependiendo de la carga.

Los métodos mencionados de programación no lineal [1.32-1.37] no son siempre adecuados al aplicarlos al problema de diseño de convertidores CC-CC. A continuación se comenta brevemente el porqué de esta afirmación (para una explicación más detallada sobre cada uno de los métodos se remite al lector a [1.55-1.57]). La Lagrangiana aumentada requiere, al igual que el método de los multiplicadores de Lagrange, que el problema sea convexo, puesto que, para aplicar dicho método, es necesario garantizar las condiciones de Karush-Kuhn-Tucker

1.-INTRODUCCIÓN

(KKT). Las condiciones de Karush-Kuhn-Tucker son las condiciones necesarias y suficientes para garantizar que una función $f(x)$ de n variables tenga puntos extremos.

Del mismo modo, la Programación Cuadrática requiere que las restricciones sean lineales lo cual garantiza que el espacio de soluciones es convexo, aunque permite que la función objetivo sea cuadrática.

Además de las técnicas de programación no lineal mencionadas, otros métodos de optimización han sido utilizados en la optimización de convertidores, como los algoritmos genéticos o métodos probabilísticos. Un algoritmo genético fue utilizado para optimizar el ruido armónico en convertidores AC / AC en [1.38]. El método de Monte Carlo se ha utilizado para optimizar el coste, el peso y el volumen de los convertidores para aplicaciones de automoción en [1.39], y una combinación de un método heurístico y un programa matemático se utilizan en [1.40] para la selección de transistores.

Los métodos utilizados en [1.38-1.40] utilizan algoritmos de búsqueda heurística. El objetivo de este tipo de algoritmos es encontrar una buena aproximación al valor óptimo de la función, pero no aseguran que el valor óptimo de la función sea encontrado en todos los casos.

La tabla 1.1 resume algunos de los inconvenientes y ventajas principales de los métodos revisados, aplicados hasta el momento, al diseño óptimo de convertidores.

1.-INTRODUCCIÓ

	<i>Herramientas gráficas</i> [1.20-1.25]	<i>Programaci3n no lineal</i> [1.32-1.37]	<i>Métodos heurísticos</i> [1.38-1.40]
<u>Inconvenientes:</u>	Máximo 2 variables.	<i>Multiplicadores de Lagrange:</i> requiere funciones convexas. <i>Cuadrática:</i> requiere restricciones lineales.	<i>Monte Carlo,</i> <i>Algoritmos genéticos:</i> Desconocen si el valor alcanzado es el óptimo. Puede quedarse en un extremo local.
<u>Ventajas</u>	Procedimiento simple	Permite gran número de restricciones.	Mejora la eficacia del proceso (reduciendo los nodos recorridos en una búsqueda requerida)

Tabla 1.1 Características generales de los métodos de diseño de convertidores reportados.

La mayoría de los métodos revisados no utilizan ningún procedimiento matemático, por lo que, indudablemente, el tema desarrollado en la tesis es novedoso en este dominio.

1.3 PROGRAMACIÓN GEOMÉTRICA

A diferencia de los procedimientos correspondientes a las referencias citadas en el apartado anterior, en la tesis se presenta un nuevo método para el diseño de convertidores CC-CC, que optimiza una función objetivo no lineal con restricciones no lineales. Tanto la función objetivo como las restricciones deberán ser expresadas en una forma particular que se conoce como forma posinomial, en este nuevo método, y que se detalla en el segundo capítulo, lo que permite modelar el problema de diseño como un programa geométrico.

Los programas geométricos pueden ser resueltos mediante algoritmos numéricos eficientes [1.40-1.42] ya que mediante un cambio de variables pueden ser expresados como un problema de optimización convexo [1.43-1.45]. La principal ventaja de modelar un problema de optimización no lineal como un programa geométrico, es que a pesar de tratar con objetivos y restricciones no lineales, se obtiene el óptimo global o se indica la infactibilidad del diseño rápidamente. Otra ventaja importante es que la solución no depende del punto de partida, es decir, el diseño inicial es irrelevante y no tiene ningún efecto sobre el diseño óptimo final.

Una explicación detallada de la optimización convexa y sus aplicaciones de ingeniería se puede encontrar en [1.46].

Los investigadores se han interesado por la optimización geométrica desde la década de los 60 [1.47], sin embargo, las ventajas reales de esta técnica se empiezan a apreciar ahora. La razón de ello, es el importante desarrollo de los métodos de punto interior para resolver problemas de optimización convexa en los últimos quince años [1.48, 1.49].

1.-INTRODUCCIÓN

El método de la PG proporcionan herramientas de solución global de problemas que, a priori, éstos no son convexos. El método, que en esta tesis se ha adaptado al diseño de convertidores CC-CC, ha sido aplicado con éxito en variados campos del ámbito del conocimiento. Un ejemplo de la aplicación de la técnica PG a la economía agraria se desarrolla en la tesis [1.50]. En la cual se plantea un problema del cálculo de la ración para el vacuno de producción cárnica que presenta dos dificultades propias: la variabilidad de los precios de los ingredientes en la ración y la no linealidad de la función producción que se utiliza en su formulación. El trabajo, además, tiene en cuenta un interesante estudio económico de las interrelaciones de mercado en España de los piensos de importación.

Una aplicación bien distinta se encuentra en [1.51], donde se optimiza el precio óptimo que deberían tener unos determinados servicios de internet dependiendo de la demanda de los mismos, de la banda ancha disponible, etc.

En un ámbito completamente distinto, en [1.52] se optimiza un problema de gestión de un inventario dado bajo limitaciones de espacio y restricciones de rotura de stock. Otro ejemplo en el ámbito de la economía, se encuentra en [1.53] dónde se formula un problema de inventario con costos de parámetros aleatorios que dependen, por ejemplo, de la demanda del mercado. En el artículo se afirma que el método de análisis es fácilmente extensible a otros problemas concretos, como por ejemplo, problemas de inventario por deterioro de artículos, etc.

Por último, cabe comentar la referencia [1.54], donde se optimiza el control de tráfico aéreo. El trabajo muestra la sensibilidad a retardos adicionales de las aerolíneas.

1.-INTRODUCCIÓN

Los trabajos revisados [1.50-1.54] difieren entre sí por la temática abordada pero presentan la gran similitud de poder ser tratados mediante la PG, puesto que, pueden ser expresados mediante funciones posinomiales.

En el capítulo 2, se explicaran conceptos matemáticos, que se han citado en este apartado, como forma posinomial o programa geométrico, y que son requeridos para la correcta comprensión del método de optimización aplicado en este trabajo.

1.4 OBJETIVOS DE LA TESIS

En el apartado 1.1, se pone de manifiesto la necesidad de la optimización del diseño de convertidores CC-CC. Una vez revisadas las distintas técnicas aplicadas hasta el momento, apartado 1.2, se muestra que no existe ninguna, que cumpla con las necesidades de diseño requeridas por el sistema. Por estos motivos, esta tesis presenta un método de optimización, apartado 1.3, capaz de abordar el diseño de convertidores de forma sistemática, y que por tanto, resuelva no solo el problema latente de diseño óptimo de convertidores, sino que lo haga de manera automatizada.

En la presente tesis se describe la optimización del diseño de algunas topologías convertidoras, aunque extender la técnica utilizada a más convertidores [1.58], supondría, simplemente, adaptar las expresiones utilizadas y elegir los requisitos que deben cumplir.

Tras este primer capítulo introductorio, la tesis posee cuatro capítulos más. En el segundo, bajo el nombre de conceptos preliminares, se hace un repaso de conceptos de los que se hace uso a lo largo del trabajo, en especial los que tienen relación con el ámbito de la optimización. Así el segundo capítulo empieza, introduciendo algunos conceptos de optimización no lineal; para detallar a continuación, un tipo específico de procedimiento de optimización, llamado programación geométrica (PG). De este método, se define: función posinomial, programa geométrico y se describen varias transformaciones, utilizadas en la tesis, para formular el problema como un programa geométrico. Finalmente, se describe otro método ampliamente repetido llamado optimización convexa. Definiendo para ello los conceptos de conjunto convexo, función convexa y problema de optimización convexa.

1.-INTRODUCCIÓN

En el capítulo tres, se revisan los convertidores básicos (en especial expresiones de: rizados de tensión y corriente, pérdidas de los componentes y otras expresiones relacionadas con especificaciones del diseño) y se presenta la aplicación de la PG en el diseño de éstos. Primero se definen las magnitudes (inductancias, capacitancias y frecuencia de conmutación) del convertidor reductor básico, y las expresiones que se utilizan en la optimización de su diseño. Posteriormente y una vez obtenidos los resultados, se verifica que éstos son óptimos. El mismo desarrollo se lleva a cabo para el convertidor elevador y para el reductor- elevador.

El siguiente capítulo, dedicado a los convertidores en cascada, se estructura del mismo modo que el capítulo anterior. Primero se analizan en detalle las topologías propuestas, para de este modo definir el problema a optimizar y finalmente se ilustran y comentan los resultados obtenidos. La finalidad de este capítulo es mostrar las ventajas que presenta la aplicación de la Programación Geométrica al diseño de convertidores aun cuando estos presentan un gran número de variables y restricciones.

Finalmente, en el capítulo 5 se presentan las conclusiones de esta tesis y se comentan las futuras líneas de investigación que complementarían y extenderían las aportaciones realizadas en la tesis.

CAPÍTULO 2

CONCEPTOS PRELIMINARES

En este capítulo se da un repaso a conceptos matemáticos utilizados a lo largo del trabajo. Se inicia el resumen estableciendo la formulación de un problema de optimización no lineal, seguidamente se presentan dos procedimientos aplicables a la resolución de algunos de estos problemas: la optimización convexa y la programación geométrica. Respecto a la optimización convexa se exponen los conceptos de: conjunto convexo, función convexa y se citan las ventajas de la optimización convexa. Respecto a la programación geométrica se define: cómo deben ser las ecuaciones que forman el problema a optimizar y cuál es el método de resolución.

2.1 OPTIMIZACIÓN NO LINEAL

La optimización del diseño de convertidores CC-CC debe tener en cuenta una función objetivo y unas restricciones que no son lineales, tal y como se ha mencionado en el capítulo 1. Como ejemplo de ello, se verá en capítulos posteriores, que existen expresiones, de las que dependen las variables (como por ejemplo el rizado de corriente) que no son lineales.

Si alguna de las funciones objetivo o restricciones, de la expresión 1.1, no es lineal, el problema se designa como un problema de programación no lineal (PNL).

Un programa no lineal se puede formular, por tanto, reescribiendo 1.1:

$$\begin{aligned} &\text{minimizar: } f(x) \\ &\text{sujeto a: } \begin{aligned} &l_j(x) = 0, \quad 1 \leq j \leq k \\ &g_j(x) \geq 0, \quad k+1 \leq j \leq m \end{aligned} \end{aligned} \tag{2.1}$$

donde $f(x)$, $g_j(x)$ y $l_j(x)$ son funciones no lineales, k es el número de restricciones de igualdad, $m-k$ el número de restricciones de desigualdad.

Un problema de optimización de este tipo; es decir, en el que la función objetivo y/o las restricciones se establecen como funciones no lineales, no es adecuado resolverlo mediante el uso de métodos lineales de optimización como el conocido método simplex. Sin duda, el método simplex supone una herramienta fiable y contrastada para resolver los problemas de programación lineal, es decir, problemas donde la función objetivo es lineal y sujeta a restricciones lineales; puesto que presenta la propiedad, en la mayoría de los casos, de llegar al óptimo global y la solución no depende del punto de partida. En cambio, si las funciones

2.-CONCEPTOS PRELIMINARES

son no lineales intentar encontrar el m3nimo global de un problema de optimizaci3n, en la mayor3a de los casos, puede suponer s3lo llegar a un 3ptimo local que depender3, por tanto, del punto de partida e incluso puede presentar dificultad detectar la factibilidad o no factibilidad del problema. En el caso de un programa no lineal general si la funci3n objetivo, $f(x)$, tiene una forma particular, tal y como explicar3 en el siguiente apartado, su resoluci3n puede no presentar dicha dificultad. Este es el caso de los problemas que pueden ser abordados mediante programaci3n convexa y mediante, como se ver3 a continuaci3n, una extensi3n de la misma llamada Programaci3n Geom3trica (PG).

2.2 PROGRAMACI3N CONVEXA

2.2.1 Introducci3n

Narendra Karmarkar en 1984 [2.1] desarroll3 un algoritmo para problemas de programaci3n lineal, que contrariamente a como resolv3a los problemas el m3todo Simplex, encontraba la soluci3n 3ptima iterando a trav3s del interior de la regi3n factible. La figura 2.1 muestra la trayectoria seguida para alcanzar el punto 3ptimo, x^* , desde el punto inicial, x^0 , por los dos m3todos mencionados: m3todo Simplex figura 2.1a y m3todo de punto interior figura 2.1b. Los m3todos de punto interior resuelven, adem3s de problemas de optimizaci3n lineal, problemas convexos; 3stos son, problemas con una funci3n objetivo convexa y unas restricciones convexas, a continuaci3n, apartado 2.2.2, se revisan conceptos c3mo: conjunto y funci3n convexa. Como se revisar3 en dicho apartado, por definici3n, expresi3n (2.3), una funci3n convexa no presenta 3ptimos locales. Por lo argumentado hasta el momento, si el problema que se presenta es convexo, aplicar algoritmos de punto interior supone que la

2.-CONCEPTOS PRELIMINARES

solución no dependa del punto de partida o del valor inicial de la solución y que la solución correcta sea encontrada rápidamente, si el problema es factible; además, cuando el problema no es factible, se detecta la inviabilidad de forma extremadamente rápida. Como ya se ha mencionado, éste no es el caso de la mayoría de los algoritmos de programación no lineal.

Los algoritmos de punto interior han evolucionado sustancialmente durante las últimas dos décadas y hoy en día son capaces de resolver eficientemente problemas de optimización convexa [1.44, 2.2].

La siguiente figura muestra la diferencia entre la trayectoria seguida para alcanzar el óptimo mediante Simplex y mediante un método de punto interior.

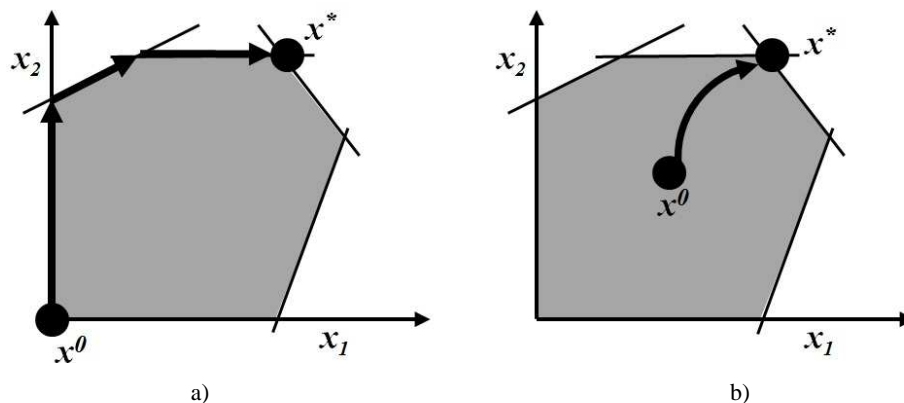


Figura 2.1. a) Método Simplex, b) Un método de punto interior.

En la sección 1.3, donde se introducían diversas técnicas de optimización, se citaron referencias en distintos ámbitos del conocimiento. A continuación se referencian diversos artículos que modelan y resuelven problemas de optimización convexa en el ámbito de la ingeniería.

En los trabajos presentados en [2.4-2.7] se optimiza el control de un sistema en tiempo discreto.

2.-CONCEPTOS PRELIMINARES

Se aplican desigualdades lineales matriciales (LMI) en [2.8], con el objetivo de obtener un control robusto para convertidores CC-CC. En el trabajo se ilustra la versatilidad del control para dos ejemplos concretos: el convertidor reductor básico y el elevador. En [2.9, 2.10] se utiliza la optimización convexa para maximizar el rendimiento y minimizar los retardos de una red de comunicaciones inalámbrica.

Cabe reseñar la referencia [2.11] donde se presenta, a modo de tutorial, un breve resumen de los conceptos básicos y de las técnicas más relevantes de la optimización convexa, además, en una segunda parte de la misma referencia, se aplican a un problema de comunicación *wireless* multi-usuario.

En el trabajo [2.12] se aplican algoritmos en el control de consumo óptimo de combustible y de tiempo mínimo aplicado a la gestión de una flota de naves espaciales obteniendo como resultado la arquitectura de la flota óptima. De este modo se muestra como obtener el mejor resultado en aplicaciones aeroespaciales que, como comentan los autores, podría utilizarse para la decisión o diseño de otros aspectos importantes en dicho ámbito.

Otro ejemplo de la utilización de la optimización convexa en ingeniería se encuentra en [2.13], donde se optimiza la elección de un conjunto de mediciones de un sensor que minimizan el error estimado frente a incertidumbre o ruido en varios parámetros. El artículo resuelve un problema combinatorial que supone una tarea, en general, con elevado coste computacional. En el mismo ámbito, el artículo [2.14] optimiza la eficiencia de multiprocesadores bajo restricciones de consumo y temperatura de uso. En el trabajo, además, se muestran resultados experimentales que permiten verificar la configuración de la frecuencia óptima para cada procesador, así como también garantiza a los diseñadores que la

2.-CONCEPTOS PRELIMINARES

temperatura del chip se mantendrá por debajo del umbral máximo en todos los tiempos de operación.

Finalmente, cabe comentar la cita [2.15] donde se optimiza el diseño de señales de test a partir del filtrado de ruido blanco para identificación dinámica de sistemas.

A continuación, se definen los conceptos de conjunto convexo y función convexa, conceptos necesarios para la buena comprensión de las ventajas de este caso particular de la PNL.

2.2.2 Conjunto convexo y función convexa

2.2.2.1. Conjunto convexo

Un conjunto C es convexo si el segmento de línea que une dos puntos cualesquiera en C está en C ; es decir para cualesquiera $x_1, x_2 \in C$ y cualquier θ con $0 \leq \theta \leq 1$:

$$\theta x_1 + (1 - \theta) x_2 \in C \quad (2.2)$$

En la figura 2.2 se observan dos conjuntos, el conjunto a sería convexo y el b no convexo.

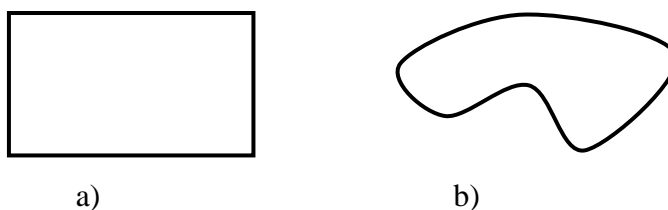


Figura 2.2. a) Conjunto convexo, b) Conjunto no convexo.

2.2.2.2. Función convexa

Una función $f : R^n \rightarrow R$ es convexa si el dominio de f es un conjunto convexo y si para todos los puntos x_1, x_2 pertenecientes al dominio de f , dada una θ tal que $0 \leq \theta \leq 1$, se tiene que:

2.-CONCEPTOS PRELIMINARES

$$f(\theta x_1 + (1-\theta)x_2) \leq \theta f(x_1) + (1-\theta)f(x_2) \quad (2.3)$$

Geométricamente puede interpretarse indicando que una funci3n f es convexa si la l3nea, que une dos puntos cualquiera (x_1, x_2) pertenecientes a la funci3n f , queda sobre la funci3n. Si la funci3n $-f$ es convexa, entonces f es c3ncava.

A menudo, puede resultar complicado determinar si una funci3n de varias variables es convexa aunque existen t3cnicas que se utilizan para verificar la convexidad. Para el caso particular que $n=1$ la convexidad se determina f3cilmente dibujando la funci3n y comprobando que la curvatura es positiva, como se representa en la figura 2.3. Para funciones con varias variables se puede utilizar la certeza que una funci3n es convexa si y solo si se restringe a cualquier l3nea

En la figura 2.3, se puede observar una funci3n convexa. Para m3s detalles sobre convexidad, se remite al lector a [2.3].

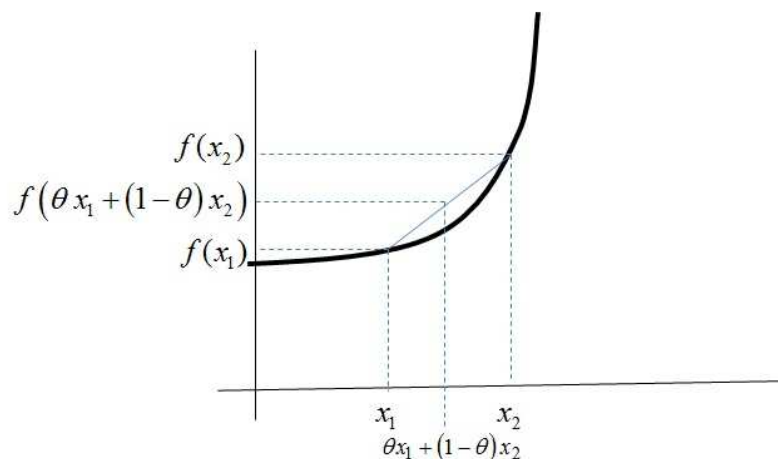


Figura 2.3. Funci3n convexa.

Obviamente, tanto las funciones lineales como las afines son convexas. A continuaci3n se citan otros ejemplos de funciones que son convexas:

2.-CONCEPTOS PRELIMINARES

- Exponencial. e^{ax} es convexa en R , para cualquier $a \in R$.
- Potencia. x^a es convexa en R_{++} cuando $a \geq 1$ o $a \leq 0$. (R_{++} indica el conjunto de reales estrictamente positivos).
- Logarítmica. $\log x$ es cóncava en R_{++} .
- Entropía negativa. $x \log x$ (ya sea en R_{++} , o en R_+ , siendo 0 cuando $x=0$) es convexa.
- Función máximo. $f(x) = \max\{x_1, \dots, x_n\}$ es convexa en R^n .

La convexidad o concavidad de los ejemplos que se han citado, puede ser verificada con la desigualdad (2.3), o comprobando que la segunda derivada es no negativa o no positiva.

Se demuestra que la función máximo, utilizada en el capítulo cuatro, es convexa.

La función $f(x) = \max_i x_i$ satisface para $0 \leq \theta \leq 1$,

$$\begin{aligned} f(\theta x + (1-\theta)y) &= \max_i (\theta x_i + (1-\theta)y_i) \\ &\leq \theta \max_i x_i + (1-\theta) \max_i y_i \\ &= \theta f(x) + (1-\theta)f(y) \end{aligned}$$

Los conceptos revisados muestran las ventajas de modelar un problema de PNL como un problema convexo. Por una parte, la seguridad de que si el problema posee un óptimo éste es el global (corroborado gracias a la definición de función convexa) y por otra, la posibilidad de utilizar para su resolución los métodos de punto interior (actualmente muy evolucionados).

En el siguiente apartado, apartado 2.3, se revisa un caso particular de la optimización convexa llamado Programación Geométrica.

2.3 PROGRAMACIÓN GEOMÉTRICA

Un programa geométrico es un tipo de problema de programación no lineal, que puede ser transformado a un problema convexo mediante un cambio logarítmico específico de variables.

2.-CONCEPTOS PRELIMINARES

Este tipo de problema puede ser expresado aplicando los conceptos de funci3n monomial y funci3n posinomial, conceptos que se detallan a continuaci3n.

2.3.1 Funciones monomiales y posinomiales

Dadas las variables reales positivas x_1, \dots, x_n a determinar en un problema de optimizaci3n y un vector que agrupa dichas variables $x = (x_1, \dots, x_n)$, la funci3n $g(x)$ se define como un monomio si tiene la forma siguiente:

$$g(x) = c x_1^{a_1} x_2^{a_2} \dots x_n^{a_n} \quad (2.4)$$

donde c es una constante real positiva llamada coeficiente monomial, y a las constantes reales a_1, \dots, a_n se las conoce como los exponentes del monomio.

Hay que seÑalar que la definici3n de monomio en el dominio de la PG difiere de la definici3n de monomio en el dominio del 3lgebra, ya que en el 3lgebra, los exponentes son n3meros enteros y las variables no tienen que ser positivas, como en el caso de un programa geom3trico. Tambi3n debemos seÑalar que el producto de monomios es un monomio, y que la divisi3n o elevaci3n a una potencia real de un monomio sigue siendo un monomio [1.42].

Cualquier suma de monomios se conoce con el nombre de funci3n posinomial y se corresponde con:

$$f(x) = \sum_{k=1}^K c_k x_1^{a_{1k}} x_2^{a_{2k}} \dots x_n^{a_{nk}} \quad (2.5)$$

donde c_k son constantes reales y positivas.

La funci3n posinomial mantiene su forma bajo condiciones de suma, multiplicaci3n y potenciaci3n.

2.3.2 Programa geométrico

La forma estándar de un programa geométrico se corresponde con:

$$\begin{aligned} &\text{minimizar} && f_0(x) \\ &\text{sujeto a} && f_i(x) \leq 1 \quad i = 1, \dots, m \\ & && g_j(x) = 1 \quad j = 1, \dots, p \end{aligned} \tag{2.6}$$

donde f_0, \dots, f_m son funciones posinomiales y g_1, \dots, g_p son funciones monomiales. Para una explicación más detallada sobre posibles aplicaciones de la PG y sobre manipulaciones ha llevar a cabo con el objetivo de transformar expresiones que, inicialmente, no estén en forma posinomial, se remite al lector a [2.38].

Cabe señalar que un programa geométrico (2.6) no es convexo, pero puede convertirse fácilmente en un problema convexo por medio de un cambio logarítmico de variables. Así pues, previo a resolver el problema, las variables de optimización, la función objetivo y las restricciones se transforman. Es decir, se sustituyen las variables originales x_i por su logaritmo $y_i = \log(x_i)$ (o equivalentemente, $x_i = e^{y_i}$). La función objetivo f_0 se transforma en $\log(f_0)$. Se sustituyen también las restricciones de desigualdad $f_i \leq 1$, por $\log(f_i) \leq 0$ y $g_j = 1$ por $\log(g_j) = 0$. Por lo tanto, el programa geométrico en forma estándar (2.6) se puede transformar a su forma convexa como:

$$\begin{aligned} &\text{minimizar} && \log(f_0(e^y)) \\ &\text{sujeto a} && \log(f_i(e^y)) \leq 0 \quad i = 1, \dots, m \\ & && \log(g_j(e^y)) = 0 \quad j = 1, \dots, p \end{aligned} \tag{2.7}$$

2.-CONCEPTOS PRELIMINARES

con las variables $y = (y_1, \dots, y_n)$. Aquí se utiliza la notación e^y , donde y es un vector en el sentido de exponenciación componente a componente: $(e^y)_i = e^{y_i}$.

El problema transformado (2.7) no parece muy distinto del original (2.6), pero a diferencia del original, el transformado es convexo y se puede resolver.

Tal y como se explicará mediante las siguientes expresiones (2.11-2.12), las funciones $\log(e^y)$, $\log(f_i(e^y))$ y $\log(g_j(e^y))$ son funciones convexas [2.38], por consiguiente, este problema puede ser fácilmente resuelto mediante algoritmos estándar de punto interior.

A continuación se explica la transformación llevada a cabo en (2.6) para mostrar que la solución es un problema convexo.

La explicación empezará con las restricciones de igualdad. Suponiendo que g es un monomio:

$$g(x) = cx_1^{a_1} x_2^{a_2} \dots x_n^{a_n} \quad (2.8)$$

Bajo la transformación mencionada, la expresión (2.8) queda tal y como se observa a continuación:

$$\log g(e^y) = \log c + a_1 \log x_1 + \dots + a_n \log x_n = \log c + a_1 y_1 + \dots + a_n y_n \quad (2.9)$$

La función (2.9) es una función afín de variables y_i , es decir, una función lineal más una constante. De esta forma una restricción monomial de igualdad $g = 1$ es transformada a una ecuación lineal con las nuevas variables,

$$a_1 y_1 + \dots + a_n y_n = -\log c \quad (2.10)$$

2.-CONCEPTOS PRELIMINARES

En un problema geométrico expresado en forma convexa todas las restricciones de igualdad deben ser funciones lineales.

Siguiendo, ahora, con las restricciones de desigualdad posinomiales. Si f es una funci3n posinomial se tiene,

$$F(y) = \log f(e^y) \quad (2.11)$$

la funci3n posinomial (2.11) es convexa si, para la misma, se verifica la desigualdad de convexidad (2.3), teniendo como variables x y \tilde{x} la funci3n se puede establecer como:

$$f(x_1^\theta \tilde{x}_1^{1-\theta}, \dots, x_n^\theta \tilde{x}_n^{1-\theta}) \leq f(x_1, \dots, x_n)^\theta f(\tilde{x}_1, \dots, \tilde{x}_n)^{1-\theta} \quad (2.12)$$

El punto con coeficientes $x_i^\theta \tilde{x}_i^{1-\theta}$ es una mediana geométrica ponderada de x y \tilde{x} . La desigualdad (2.12) significa que la posinomial f cuando es evaluada mediante la mediana geométrica de dos puntos, no es más, que la mediana geométrica de la posinomial f evaluada en los dos puntos. El teorema de las medianas establece que la mediana aritmética de dos números es siempre igual o más grande que su mediana geométrica. Ésta es una propiedad básica de las funciones posinomiales basada en el teorema de las medianas.

Cabe mencionar, como se explicará en el apartado 2.3.4, que la transformaci3n, de un problema de PG a uno convexo, se realiza usualmente mediante un analizador sintáctico (párser) y, por tanto, son completamente transparentes para el usuario.

La PG, adaptada en esta tesis al diseÑO de convertidor CC-CC, ha sido aplicada con éxito en varios ámbitos reseÑados en el capítulo 1. A continuaci3n, se citan, por orden cronol3gico, aplicaciones de la PG al ámbito de la ingeniería.

2.-CONCEPTOS PRELIMINARES

A principios de los años 90, la PG se aplicó, por ejemplo, al diseño de transistores [2.30] (en 2010, se realizó un trabajo con la misma finalidad [2.28]). En 1996, se minimizó, mediante la misma técnica, la longitud de un filtro FIR y se calculó la aproximación de Chebychev de un espectro de potencia deseado [2.31];y, ya a finales de los 90, se optimizaron múltiples dispositivos electrónicos como: la síntesis de la antena matricial [2.32], las dimensiones de cualquier circuito RC [2.35] y el diseño de inductores [2.34].

A principios del siglo XXI, en el trabajo [2.27], se presentó el diseño óptimo de un amplificador operacional CMOS; en 2003 [2.33] se optimizó el diseño del circuito PLL. El trabajo referenciado en [2.29], presentado en 2005, resolvía el problema del tamaño de la puerta del driver. El orden de las tareas a realizar por un sistema informático se optimizó en [2.17]. La Programación Geométrica se ha utilizado también para optimizar la calidad de las redes de telefonía (en 2007, [2.19], y en años posteriores [2.18, 2.20]); y para la optimización del diseño de circuitos digitales (en 2008, [2.23], y en años posteriores [2.21-2.27]). En el artículo [2.26], por ejemplo, se presenta una combinación posinomial de área y retardos en FPGA's que permite optimizar los recursos de la misma. En el trabajo [2.27], en cambio, se presenta el diseño óptimo de un amplificador operacional CMOS.

En 2009, [2.16], se optimizaron, de nuevo, las tareas a realizar por un sistema informático, mostrando, mediante resultados numéricos, que se mejoraban, respecto a otras técnicas, el promedio de retardos. También se aplicó la PG, en 2009, a la optimización de la batería [2.36] y a la automatización del diseño RFID [2.37].

Las referencias citadas [2.16-2.37] son aplicaciones de la PG a la ingeniería eléctrica y electrónica. Cabe reseñar que no se conocen referencias de aplicaciones de la PG en el diseño de convertidores CC-CC.

2.-CONCEPTOS PRELIMINARES

En el siguiente capítulo se muestra como expresiones (de rizado de corriente, de eficiencia...) utilizadas en el diseño de convertidores CC-CC pueden expresarse como posinomiales o pueden ser transformadas a forma posinomial y, por consiguiente, como el método de la PG puede ser utilizado en el diseño de convertidores. La adaptación con éxito del método de la PG en dicho ámbito será, por tanto, una novedosa contribución, permitiendo la obtención de un procedimiento que asegure la consecución del óptimo de diseño deseado aprovechando las ventajas proporcionadas por la programación convexa, entre otras, la independencia del punto de partida.

2.3.3 Transformaciones de un programa geométrico

Tal y como se ha mencionado, un programa geométrico debe ser expresado como se muestra en la expresión 2.6. Ciertas expresiones no son estrictamente posinomiales o monomiales pero pueden ser transformadas a posinomiales o monomiales; de esta manera, se consiguen extensiones del rango de aplicación de esta técnica. A continuación se presentan y comentan algunas de las transformaciones.

Si f es posinomial y g es monomial, la restricción $f(x) \leq g(x)$ puede modificarse para poder expresarse como $f(x)/g(x) \leq 1$ (puesto que f/g es posinomial). Esto incluye como caso especial una restricción de la forma $f(x) \leq a$, donde f es posinomial y $a > 0$. De forma análoga, si g_1 y g_2 son dos funciones monomio, entonces podemos manejar la restricción de igualdad $g_1(x) = g_2(x)$, expresando $g_1(x)/g_2(x) = 1$ (ya que $g_1(x)/g_2(x)$ es monomial). Se puede maximizar una función objetivo que sea monomial no nula, reduciendo al mínimo su inverso (que también es un monomio). Como ejemplo, se considera el problema:

2.-CONCEPTOS PRELIMINARES

$$\begin{aligned}
 &\text{maximizar} && y/z \\
 &\text{sujeto a} && 2 \leq y \leq 5, \\
 &&& y^2 + 5z/x \leq \sqrt{z}, \\
 &&& y/z = x^2,
 \end{aligned} \tag{2.13}$$

con las variables $x, y, z \in \mathbf{R}$ (y la restricción implícita $(x, y, z) > 0$). Usando la simple transformación descrita a continuación, se obtiene la forma estándar equivalente de un programa geométrico.

$$\begin{aligned}
 &\text{minimizar} && y^{-1}z \\
 &\text{sujeto a} && 2y^{-1} \leq 1, (1/5)y \leq 1, \\
 &&& y^2 z^{-1/2} + 5z^{1/2} x^{-1} \leq 1, \\
 &&& yz^{-1} x^{-2} = 1,
 \end{aligned} \tag{2.14}$$

Es común referirse como programa geométrico, a un problema (2.13) que no es un programa geométrico pero que es fácilmente transformable a uno equivalente en la forma estándar de la PG (2.6).

Además de las transformaciones simples, citadas, otro ejemplo muy común, en el que se requiere el uso de transformaciones para expresar el problema como un programa geométrico, es la composición de funciones.

A continuación, se describen métodos para manejar problemas en los que la función objetivo o las restricciones envuelven la composición de más de una función con potencias positivas o funciones máximo.

Se considera la función $1/(1-x)$. Suponemos la restricción:

$$\frac{1}{1-f(x)} + g(x) \leq 1 \tag{2.15}$$

2.-CONCEPTOS PRELIMINARES

donde g y f son posinomiales generales y existe la restricción implícita $f(x) < 1$. Se reemplaza el primer término por una nueva variable d junto con la restricción $1/(1-f(x)) \leq d$, que puede ser expresada como una desigualdad posinomial general $f(x) + 1/d \leq 1$ obteniendo:

$$d + g(x) \leq 1, \quad f(x) + 1/d \leq 1 \quad (2.16)$$

este par de desigualdades son equivalentes a la original (2.15).

Una variación más general de la citada transformación puede ser utilizada para manejar una restricción de la forma:

$$\frac{q(x)}{f(x) - h(x)} + g(x) \leq 1 \quad (2.17)$$

donde f es monomial, h , q y g son funciones posinomiales generales y se tiene la restricción implícita $h(x) < f(x)$. Se reemplaza la desigualdad (2.17) con:

$$d + g(x) \leq 1, \quad h(x) + q(x)/d \leq f(x) \quad (2.18)$$

donde d es una nueva variable.

La idea que la composición de una función posinomial generalizada como $1/(1-x)$ puede ser manejada como un programa geométrico se puede adivinar a partir de las series de Taylor.

$$\frac{1}{1-x} = 1 + x + x^2 + \dots \quad (2.19)$$

que es un límite de polinomios con coeficientes positivos. Este análisis sugiere que se puede manejar la composición de una función posinomial general con cualquier función, la serie de

2.-CONCEPTOS PRELIMINARES

expansión de la cual no tenga coeficientes negativos, si más no aproximadamente, truncando las series.

La siguiente transformación es la ya mencionada, referente al máximo de funciones posinomiales. Para explicar la transformación se supone que g_1 , g_2 y g_3 son funciones posinomiales. La restricción de desigualdad siguiente:

$$\max\{g_1(x), g_2(x)\} + g_3(x) \leq 1 \quad (2.20)$$

ciertamente (2.20) no es una desigualdad posinomial. En efecto, el máximo de dos funciones posinomiales es generalmente no diferenciable, mientras una función posinomial es diferenciable en todos los puntos. Para manejar (2.20) como un programa geométrico se introduce una nueva variable d y dos nuevas restricciones de desigualdad y se obtiene:

$$\begin{aligned} d + g_3(x) &\leq 1 \\ g_1(x) &\leq d, \quad g_2(x) \leq d \end{aligned} \quad (2.21)$$

las cuales son desigualdades válidas para un programa geométrico.

La misma idea se aplica a un máximo de más de dos funciones posinomiales, simplemente añadiendo más desigualdades de límites. Se muestra, además, que puede estar mezclado con potencias fraccionales positivas. En (2.22) se da un ejemplo,

$$\begin{aligned} \text{minimizar} \quad &\max\{y + q, 1 + (x + q)^{1/2}\} \\ \text{sujeto a} \quad &\max\{x, q^2\} + \max\{xq, 0.5\} \leq 1 \\ &\delta yx / q = 1 \end{aligned} \quad (2.22)$$

Claramente, el problema (2.22) no es un programa geométrico. Aplicando el método previo se obtiene el programa geométrico equivalente:

2.-CONCEPTOS PRELIMINARES

$$\begin{aligned}
 & \text{minimizar } d_1 \\
 & \text{sujeto a } y + q \leq d_1, \quad 1 + d_2^{1/2} \leq d_1, \\
 & \quad x + q \leq d_2, \\
 & \quad d_3 + d_4 \leq 1, \\
 & \quad x \leq d_3, \quad q^2 \leq d_3, \\
 & \quad xq \leq d_4, \quad 0.5 \leq d_4, \\
 & \quad 8yx/q = 1
 \end{aligned} \tag{2.23}$$

A parte de las transformaciones que se han detallado, las simples y la composición de funciones, es de especial interés considerar la que se revisa a continuación.

La transformación mencionada es la que atañe a funciones posinomiales con potencias fraccionales. Si se considera una restricción del tipo:

$$g_1(x)^{3.2} + g_2(x)^{5.1} \leq 1 \tag{2.24}$$

el lado izquierdo de la desigualdad no es una función posinomial. Pero se puede manejar la desigualdad, (2.24), introduciendo dos nuevas variables d_1 y d_2 , tal y como se indica a continuación, (2.25):

$$g_1(x) \leq d_1, \quad g_2(x) \leq d_2 \tag{2.25}$$

las cuales son compatibles con un programa geométrico. Las nuevas variables d_1 y d_2 actúan como límites superiores de las funciones posinomiales $g_1(x)$ y $g_2(x)$, respectivamente. Finalmente, se reemplaza la desigualdad (2.24) con la (2.25) tal y como se indica en la (2.26);

$$d_1^{3.2} + d_2^{5.1} \leq 1 \tag{2.26}$$

la cual resulta una restricción de desigualdad posinomial válida.

2.-CONCEPTOS PRELIMINARES

Para finalizar con la revisión de la Programación Geométrica, una vez presentadas las distintas transformaciones utilizadas para expresar un problema de optimización como un programa geométrico, en el siguiente apartado se presentan distintos métodos de resolución de este tipo particular de problemas de optimización no lineal.

2.3.4 Algoritmos y software

En el primer trabajo (presentado como ya se ha mencionado por Duffin, Peterson, Zener [1.47]) la PG se resolvía analíticamente mediante el problema dual. Esta resolución analítica solo era viable en problemas muy pequeños.

Durante los años 70, se desarrollaron métodos numéricos computacionales que resolvían la PG.

Ahora bien, el gran potencial de la PG se pone de manifiesto cuando un analizador sintáctico realiza las transformaciones necesarias para expresar un problema a la forma estándar (2.6). El analizador realiza las transformaciones, como las que se han presentado en el apartado 2.3.3, de manera automatizada. Existen múltiples programas que automatizan las transformaciones; ejemplo de ellos son: CVX [2.39], GGPLAB [2.40] y YALMIP [2.41]. Estos programas disponen de una interface que reconoce la necesidad y aplica la transformación adecuada para que el problema inicial se traduzca a un programa geométrico.

CAPÍTULO 3

APLICACI3N DE LA PG AL DISEÑO DE CONVERTIDORES BÁSICOS

En este capítulo se muestra el procedimiento propuesto de diseño optimizado para los convertidores básicos CC-CC, es decir, buck, boost y buck-boost. Primero, se efectúa una revisi3n dinámica y un análisis de las pérdidas de cada una de las estructuras propuestas. A continuaci3n, se describe el programa de optimizaci3n de cada convertidor, utilizando las expresiones halladas en el análisis anterior: funci3n objetivo, variables de diseño y restricciones impuestas. Una vez mostrado el sistema a optimizar, se presentan los resultados obtenidos mediante la técnica de Programaci3n Geométrica, explicada en el capítulo anterior. Finalmente, se ilustran los resultados obtenidos.

3.-CONVERTIDORES BÁSICOS

3.1 CONVERTIDORES BUCK Y BUCK SÍNCRONO

En esta sección, se revisan las pérdidas, los rizados y otras magnitudes consideradas que aparecen en el proceso de diseño propuesto de los convertidores buck y buck síncrono. En base a estas expresiones, las siguientes subsecciones proporcionan un diseño óptimo y evalúan la influencia de los parámetros del convertidor.

3.1.1 Magnitudes de diseño de los convertidores buck

El rizado de corriente, el rizado de tensión, la eficiencia y las pérdidas son cantidades que deben ser limitadas u optimizadas en el procedimiento de diseño de un convertidor. A pesar de que las expresiones son conocidas, a continuación se hace una revisión detallada ya que se hará uso de éstas.

En la figura 3.1 se muestran los convertidores: buck y buck síncrono; éstos corresponden a topologías de segundo orden. El análisis de los convertidores se realiza mediante la técnica de modelado en el espacio de estado, para la cual se obtienen las ecuaciones de estado para cada uno de los dos circuitos resultantes de la posición del conmutador de control, denominando modo ON cuando la señal de control está activa ($u=1$) y el transistor de lado alto Q_{LA} está conduciendo mientras el diodo D está en corte, en el caso de la topología buck, o el transistor de lado bajo Q_{LB} , está desactivado, en el caso de la topología buck síncrono; el modo OFF corresponde con la señal de control $u=0$, en la que el transistor Q_{LA} esta desactivado y el diodo D o Q_{LB} conduciendo. En el análisis se toma como vector de estado:

$$x = \begin{bmatrix} i_l \\ v_o \end{bmatrix} \quad (3.1)$$

3.-CONVERTIDORES BÁSICOS

siendo i_l la corriente en el inductor y v_o la tensión de salida.

Las ecuaciones de estado del convertidor buck son las siguientes:

$$\begin{aligned} \frac{di_l}{dt} &= \frac{-v_o}{L} + \frac{V_i}{L} u \\ \frac{dv_o}{dt} &= \frac{i_l}{C} - \frac{v_o}{RC} \end{aligned} \quad (3.2)$$

Los parámetros L , C y R son respectivamente el valor del inductor, del condensador y de la carga. V_i representa el voltaje de entrada.

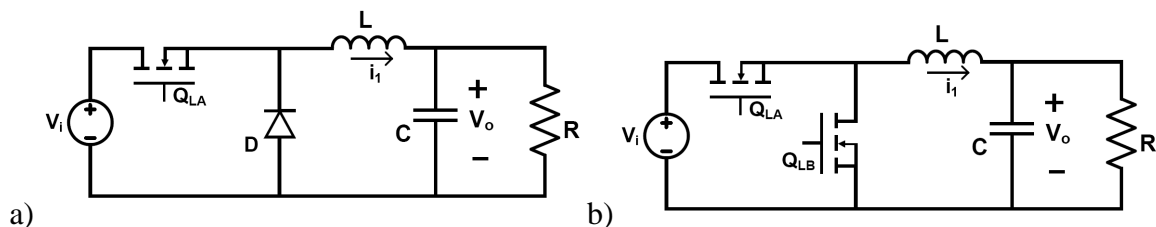


Figura 3.1 Convertidor buck. a) Topología buck. b) Topología buck síncrono.

3.1.1.1. Rizados de corriente y tensión del convertidor buck

Dada la expresión (3.2) y bajo la hipótesis de variaciones de tensión pequeñas en el condensador, la corriente tiene una forma de onda triangular, la amplitud de la cual depende de la pendiente durante T_{OFF} y corresponde con la siguiente expresión [3.1-3.5]:

$$\Delta i_l = \frac{V_o (1-d)}{L f_s} \quad (3.3)$$

donde V_o es la tensión de salida deseada, d el ciclo de trabajo del conmutador y f_s corresponde a la frecuencia de conmutación.

Dado que en régimen permanente, el condensador integra los rizados de corriente en la bobina, aumentando y disminuyendo su carga, entonces el rizado de tensión corresponde a:

3.-CONVERTIDORES BÁSICOS

$$\Delta v_o = \frac{V_o(1-d)}{8L f_s^2 C} \quad (3.4)$$

Otras magnitudes, que se deberían tener en cuenta, en el diseño del convertidor buck son las relacionadas con las pérdidas del propio convertidor. Las cuales pueden agruparse en pérdidas de conducción en C.C y de conmutación en C.A. En la subsección siguiente, se consideran las pérdidas de los interruptores y las pérdidas óhmicas en el inductor y el condensador de filtro.

3.1.1.2. Pérdidas en el convertidor buck

a) Potencia disipada en los interruptores

En este apartado, se revisan las pérdidas de potencia en los interruptores. Los interruptores, MOSFET's y diodos, en la mayoría de topologías convertidoras básicas, son los causantes de las pérdidas más relevantes de la estructura.

Durante un periodo de conmutación completo, la potencia total perdida viene dada por la siguiente expresión:

$$P = \frac{1}{T_s} \int_0^{T_s} p(t) dt \quad (3.5)$$

siendo $p(t)$ la potencia instantánea, disipada por los interruptores, definida por la expresión (3.6):

$$p(t) = v(t)i(t) \quad (3.6)$$

donde $v(t)$ es la tensión instantánea en bornes drenador-sortidor y $i(t)$ es la corriente instantánea drenador-sortidor.

A continuación, se revisan, concretamente, las pérdidas en los interruptores de las topologías de la figura 3.1a y 3.1b éstos son: el MOSFET de lado alto (Q_{LA}), el MOSFET de

3.-CONVERTIDORES BÁSICOS

lado bajo (Q_{LB}) y el diodo (D). Cabe mencionar, que los interruptores son responsables de dos tipos de pérdidas de potencia: las pérdidas por conducción y las pérdidas por conmutación; por tanto, para cada dispositivo se calculará:

$$P = P_{ON} + P_{SW} \quad (3.7)$$

siendo P las pérdidas totales del dispositivo correspondiente, P_{ON} las pérdidas por conducción y P_{SW} las pérdidas por conmutación.

a.1) Potencia disipada en el MOSFET de la alto Q_{LA}

La potencia perdida en Q_{LA} durante las transiciones a ON y a OFF, siendo la frecuencia de conmutación f_s y sustituyendo los términos correspondientes en (3.5), viene dada por la expresión (3.8):

$$P_{SWQ_{LA}} = (W_{ON} + W_{OFF})f_s \quad (3.8)$$

siendo W_{ON} y W_{OFF} las energías pérdidas en las transiciones a ON y a OFF respectivamente. Estas cantidades se esbozan en la figura 3.2; la energía perdida por el MOSFET (Q_{LA}), durante las transiciones a ON y a OFF, es el área inscrita bajo la forma de onda correspondiente.

A ejemplo de ilustración, se observan las formas de onda de la figura 3.2. Por simplicidad, las formas de onda son aproximadas por tramos lineales, tal y como han hecho otros autores [1.5, 1.18, 3.1].

3.-CONVERTIDORES BÁSICOS

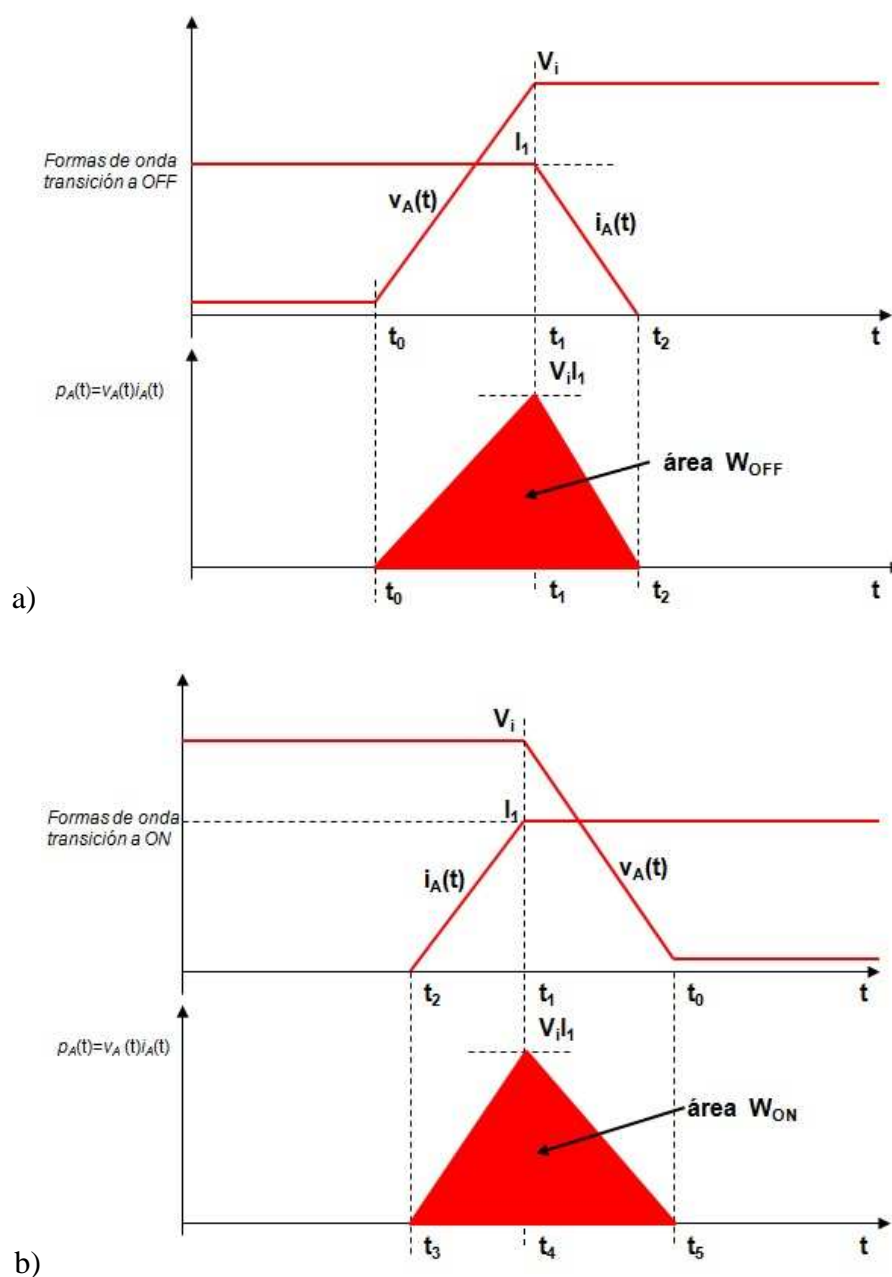


Figura 3.2 a) Formas de onda de la transición a OFF. b) Formas de onda de la transición a ON.

El inductor y el diodo representan una carga inductiva fija para el MOSFET Q_{LA} . Con una carga, tal y cómo puede observarse en la gráfica de la figura 3.2a, el voltaje del Q_{LA} , $v_A(t)$, y la corriente del mismo, $i_A(t)$, no cambian simultáneamente. Durante este intervalo (t_0 - t_1), la corriente, $i_A(t)$, es constante e igual a I_1 . El voltaje, $v_A(t)$, debe elevarse de 0 a V_i . El intervalo

3.-CONVERTIDORES BÁSICOS

(t_0-t_2) es el tiempo requerido para que el Q_{LA} pase a conducci3n completa. El intervalo (t_1-t_2) es el tiempo requerido para bajar la tensi3n por debajo del voltaje umbral de conducci3n, hecho que causa que Q_{LA} pase al estado OFF.

Las formas de onda de la transici3n a ON del transistor Q_{LA} , figura 3.2b, son cuantitativamente similares a las de la transici3n a OFF, figura 3.2a. La corriente, en el transistor Q_{LA} , debe elevarse desde 0 a I_L , mientras el transistor Q_{LB} entra en fase de corte y el voltaje en el transistor de lado alto cae de V_i a 0. De nuevo, la disipaci3n de potencia instantánea tiene un valor pico de $V_i I_L$, tal y como se observa en la figura 3.2b.

Asumiendo la simplificaci3n que las formas de onda son trapezoidales, las energías perdidas en las transiciones a OFF y a ON son, respectivamente, el área del triángulo sombreado de la figura 3.2a y 3.2b. Las expresiones de las cuáles vienen dadas a continuaci3n:

$$W_{OFF} = \frac{1}{2} V_i I_L (t_2 - t_0) \quad (3.9)$$

$$W_{ON} = \frac{1}{2} V_i I_L (t_5 - t_3) \quad (3.10)$$

La corriente en el transistor Q_{LA} , i_A , se corresponde, en los periodos de conmutaci3n, a la corriente que pasa por el inductor, i_L . Dicha corriente tiene la forma de onda que puede verse en la figura 3.3.

3.-CONVERTIDORES BÁSICOS

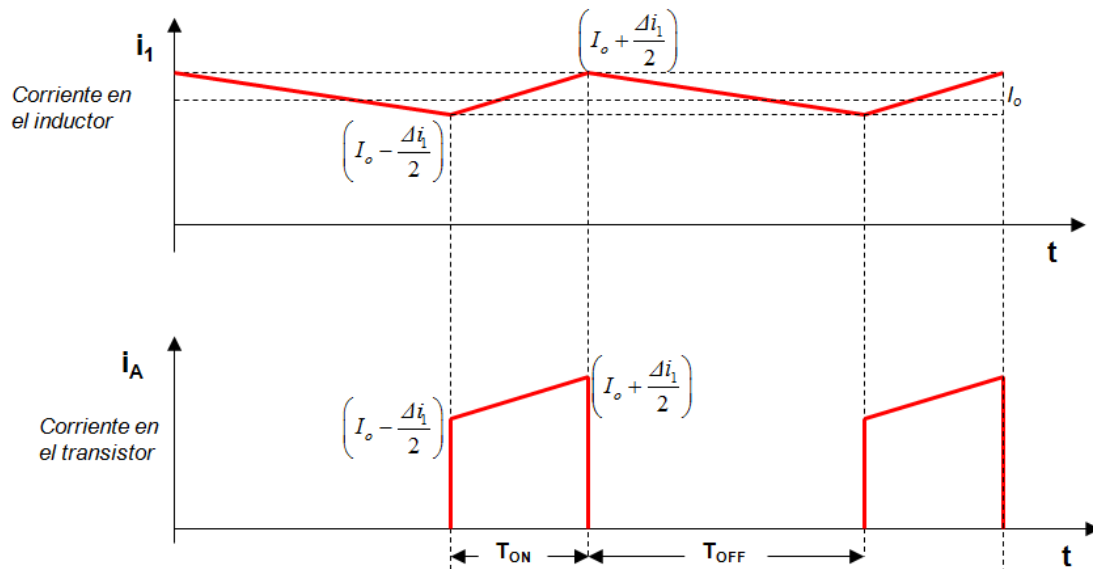


Figura 3.3 Formas de onda de la transición a ON del transistor QLA.

En la misma figura, figura 3.3, se observa, además de la corriente por el inductor, la corriente en el transistor. Sabiendo que la corriente por el inductor tiene la forma de onda presentada en la figura 3.3, las pérdidas de conmutación del transistor de lado alto, considerando formas de onda trapezoidales y las expresiones 3.9-3.10 pueden expresarse como:

$$P_{SWQLA} = \frac{1}{2} V_i \left(I_o - \frac{\Delta i_L}{2} \right) T_{swON} f_s + \frac{1}{2} V_i \left(I_o + \frac{\Delta i_L}{2} \right) T_{swOFF} f_s \quad (3.11)$$

T_{swON} y T_{swOFF} son, respectivamente, los tiempos de transición a ON y a OFF de los interruptores. Relacionándolos con los tiempos de la figura 3.2, T_{swOFF} se corresponde con $(t_5 - t_3)$ y, de manera análoga, T_{swON} con $(t_2 - t_0)$. I_o es la corriente media en el inductor y Δi_L el rizado de corriente en el mismo.

3.-CONVERTIDORES BÁSICOS

Dado que las variables de optimizaci3n son f_s , L y C y debiéndose tener en cuenta que el rizado de corriente en el inductor se corresponde con la expresi3n (3.3), entonces la expresi3n (3.11) no es posinomial. Dicha expresi3n puede ser reescrita como:

$$P_{SWQ_{LA}} = \frac{1}{2} V_i I_o (T_{swON} + T_{swOFF}) f_s + \frac{1}{4} V_i \Delta i_1 (T_{swON} - T_{swOFF}) f_s \quad (3.12)$$

la expresi3n (3.12) puede descomponerse en un t3rmino posinomial y un segundo t3rmino que puede no serlo si $T_{swON} < T_{swOFF}$. Es por ello que en el proceso de modelado se ha aproximado por únicamente el primer t3rmino:

$$P_{SWQ_{LA}} \approx \frac{1}{2} V_i I_o (T_{swON} + T_{swOFF}) f_s \quad (3.13)$$

Finalmente, el consumo total de energía del MOSFET de lado alto, se puede aproximar por las siguientes expresiones,

$$\begin{aligned} P_{Q_{LA}} &= P_{ONQ_{LA}} + P_{SWQ_{LA}}, \\ P_{ONQ_{LA}} &= d \left(I_o^2 + \frac{\Delta i_1^2}{12} \right) R_{DS} \\ P_{SWQ_{LA}} &= \frac{1}{2} V_i I_o (T_{swON} + T_{swOFF}) f_s \end{aligned} \quad (3.14)$$

siendo las p3rdidas de conducci3n, $P_{ONQ_{LA}} = I_{rms}^2 R_{DS}$, la corriente eficaz en el transistor al cuadrado, I_{rms} , la resistencia R_{DS} y el periodo de tiempo mientras el cual el transistor est3 conduciendo, d [1.5,3.8].

a.2) Potencia disipada en el MOSFET de la bajo Q_{LB}

La potencia total disipada por el MOSFET de lado bajo Q_{LB} , que sustituye al diodo en la rectificaci3n s3ncrona, se compone, tal y como sucedía en el Q_{LA} , de las p3rdidas de

3.-CONVERTIDORES BÁSICOS

conducci3n y las p3rdidas por conmutaci3n. Las p3rdidas por conmutaci3n del transistor de lado bajo, corresponden con las p3rdidas de su diodo de body, $P_{db_{Q_{LB}}}$. Puesto que en cuando se apaga el Q_{LA} , el diodo parásito del Q_{LB} se enciende debido al flujo de corriente i_l . Recordando que se ha considerado que la topología trabaja en Modo de Conducci3n Continua (MCC), entonces, la corriente por el inductor es siempre continua y el diodo del transistor Q_{LB} conduce durante los 2 tiempos muertos, T_{dead1} y T_{dead2} , vistos en la figura 3.4 y propios de la rectificaci3n s3ncrona.

Las p3rdidas del diodo de body del transistor, $P_{db_{Q_{LB}}}$, se componen de las de conducci3n, $P_{db_{ON}}$, y las p3rdidas debidas a la carga de recuperaci3n inversa de dicho diodo del mismo interruptor, $P_{db_{sw}}$. De hecho, las principales p3rdidas de la topología buck s3ncrona son precisamente debidas a la carga de recuperaci3n inversa, Q_{rr} , del diodo de body del Q_{LB} producida, justo, en la transici3n a ON del transistor Q_{LA} .

3.-CONVERTIDORES BÁSICOS

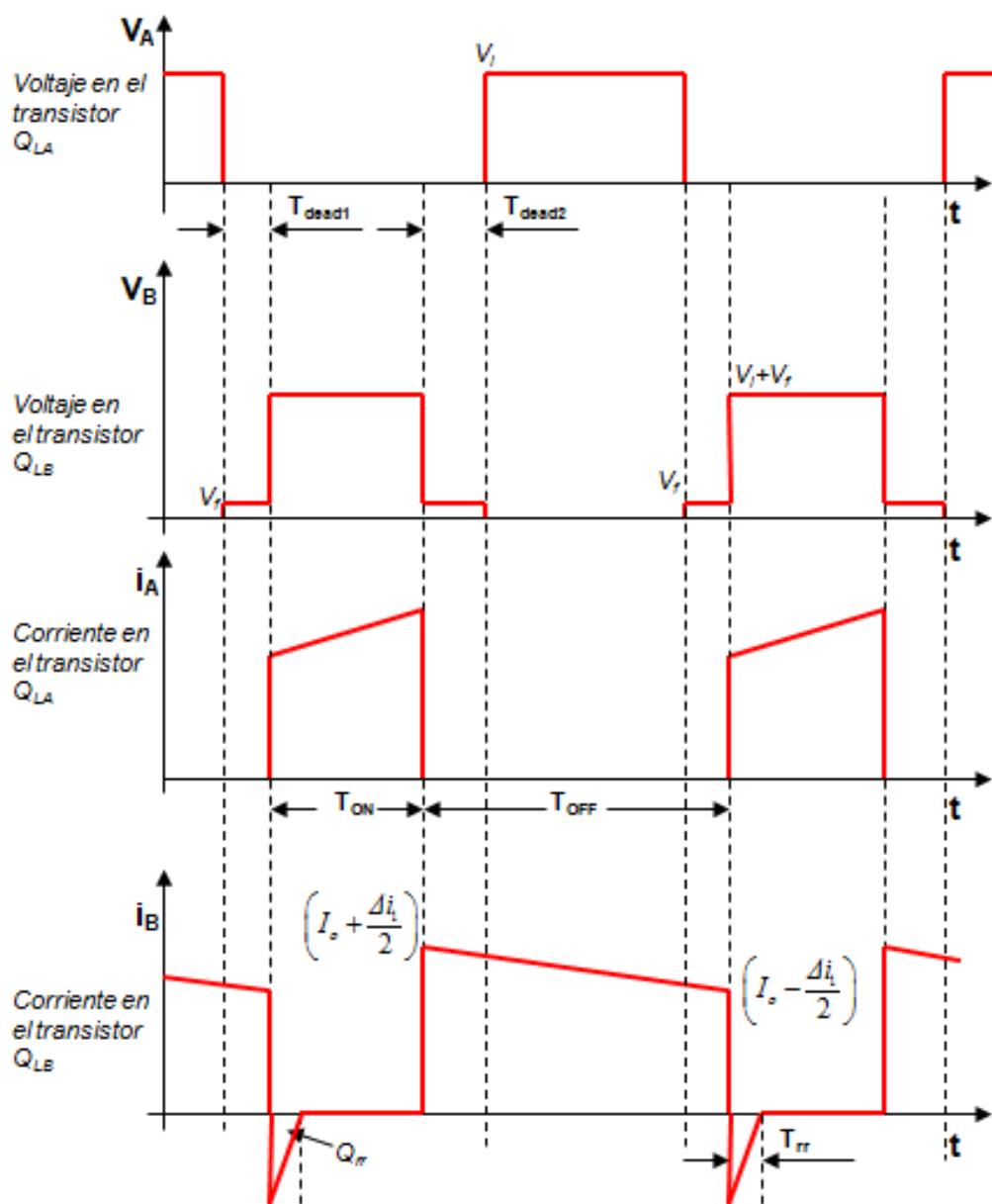


Figura 3.4 Formas de onda de los transistores Q_{LA} y Q_{LB}

En la transición a ON del transistor Q_{LB} , la corriente que fluye a través del diodo de body es la que circulaba en el transistor Q_{LA} previo al corte en el instante que finaliza el T_{OFF} , por tanto, se considera que su valor es $\left(I_o - \frac{\Delta i_1}{2}\right)$. Del mismo modo, en la transición a OFF del Q_{LB} , la corriente coincide, de nuevo, con la que circula en dicho instante por el inductor, i_l . La

3.-CONVERTIDORES BÁSICOS

tensi3n a la que queda sometido el diodo de body es la tensi3n directa del mismo, V_f . Consecuentemente, la expresi3n para tener en cuenta las p3rdidas debidas a la conducci3n del diodo del Q_{LB} puede modelarse como:

$$P_{db_{on}} = V_f \left(I_o + \frac{\Delta i_1}{2} \right) T_{dead1} f_s + V_f \left(I_o - \frac{\Delta i_1}{2} \right) T_{dead2} f_s \quad (3.15)$$

Cuando el diodo del Q_{LB} conduce una cantidad de carga es presente en el interior de dicho diodo. En el instante que el transistor Q_{LA} empieza a conducir, una corriente negativa fluye a trav3s del diodo de body del Q_{LB} y elimina la mayor3a de carga almacenada en el mismo, mientras que, el resto de carga se recombina dentro del diodo. Como se observa en la figura 3.4, el 3rea comprendida bajo dicha corriente negativa, i_B , es la carga de recuperaci3n inversa del diodo Q_{rr} , y la longitud del intervalo es el tiempo de recuperaci3n inversa t_{rr} . La expresi3n para tener en cuenta las p3rdidas debidas a la conmutaci3n del diodo de body, $P_{db_{sw}}$, depender3n entonces: de Q_{rr} , de la tensi3n a la que queda sometido el diodo y de la frecuencia de conmutaci3n:

$$P_{db_{sw}} = Q_{rr} (V_i + V_f) f_s \quad (3.16)$$

As3 pues, las p3rdidas debidas al diodo de body del Q_{LB} ($P_{db_{Q_{LB}}}$) pueden expresarse c3mo la suma de (3.15) y (3.16):

$$P_{db_{Q_{LB}}} = V_f \left(I_o + \frac{\Delta i_1}{2} \right) T_{dead1} f_s + V_f \left(I_o - \frac{\Delta i_1}{2} \right) T_{dead2} f_s + Q_{rr} (V_i + V_f) f_s \quad (3.17)$$

Tal y como suced3a con la expresi3n (3.12), si los tiempos muertos, T_{dead1} y T_{dead2} , son distintos, la expresi3n (3.17) no es posinomial. Dicha expresi3n puede reescribirse como:

3.-CONVERTIDORES BÁSICOS

$$P_{db_{Q_{LB}}} = V_f I_o (T_{dead1} + T_{dead2}) f_s + \frac{1}{2} V_f \Delta i_1 (T_{dead1} - T_{dead2}) f_s + Q_{rr} (V_i + V_f) f_s \quad (3.18)$$

De nuevo, la expresi3n puede descomponerse en un t3rmino posinominal y un segundo que puede no serlo si $T_{dead1} < T_{dead2}$. Es por ello que en el proceso de modelado se ha aproximado la expresi3n (3.18) eliminando el segundo t3rmino:

$$P_{db'_{Q_{LB}}} \simeq V_f I_o (T_{dead1} + T_{dead2}) f_s + Q_{rr} (V_i + V_f) f_s \quad (3.19)$$

Las p3rdidas del MOSFET Q_{LB} se pueden expresar, por lo tanto,

$$\begin{aligned} P_{Q_{LB}} &= P_{ON_{Q_{LB}}} + P_{db'_{Q_{LB}}} \\ P_{ON_{Q_{LB}}} &= \left(I_o^2 + \frac{\Delta I^2}{12} \right) (1-d) R_{DS} \\ P_{db'_{Q_{LB}}} &= V_f I_o (T_{dead1} + T_{dead2}) f_s + Q_{rr} (V_i + V_f) f_s \end{aligned} \quad (3.20)$$

siendo, tal y como sucedía en la expresi3n 3.14, las p3rdidas de conducci3n del transistor de lado bajo, $P_{ON_{Q_{LB}}} = (1-d) (I_{rms}^2) R_{DS}$, la corriente eficaz en el transistor al cuadrado, I_{rms} , la resistencia R_{DS} y el periodo de tiempo mientras el cual el transistor est3 conduciendo, $(1-d)$ [1.5,3.8].

a.3) Potencia disipada en el diodo D

La potencia disipada por el diodo en el convertidor buck no s3ncrono, que sustituye al transistor de lado bajo Q_{LB} del buck s3ncrono, se expresa como,

$$\begin{aligned} P_D &= P_{ON} + P_{SW} \\ P_{ON} &= V_f I_o (1-d) \\ P_{SW} &= Q_{rr} (V_i + V_f) f_s \end{aligned} \quad (3.21)$$

3.-CONVERTIDORES BÁSICOS

b) Pérdidas en los elementos pasivos

El inductor es responsable de una parte sustancial del consumo de energía del convertidor. Las pérdidas en este elemento pasivo consisten en la suma de pérdidas en el devanado más las pérdidas en el núcleo, pero puede modelarse como una resistencia serie equivalente constante R_L [3.1-3.5]. En consecuencia, la potencia disipada por el elemento inductivo se expresa como,

$$P_{ind} = \left(I_o^2 + \frac{\Delta i_1^2}{12} \right) R_L \quad (3.22)$$

Del mismo modo, las pérdidas en el condensador se pueden modelar por,

$$P_{cond} = \left(\frac{\Delta i_1^2}{12} \right) R_C \quad (3.23)$$

donde R_C representa la resistencia serie equivalente en el condensador.

c) Pérdidas totales y eficiencia del convertidor buck y buck síncrono

Dadas las expresiones (3.14), (3.21), (3.22) y (3.23) las pérdidas totales en el convertidor buck pueden escribirse como:

$$P_{buck} = P_{Q_{LA}} + P_D + P_{ind} + P_{cond} \quad (3.24)$$

De manera análoga las pérdidas totales en el convertidor buck síncrono pueden escribirse como:

$$P_{buck-síncrono} = P_{Q_{LA}} + P_{Q_{LB}} + P_{ind} + P_{cond} \quad (3.25)$$

Los términos de la derecha en ambas expresiones (3.24-3.25) contribuyen de manera desigual dependiendo de las condiciones de funcionamiento del convertidor.

3.-CONVERTIDORES BÁSICOS

La eficiencia del convertidor buck se define como,

$$\eta = 100 \frac{P_{load}}{P_{load} + P_{buck}} \quad (3.26)$$

donde $P_{load} = V_o I_o$ es la potencia media en la carga. Para obtener la eficiencia del convertidor buck síncrono se sustituye en la expresión (3.26), el término P_{buck} por $P_{buck-síncrono}$.

3.1.1.3. Especificaciones relacionadas con el modo de conducción y dinámicas del convertidor buck

Una vez obtenidos los modelos de pérdidas para los convertidores buck y buck síncrono, en este apartado se presentan expresiones que deben tenerse en cuenta en el diseño de convertidores.

Una especificación común, es que el rizado de corriente sea menor que la corriente media en el inductor, lo que garantiza que el convertidor opera en modo de conducción continua (MCC). Esta especificación de diseño se puede formular mediante la siguiente expresión:

$\frac{V_o (1-d)}{2L f_s} < I_o$ y puede reescribirse cómo:

$$L f_s > \frac{V_o}{2I_o} (1-d) \quad (3.27)$$

Para el convertidor es deseable, además de trabajar en MCC, un ancho de banda mínimo. Para aumentar el ancho de banda en lazo abierto, se debe aumentar la frecuencia angular de corte ω_b . Por consiguiente, para optimizar el ancho de banda de las topologías buck y buck síncrono se maximizará ω_b .

3.-CONVERTIDORES BÁSICOS

Con el objetivo de fijar las restricciones sobre el ancho de banda, a continuación se presentan las funciones de transferencia entrada salida normalizadas del convertidor buck:

$$G_{V_m}(s) = \left. \frac{\hat{V}_o}{\hat{d}} \right|_{\hat{V}_m(s)=0} = G_{d0} \frac{\left(1 - \frac{s}{\omega_z}\right)}{1 + \frac{s}{Q\omega_0} + \left(\frac{s}{\omega_0}\right)^2}$$

$$G_{V_m}(s) = \left. \frac{\hat{V}_o}{\hat{V}_{in}} \right|_{\hat{d}(s)=0} = G_{g0} \frac{1}{1 + \frac{s}{Q\omega_0} + \left(\frac{s}{\omega_0}\right)^2} \quad (3.28)$$

Los parámetros de la función de transferencia corresponden a los parámetros del convertidor de acuerdo con la siguiente tabla:

ω_z	∞	G_{d0}	$\frac{V_o}{d}$
Q	$R\sqrt{\frac{C}{L}}$	G_{g0}	D
ω_0	$\frac{1}{\sqrt{LC}}$		

Tal como muestra la tabla, en el convertidor buck la frecuencia de corte tiene un valor:

$$\omega_o = 1/\sqrt{LC} \quad (3.29)$$

Para obtener una buena respuesta se debe imponer que ésta, sea mayor que cierto valor:

$$\omega_o > 2\pi(a\%f_s) \quad (3.30)$$

donde a representa un porcentaje de la frecuencia de conmutación.

Una vez revisadas las expresiones necesarias y comúnmente utilizadas para el diseño de convertidores buck, en el siguiente apartado, se muestra el diseño óptimo de los mismos.

3.-CONVERTIDORES BÁSICOS

3.1.2 Formulación e ilustración del procedimiento propuesto. Casos buck y buck síncrono

En esta sección, se formulan dos programas de optimización para los convertidores buck y buck síncrono, en el primero la función a optimizar son las pérdidas del convertidor y en el siguiente el ancho de banda; a continuación, se muestra, mediante un ejemplo, el procedimiento de diseño propuesto y, finalmente, se ilustran los resultados obtenidos en el ejemplo anterior.

3.1.2.1 Formulación del programa de optimización. Casos buck y buck síncrono

Para configurar un programa de optimización geométrica dadas ciertas variables de optimización, se debe elegir una función objetivo posinomial y un grupo de restricciones posinomiales.

Para ilustrar la versatilidad del procedimiento, se muestran dos funciones distintas a optimizar para ambos convertidores. Primero se optimiza eficiencia y a posteriori el ancho de banda.

Para optimizar la eficiencia de los convertidores buck y buck síncrono se formula el programa (3.31), donde se eligen las pérdidas en el convertidor P_{buck} y $P_{buck-síncrono}$ como función objetivo. Las restricciones escogidas son los valores máximos y mínimos de las variables de diseño (L , C , f_s), los rizados admisibles máximos, la restricción de MCC y el ancho de banda ω_0 mínimo. Se expresan los límites de rizado como un porcentaje de las magnitudes promediadas. Por lo tanto, el programa de optimización geométrica para diseñar un convertidor buck o un convertidor buck síncrono que se propone se puede escribir como,

3.-CONVERTIDORES BÁSICOS

$$\begin{aligned}
 &\underset{L, C, f_s}{\text{minimizar}} && P_{buck} \text{ o } P_{buck-sincrono} \\
 &\text{sujeto a} && L_{min} \leq L \leq L_{max} \\
 & && C_{min} \leq C \leq C_{max} \\
 & && f_{s_{min}} \leq f_s \leq f_{s_{max}} \\
 & && \Delta i_1 \leq b \text{ \% de } I_0 \\
 & && \Delta v_0 \leq c \text{ \% de } V_0 \\
 & && \text{MCC restringido (3.27)} \\
 & && \omega_o \text{ restringido (3.30)}
 \end{aligned} \tag{3.31}$$

donde b y c representan un porcentaje de la magnitud promediada correspondiente.

Para optimizar el ancho de banda de los convertidores buck y buck síncrono, se elige el producto \sqrt{LC} como función objetivo ya que a partir de la expresión (3.29), se deduce que minimizando este producto se maximiza el ancho de banda en lazo abierto. Las restricciones escogidas son las mismas que en el programa (3.31) más la demanda de una eficiencia mínima. Por lo tanto, el programa de optimización geométrica para diseñar un convertidor buck o un convertidor buck síncrono con un ancho de banda optimizado propuesto, se puede escribir como,

3.-CONVERTIDORES BÁSICOS

$$\begin{aligned}
 &\underset{L, C, f_s}{\text{minimizar}} && \sqrt{LC} \\
 &\text{sujeto a} && L_{\min} \leq L \leq L_{\max} \\
 &&& C_{\min} \leq C \leq C_{\max} \\
 &&& f_{s_{\min}} \leq f_s \leq f_{s_{\max}} \\
 &&& \Delta i_1 \leq b \text{ \% de } I_0 \\
 &&& \Delta v_0 \leq c \text{ \% de } V_0 \\
 &&& \eta \geq \eta_{\min} \\
 &&& \text{MCC restringido (3.23)}
 \end{aligned} \tag{3.32}$$

donde b y c representan un porcentaje del promedio de la magnitud correspondiente y η_{\min} representa un valor mínimo de eficiencia.

3.1.2.2 Ejemplo del procedimiento de diseño propuesto. Casos buck y buck síncrono

En esta sección se muestra, mediante un ejemplo, el procedimiento de diseño desarrollado. El ejemplo consiste en 4 casos, cada uno de ellos con un ciclo de trabajo, d , distinto, concretamente, el ciclo de trabajo y las relaciones de tensión son las siguientes: 0,5 (10V→5V), 0,25 (12V→3V), 0,125 (12V→1.5V) y 0,1 (15V→1.5V). Las relaciones de tensión, cada vez mayores, permitirán, por ejemplo, la comparación entre el convertidor buck y el buck síncrono, así como el estudio de si los diseños, con las restricciones escogidas, son factibles, entre otros. El primer paso en el procedimiento de diseño consiste en elegir las tensiones medias de entrada y de salida y la corriente media de salida, que se muestran en la tabla 3.1. A continuación, se eligen los parámetros utilizados del MOSFET, que serán los mismos en todos los casos y que se muestran en la tabla 3.2. Y por último, se imponen los límites sobre las variables a optimizar así como las restricciones de diseño deseado tal como se muestran en la tabla 3.3.

3.-CONVERTIDORES BÁSICOS

En la mayoría de los casos los parámetros relacionados con el MOSFET implican un coste económico. Así, será de interés que dichos parámetros puedan ser evaluados en una etapa posterior a la optimización.

d	0,5	0,25	0,12	0,1
V_i	10 V	12 V	12 V	15 V
V_o	5 V	3 V	1,5 V	1,5 V
I_o	10 A	15 A	15 A	15 A

Tabla 3.1 Magnitudes de los casos contemplados en el ejemplo ilustrativo.

R_{DS}	5,2 m Ω
T_{swON}	10 ns
T_{swOFF}	20 ns
Q_{rr}	25 nC
V_f	0,9 V
T_{dead1}	10 ns
T_{dead2}	20 ns

Tabla 3.2 Parámetros del MOSFET del ejemplo ilustrativo.

La Tabla 3.3 muestra las restricciones y los límites impuestos sobre las variables de optimización. Se han escogido unos rangos grandes, aunque, obviamente, los mismos podrían ajustarse en el caso, por ejemplo, de unas restricciones tecnológicas concretas; cabe mencionar, que en cualquier caso el óptimo seguiría siendo el mismo, si continuara siendo factible, o, simplemente, sería menor.

$L_{min}= 0,1 \mu\text{H}$	$L_{max}=10 \text{ mH}$
$C_{min}= 0,1 \mu\text{F}$	$C_{max}=100 \mu\text{F}$
$f_{smin} =10 \text{ kHz}$	$f_{smáx} =800 \text{ kHz}$
$\Delta i_l < 15\% I_o$	$\Delta v_o < 15\% V_o$
$\omega_o > 2\pi(10\% f_s)$	

Tabla 3.3 Restricciones y límites impuestos sobre las variables de diseño.

3.-CONVERTIDORES BÁSICOS

El programa geométrico (3.31) que propone la optimización de la eficiencia en las topologías buck y buck síncrono, considerados los valores de las tablas 3.1, 3.2 y 3.3, obtiene los siguientes resultados:

Buck (10 - 5) V	Buck (12 - 3) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 17,16 \mu H$	$L^* = 11,57 \mu H$
$C^* = 10 \mu F$	$C^* = 12,19 \mu F$
$f_s^* = 97,10 kHz$	$f_s^* = 86,41 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P^*_{buck} = 5,10 W$	$P^*_{buck} = 10,94 W$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_1^* = 1,5 A (15\% I_o)$	$\Delta i_1^* = 2,25 A (15\% I_o)$
$\Delta v_o^* = 0,19 V (3,6\% V_o)$	$\Delta v_o^* = 0,26 V (7,5\% V_o)$
$BW^* = 12,14 krad/s (12,5\% f_s)$	$BW^* = 13,39 krad/s; (15,5\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 90,73 \%$	$\eta^* = 80,44 \%$
<i>a)</i>	<i>b)</i>

3.-CONVERTIDORES BÁSICOS

Buck (12 – 1,5) V	Buck (15 – 1,5) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 8,82 \mu H$	$L^* = 10 \mu H$
$C^* = 18,92 \mu F$	$C^* = 20,83 \mu F$
$f_s^* = 66,07 kHz$	$f_s^* = 59,99 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P_{buck}^* = 12,35 W$	$P_{buck}^* = 12,72 W$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_1^* = 2,25 A (15\% I_o)$	$\Delta i_1^* = 2,25 A (15\% I_o)$
$\Delta v_o^* = 0,22 V (15\% V_o)$	$\Delta v_o^* = 0,22 V (15\% V_o)$
$BW^* = 12,31 krad/s (18,63\% f_s)$	$BW^* = 11,02 krad/s (18,36\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 64,54 \%$	$\eta^* = 63,88 \%$
c)	d)

Tabla 3.4 Resultados obtenidos para el programa geométrico (3.31). Caso buck.

Buck síncrono (10 - 5) V	Buck síncrono (12 - 3) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 18,42 \mu H$	$L^* = 12,32 \mu H$
$C^* = 10,53 \mu F$	$C^* = 12,64 \mu F$
$f_s^* = 90,45 kHz$	$f_s^* = 81,14 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P_{buck-síncrono}^* = 0,89 W$	$P_{buck-síncrono}^* = 1,72 W$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_1^* = 1,5 A (15\% I_o)$	$\Delta i_1^* = 2,25 A (15\% I_o)$
$\Delta v_o^* = 0,19 V (3,6\% V_o)$	$\Delta v_o^* = 0,27 V (8,33\% V_o)$
$BW^* = 11,42 krad/s (12,62\% f_s)$	$BW^* = 12,75 krad/s (15,7\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 98,25 \%$	$\eta^* = 96,30 \%$
a)	b)

3.-CONVERTIDORES BÁSICOS

Buck síncrono (12 – 1,5) V	Buck síncrono (15 – 1,5) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 9,39 \mu H$	$L^* = 10,52 \mu H$
$C^* = 20,14 \mu F$	$C^* = 21,92 \mu F$
$f_s^* = 62,05 kHz$	$f_s^* = 57,01 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P^*_{buck-síncrono} = 1,59 W$	$P^*_{buck-síncrono} = 1,64 W$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_1^* = 2,25 A (15\% I_o)$	$\Delta i_1^* = 2,25 A (15\% I_o)$
$\Delta v_o^* = 0,22 V (15\% V_o)$	$\Delta v_o^* = 0,22 V (15\% V_o)$
$BW^* = 11,56 krad/s (18,63\% f_s)$	$BW^* = 10,47 krad/s (18,38\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 93,37 \%$	$\eta^* = 93,17 \%$
c)	d)

Tabla 3.5 Resultados obtenidos para el programa geométrico (3.31). Convertidor buck-síncrono.

Se puede concluir que para las relaciones de transformación analizadas, el convertidor buck síncrono es siempre más eficiente. Y mantiene una elevada eficiencia aun cuando la tensión de salida es mucho menor que la de entrada. Este hecho es debido a la importancia de las pérdidas de conducción en este tipo de convertidores de baja tensión. Al utilizar un MOSFET como rectificador se reducen las pérdidas por conducción de forma importante ya que en vez de ser proporcionales a $V_f I_o$ son proporcionales a $I_o^2 R_{DS}$. Gracias a las nuevas tecnologías de semiconductores se puede reducir mucho la resistencia en conducción (R_{DS}).

Para el programa geométrico (3.32), es decir para la optimización del ancho de banda, se presentan los resultados en la tabla 3.6 para las distintas relaciones de tensión del convertidor buck síncrono, ya que, tal y como puede observarse en la tabla 3.4 el convertidor buck alcanza una eficiencia óptima muy baja, y se ha desestimado como alternativa.

3.-CONVERTIDORES BÁSICOS

La restricción de eficiencia mínima es distinta para cada una de las relaciones de tensión, puesto que, de no ser así, el ancho de banda óptimo se obtendría, simplemente, aumentando la frecuencia de conmutación hasta el valor límite impuesto. Por este motivo se escoge una eficiencia ligeramente inferior a la que se obtiene mediante el programa de optimización (3.31).

Buck síncrono(10 –5) V	Buck síncrono (12 - 3) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 8,15 \mu H$	$L^* = 6,05 \mu H$
$C^* = 1,22 \mu F$	$C^* = 3,78 \mu F$
$f_s^* = 204,29 \text{ kHz}$	$f_s^* = 165,19 \text{ kHz}$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$BW^* = 50,37 \text{ krad/s } (24,65\% f_s)$	$BW^* = 33,25 \text{ krad/s } (16,27\% f_s)$
Rizados de corriente y tensión y pérdidas	Rizados de corriente y tensión y pérdidas
$\Delta i_1^* = 1,5 \text{ A } (15\% I_o)$	$\Delta i_1^* = 2,25 \text{ A } (15\% I_o)$
$\Delta v_o^* = 0,75 \text{ V } (15\% V_o)$	$\Delta v_o^* = 0,45 \text{ V } (15\% V_o)$
$P_{buck-síncrono}^* = 1,02 \text{ W}$	$P_{buck-síncrono}^* = 1,875 \text{ W}$
Eficiencia	Eficiencia
$\eta^* = 98,0 \text{ \% } (\eta_{\min} = 98\%)$ a)	$\eta^* = 96,0 \text{ \% } (\eta_{\min} = 96\%)$ b)

3.-CONVERTIDORES BÁSICOS

Buck síncrono (12 – 1,5) V	Buck síncrono (15 – 1,5) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 4,86 \mu H$	$L^* = 6,84 \mu H$
$C^* = 10,41 \mu F$	$C^* = 14,24 \mu F$
$f_s^* = 119,99 kHz$	$f_s^* = 87,75 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$BW^* = 22,36 krad/s$ (18,63% f_s)	$BW^* = 16,12 krad/s$ (18,37% f_s)
Rizados de corriente y tensión y pérdidas	Rizados de corriente y tensión y pérdidas
$\Delta i_1^* = 2,25 A$ (15% I_o)	$\Delta i_1^* = 2,25 A$ (15% I_o)
$\Delta v_o^* = 0,22 V$ (15% V_o)	$\Delta v_o^* = 0,22 V$ (15% V_o)
$P_{buck-síncrono}^* = 1,69 W$	$P_{buck-síncrono}^* = 1,69 W$
Eficiencia	Eficiencia
$\eta^* = 93,0 \%$ ($\eta_{min} = 93\%$) c)	$\eta^* = 93,0 \%$ ($\eta_{min} = 93\%$) d)

Tabla 3.6 Resultados obtenidos para el programa geométrico (3.32).

3.1.2.3 Ilustración de los resultados obtenidos. Casos buck y buck síncrono

En este apartado se ilustran los resultados obtenidos en el ejemplo del apartado anterior (3.1.2.2). Para ilustrar estos resultados, se efectúan secciones en la función objetivo y se representa una gráfica para cada variable de diseño (L , C y f_s). En cada una de las gráficas, se mantienen dos de las tres variables de diseño en el valor alcanzado (L^* , C^* , f_s^*) y se mueve la tercera alrededor del mismo; con este procedimiento se ilustra que los valores alcanzados son mejores que los adyacentes admisibles de la sección; mostrando que variaciones de una sola variable, entorno a los valores alcanzados, provocan o una disminución de la función objetivo o el incumplimiento de alguna de las restricciones del programa. Con esta ilustración, se garantizan unas condiciones necesarias de optimalidad.

La ilustración de los resultados, obtenidos en el apartado 3.1.2.2, se muestran para el programa de optimización de la eficiencia (3.31), únicamente para una relación de tensión de

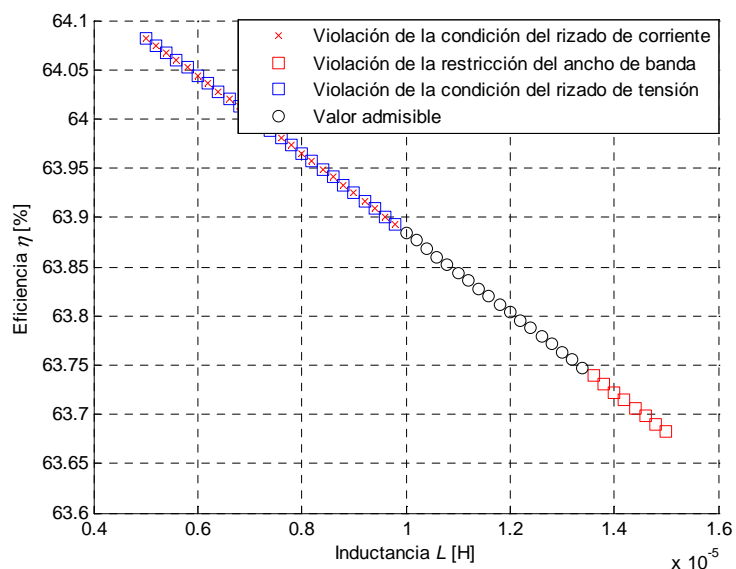
3.-CONVERTIDORES BÁSICOS

10 ($d=0,1$), cuyos resultados corresponden con los de las tablas 3.4 d (caso buck) 3.5 d (caso buck síncrono); evidentemente, sería posible realizar el mismo procedimiento para las otras relaciones de tensión (tabla 3.1) y para el programa de optimización del ancho de banda (3.32).

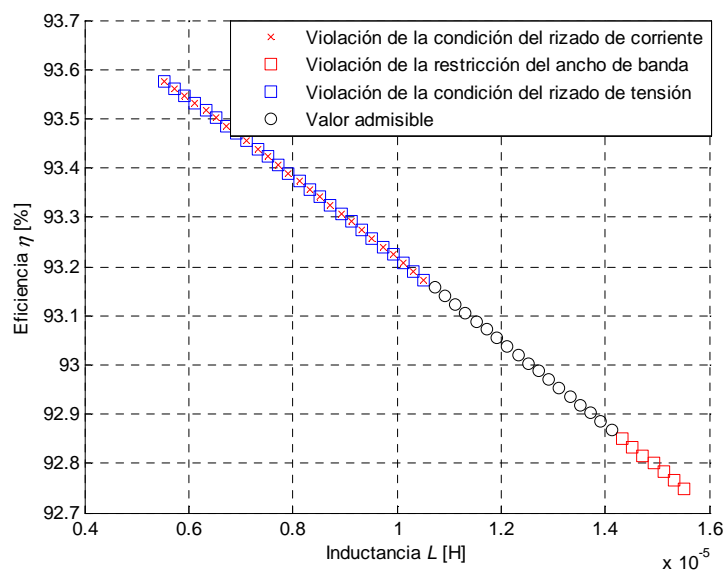
Para facilitar la visualización y correspondiente comparativa entre las seis gráficas, que se muestran a continuación (3 para el convertidor buck y 3 para el buck síncrono), se presentan los valores admisibles con círculos negros, los valores que no cumplen con la restricción impuesta sobre el rizado de corriente con cruces rojas, los valores que no cumplen con la restricción del ancho de banda con cuadros rojos, y los valores que no cumplen con la restricción del rizado de tensión con cuadros azules.

En la figura 3.5, para ilustrar variaciones en el valor de la inductancia alcanzado, L^* , en las tablas 3.4 d y 3.5 d , se mantienen los valores del condensador y de la frecuencia de conmutación, correspondientes a la misma tabla, y se muestra el valor de la eficiencia para esas variaciones. Las gráficas de la figura 3.5 (tanto para el caso buck a , cómo para el buck síncrono b) muestran que variaciones de la variable L entorno al alcanzado, $L^*= 10 \mu H$ caso buck y $L^*= 10,52 \mu H$ caso buck síncrono, provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre el rizado de corriente y sobre el rizado de tensión.

3.-CONVERTIDORES BÁSICOS



a)



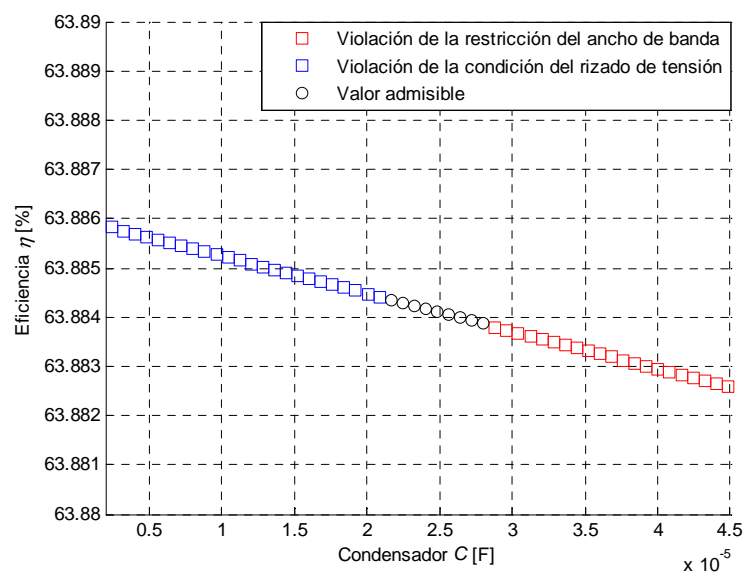
b)

Figura 3.5 Eficiencia respecto variaciones de valores de inductancia alrededor de L^* a) buck b) buck síncrono.

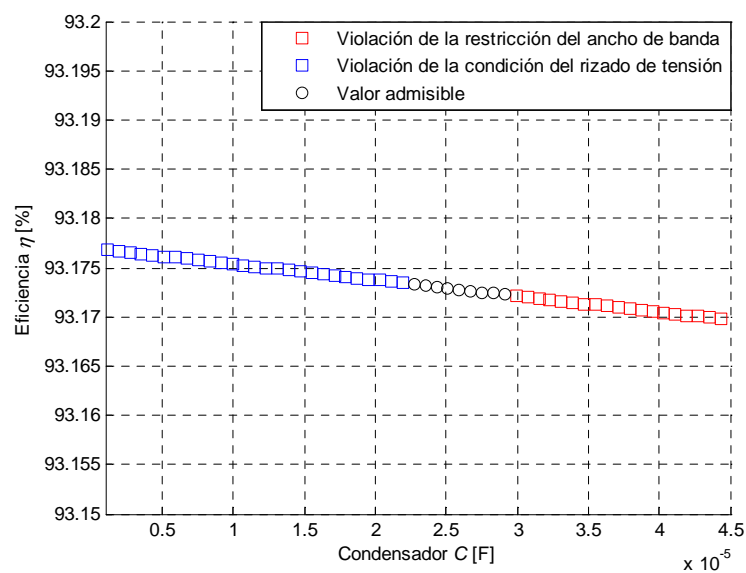
Se procede de manera similar para la variable de diseño del condensador C . Las siguientes gráficas, figuras 3.6 a y b, muestran que variaciones entorno al valor del condensador C^* tienen poca influencia en la eficiencia. Las gráficas (tanto para el caso buck a, cómo para el buck síncrono b) muestran que variaciones entorno al valor de C^* ($C^* = 20,83 \mu F$ caso buck y

3.-CONVERTIDORES BÁSICOS

$C^*= 21,92 \mu H$ caso buck síncrono,) provocan una pequeña disminución de la eficiencia o la violación de la restricción impuesta sobre el rizado de tensión.



a)

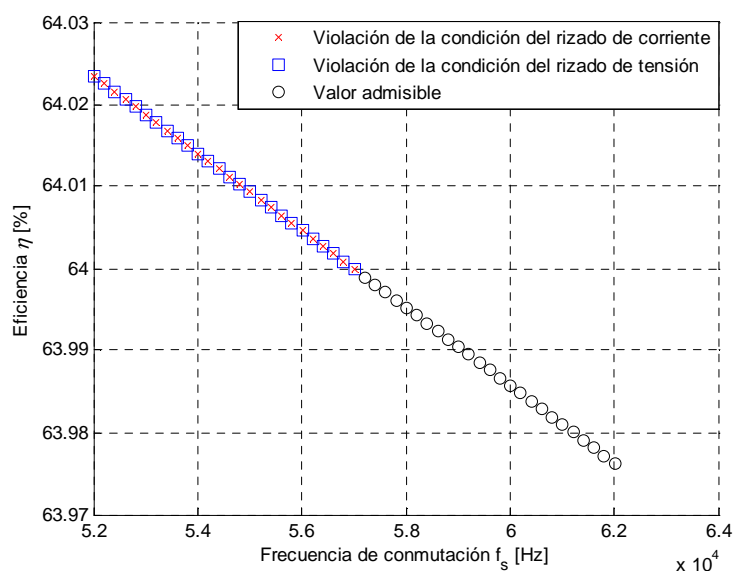


b)

Figura 3.6 Eficiencia respecto variaciones de valores de capacitancia alrededor de C^* a) buck b) buck síncrono.

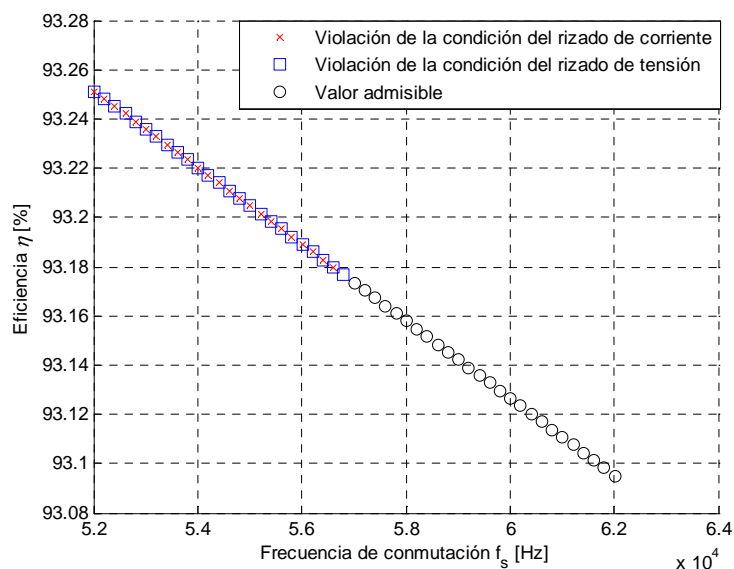
3.-CONVERTIDORES BÁSICOS

En las siguientes figuras, 3.7 *a* y *b*, se muestran variaciones en torno al valor de la frecuencia de conmutación alcanzado, f_s^* . Las gráficas muestran que variaciones en el valor de f_s^* provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre los rizados tanto de tensión, como de corriente. Los valores, tanto de la frecuencia de conmutación como de la eficiencia alcanzada, coinciden con los presentados en las tablas 3.4 *d* y 3.5 *d*, siendo $f_s^* = 59,99 \text{ kHz}$ caso buck y $f_s^* = 57,01 \text{ kHz}$ caso buck síncrono.



a)

3.-CONVERTIDORES BÁSICOS



b)

Figura 3.7 Eficiencia respecto variaciones de valores de frecuencia de conmutación alrededor de f_s^* a) buck. b) buck síncrono.

Después de realizar la ilustración de los resultados obtenidos para las tres variables de diseño de las dos estructuras (buck y buck síncrono), cabe mencionar que aunque el valor de la eficiencia máxima alcanzada, para ambos casos, es muy distinto ($\eta_{buck}^* = 63,88 \%$, $\eta_{buck-síncrono}^* = 93,17 \%$); los valores alcanzados de las variables de diseño (L^* , C^* , f_s^*), para ese valor, son muy parecidos. Dichos valores, pueden visualizarse en las tablas 3.4 d y 3.5 d.

Una vez revisada la aplicación de la PG al convertidor buck y buck síncrono, en el siguiente apartado, se presenta la aplicación de la misma técnica al convertidor elevador boost.

3.2 CONVERTIDOR BOOST

Para aplicar la PG al convertidor boost, se precisa, al igual que en el caso buck, revisar todas las expresiones utilizadas en el proceso de diseño propuesto en la tesis. Como veremos, el boost requiere de expresiones, distintas a las de buck, como la de localización del cero de fase no mínima.

3.2.1 Magnitudes de diseño del convertidor boost

La figura 3.8 muestra el convertidor boost; éste corresponde a una topología de segundo orden. El vector de estado es,

$$x = \begin{bmatrix} i_l \\ v_o \end{bmatrix} \quad (3.33)$$

siendo i_l la corriente en el inductor y v_o la tensi3n de salida.

Las ecuaciones de estado del convertidor boost (3.34), en modo ON (cuando Q_{LB} esta conduciendo y el diodo D esta inactivo) corresponde con el valor de la seal de control $u=1$. De manera similar, la expresi3n (3.33) en modo OFF (cuando Q_{LB} esta en OFF y D esta activo) corresponde con $u=0$.

$$\begin{aligned} \frac{di_l}{dt} &= \frac{-v_o}{L}(1-u) + \frac{V_i}{L} \\ \frac{dv_o}{dt} &= \frac{i_l}{C}(1-u) - \frac{v_o}{RC} \end{aligned} \quad (3.34)$$

Los parmetros L , C y R son respectivamente el valor del inductor, del condensador y de la carga. V_i representa el voltaje de entrada.

3.-CONVERTIDORES BÁSICOS

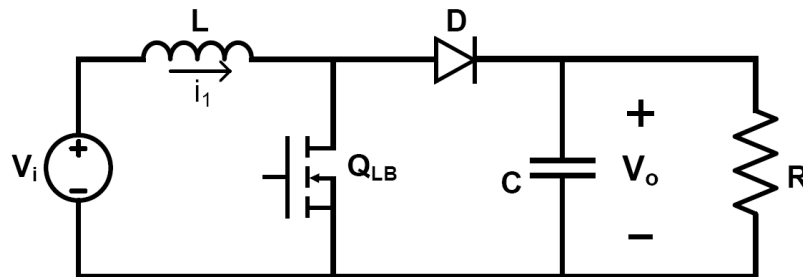


Figura 3.8 Convertidor boost.

3.2.1.1 Rizados de corriente y tensión del convertidor boost

Como en el caso del convertidor buck, la corriente i_l tiene una forma de onda triangular, la amplitud de la cual depende de la pendiente durante T_{ON} . Y, por lo tanto, su rizado corresponde con la siguiente expresión [3.1-3.5]:

$$\Delta i_l = \frac{V_i d}{L f_s} \quad (3.33)$$

donde V_i es la tensión de entrada y f_s corresponde a la frecuencia de conmutación.

El rizado de tensión corresponde a:

$$\Delta v_o = \frac{V_o d}{f_s C R} \quad (3.34)$$

En la subsección siguiente, se consideran las pérdidas del MOSFET y del diodo, y las pérdidas óhmicas en el inductor y el condensador del filtro.

3.2.1.2 Pérdidas en el convertidor boost

a) Potencia disipada en los interruptores

En este apartado, se revisan las pérdidas de potencia en el transistor Q_{LB} y, después, las provocadas por el diodo D .

3.-CONVERTIDORES BÁSICOS

La potencia consumida en el MOSFET $P_{Q_{LB}}$, consiste en las pérdidas de conducción P_{ON} y en las de conmutación P_{SW} . Estas cantidades pueden ser aproximadas, de acuerdo a como se realizó en el anterior apartado ‘correspondiente al caso buck’, por las expresiones siguientes:

$$P_{Q_{LB}} = P_{ON} + P_{SW}$$

$$P_{ON} = \left(\left(\frac{I_o}{(1-d)} \right)^2 + \frac{\Delta i_1^2}{12} \right) d R_{DS} \quad (3.35)$$

$$P_{SW} = \frac{1}{2} (V_o - V_f) \left(\frac{I_o}{(1-d)} \right) (T_{swON} + T_{swOFF}) f_s$$

donde $\frac{I_o}{(1-d)}$ representa la corriente de entrada media.

La potencia total disipada por el diodo P_D puede expresarse similarmente, como,

$$P_D = V_f I_o (1-d) + Q_{rr} (V_o - V_f) f_s \quad (3.36)$$

b) Pérdidas en los elementos pasivos

El inductor, tal y como se ha comentado en el apartado 3.1.1.2 b, es responsable de una parte sustancial del consumo de energía del convertidor. Las pérdidas en este elemento pasivo pueden aproximarse por,

$$P_{ind} = \left(\left(\frac{I_o}{(1-d)} \right)^2 + \frac{\Delta i_1^2}{12} \right) R_L \quad (3.37)$$

De forma parecida las pérdidas en el condensador pueden aproximarse por,

$$P_{cond} = (I_{rms})^2 R_C \quad (3.38)$$

3.-CONVERTIDORES BÁSICOS

siendo R_C la resistencia serie en el elemento capacitivo. La corriente en el condensador tiene, idealmente, la forma que puede verse en la figura 3.9. Así, su valor eficaz puede calcularse a partir de la siguiente expresi3n:

$$I_{rms} = \sqrt{\frac{1}{T} \int_0^{dT_s} (-I_o)^2 dt + \int_{dT_s}^{T_s} \left(I_{max} - I_o - \left(\frac{(I_{max} - I_o) - (I_{min} - I_o)}{(1-d)T_s} t \right) \right)^2 dt} \quad (3.39)$$

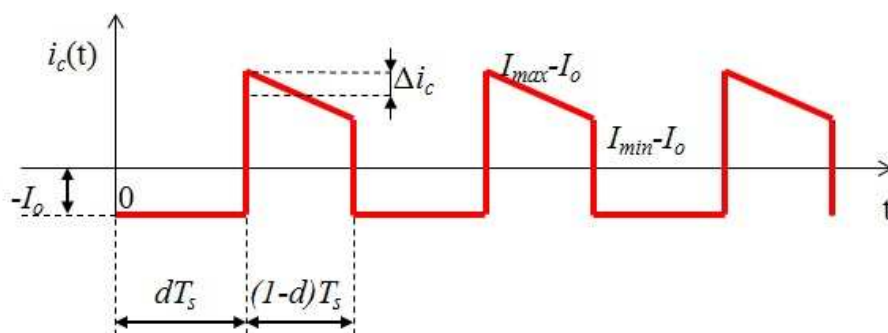


Figura 3.9 Forma de onda de la corriente en el condensador i_c

c) Pérdidas totales y eficiencia del convertidor boost.

Dadas las expresiones (3.35), (3.36), (3.37) y (3.38), las pérdidas totales en el convertidor boost pueden escribirse como:

$$P_{boost} = P_{Q_{LB}} + P_D + P_{ind} + P_{cond} \quad (3.40)$$

y, por lo tanto, la eficiencia corresponderá a,

$$\eta = 100 \frac{P_{load}}{P_{load} + P_{boost}} \quad (3.41)$$

3.-CONVERTIDORES BÁSICOS

3.2.1.3 Especificaciones relacionadas con el modo de conducción y dinámicas del convertidor boost

Para garantizar que el convertidor boost opera en MCC se debe imponer, como restricción, la siguiente expresión:

$$Lf_s > \frac{V_o}{2I_o} d(1-d)^2 \quad (3.42)$$

Tal y como se ha mencionado para los convertidores buck y buck síncrono, es deseable que el convertidor tenga un ancho de banda mínimo. Para optimizar el ancho de banda en lazo abierto del convertidor boost se maximiza ω_o .

A partir de las funciones de transferencia generalizadas entrada salida del convertidor buck (3.28), a continuación se relacionan los parámetros de dichas funciones de transferencia y los del convertidor boost.

ω_z	$\frac{(1-d)^2 R}{L}$	G_{d0}	$\frac{V_o}{1-d}$
Q	$(1-d)R\sqrt{\frac{C}{L}}$	G_{g0}	$\frac{1}{1-d}$
ω_o	$\frac{(1-d)}{\sqrt{LC}}$		

(3.43)

A partir de las expresiones anteriores, se observa que la frecuencia de corte susceptible de optimizar es:

$$\omega_o = \frac{(1-d)}{\sqrt{LC}} \quad (3.44)$$

3.-CONVERTIDORES BÁSICOS

No obstante, con el propósito de obtener una buena respuesta se podrá imponer que la frecuencia de corte sea mayor que cierto valor:

$$\omega_0 > 2\pi(a\%f_s) \quad (3.45)$$

donde a representa un porcentaje de la frecuencia de conmutación.

Dado que el convertidor elevador tiene un cero en el semiplano derecho, se debe tener en cuenta su ubicación. El diseño debe garantizar que la ubicación del cero, ω_z , sea mayor que la frecuencia de cruce ω_0 , de lo contrario, el sistema tendería a ser inestable en lazo cerrado. Así, la siguiente restricción aseguraría que el convertidor elevador tiene una buena ganancia y margen de fase [3.6, 3.7].

$$\frac{(1-d)^2 R}{L} > 5 \frac{(1-d)}{\sqrt{LC}} \quad (3.46)$$

3.2.2 Formulación e ilustración del procedimiento propuesto. Caso boost

En esta sección, se formulan dos programas de optimización para el convertidor boost, en el primero la función a optimizar son las pérdidas del convertidor y en el siguiente el ancho de banda; a continuación, se muestra el procedimiento de diseño propuesto mediante un ejemplo y, finalmente, se ilustran los resultados obtenidos en el ejemplo.

3.2.2.1 Formulación del programa de optimización. Caso boost

Tal y como se ha presentado en el buck, se muestran dos funciones distintas a optimizar: primero se optimiza la eficiencia y a posteriori el ancho de banda del convertidor boost.

Para optimizar la eficiencia del convertidor se formula el programa (3.47), donde se elige el consumo de energía P_{boost} (3.40) como función objetivo. Las tres primeras restricciones

3.-CONVERTIDORES BÁSICOS

escogidas corresponden a los valores máximos y mínimos de las variables de diseño, las dos siguientes corresponden a los rizados admisibles máximos, a continuación se formulan las restricciones de: MCC, ancho de banda, y la de la posición del cero de fase no mínima. Se expresan los límites de rizado como un porcentaje de las magnitudes promediadas. Por lo tanto, el programa de optimización geométrica para diseñar un convertidor boost eficiente se corresponde a,

$$\begin{aligned}
 &\underset{L, C, f_s}{\text{minimizar}} && P_{boost} \\
 &\text{sujeto a} && L_{min} \leq L \leq L_{max} \\
 & && C_{min} \leq C \leq C_{max} \\
 & && f_{s,min} \leq f_s \leq f_{s,max} \\
 & && \Delta i \leq b \text{ \% de } I_0 \\
 & && \Delta v_0 \leq c \text{ \% de } V_0 \\
 & && \text{MCC restringido (3.42)} \\
 & && \omega_0 \text{ restringido (3.45)} \\
 & && \text{restricción del cero del semiplano derecho (3.46)}
 \end{aligned} \tag{3.47}$$

donde b y c representan un porcentaje del promedio de la magnitud correspondiente.

Por otra parte, el programa geométrico para optimizar el ancho de banda del convertidor boost, requerirá minimizar la inversa de la expresión (3.44). Las restricciones escogidas serán las mismas que en el programa (3.47) más el requisito de una eficiencia mínima. Por lo tanto, el programa de optimización geométrica para diseñar un convertidor boost con un ancho de banda optimizado, se puede escribir como,

3.-CONVERTIDORES BÁSICOS

$$\begin{aligned}
 &\underset{L, C, f_s}{\text{minimizar}} && \frac{\sqrt{LC}}{1-d} \\
 &\text{sujeto a} && L_{\min} \leq L \leq L_{\max} \\
 & && C_{\min} \leq C \leq C_{\max} \\
 & && f_{s_{\min}} \leq f_s \leq f_{s_{\max}} \\
 & && \Delta i \leq b \text{ \% de } I_0 \\
 & && \Delta v_0 \leq c \text{ \% de } V_0 \\
 & && \text{MCC restringido (3.42)} \\
 & && \eta > \eta_{\min} \\
 & && \text{restricción del cero del semiplano derecho (3.46)}
 \end{aligned} \tag{3.48}$$

donde η_{\min} representa un valor mínimo de eficiencia demandado, que del mismo modo que en la topología buck, será distinto para cada relación de tensión propuesta, ya que de no ser así el ancho de banda óptimo se obtendría a costa de aumentar la frecuencia de conmutación hasta el límite superior impuesto.

3.2.2.2 Ejemplo del procedimiento de diseño propuesto. Caso boost

En esta sección se ilustra mediante un ejemplo el procedimiento de diseño desarrollado. El ejemplo de ilustración consistirá, como en el convertidor buck, en 4 casos, cada uno de ellos con un ciclo de trabajo, d , distinto. Concretamente, el ciclo de trabajo y las relaciones de tensión que se consideran en el ejemplo: 0,5 (5V→10V), 0,75 (3V→12V), 0,87 (1,5V→12V) y 0,9 (1,5V→15V). La tabla 3.7 muestra los ciclos de trabajo, tensiones de entrada, tensiones de salida y corrientes suministradas en los cuatro casos considerados.

d	0,5	0,75	0,87	0,9
V_i	5 V	3 V	1,5 V	1,5 V
V_o	10 V	12 V	12 V	15 V
I_o	5 A	4 A	4 A	3 A

Tabla 3.7 Valores de ejemplo para el diseño del convertidor boost.

3.-CONVERTIDORES BÁSICOS

La Tabla 3.8 muestra las restricciones y los límites impuestos sobre las variables de optimización.

$L_{min}=0,1 \mu H$	$L_{max}=10 mH$
$C_{min}=0,1 \mu F$	$C_{max}=10 mF$
$f_{smin}=10 kHz$	$f_{smáx}=800 kHz$
$\Delta i_l < 50\% I_o$	$\Delta v_o < 10\% V_o$
$\omega_o > 2\pi(0,1\% f_s)$	

Tabla 3.8 Límites de las variables para el ejemplo de diseño del convertidor boost.

A partir del programa geométrico (3.47), para los valores en de las tablas 3.7 y 3.8, codificado en MATLAB, se obtiene la solución para cada caso mostrado en la tabla 3.9

Boost (5 - 10) V	Boost (3 - 12) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 12,57 \mu H$	$L^* = 11,35 \mu H$
$C^* = 5,7 mF$	$C^* = 6,1 mF$
$f_s^* = 79,51 kHz$	$f_s^* = 99,07 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P_{boost}^* = 2,76 W$	$P_{boost}^* = 2,48 W$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_l^* = 2,5 A (50\% I_o)$	$\Delta i_l^* = 2 A (50\% I_o)$
$\Delta v_o^* = 0,005V (0,05\% V_o)$	$\Delta v_o^* = 0,005 V (0,04\% V_o)$
$BW^* = 297,48 rad/s (0,37\% f_s)$	$BW^* = 151,5 rad/s (0,15\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 94,76 \%$	$\eta^* = 95,08 \%$
a)	b)

3.-CONVERTIDORES BÁSICOS

Boost (1,5 - 12) V.	Boost (1,5 - 15) V.
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 5,98 \mu H$	$L^* = 8,18 \mu H$
$C^* = 5,5 mF$	$C^* = 2,6 mF$
$f_s^* = 109,6 kHz$	$f_s^* = 110,0 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P_{boost}^* = 6,33 W$	$P_{boost}^* = 5,96 W$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_1^* = 2 A (50\% I_o)$	$\Delta i_1^* = 1,5 A (50\% I_o)$
$\Delta v_o^* = 0,0058 V (0,04\% V_o)$	$\Delta v_o^* = 9,6 mV (0,06\% V_o)$
$BW^* = 109,9 rad/s (0,1\% f_s)$	$BW^* = 110,25 rad/s (0,1\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 88,33 \%$	$\eta^* = 88,31 \%$
c)	d)

Tabla 3.9 Resultados obtenidos para el programa geométrico (3.47).

Como puede observarse en la tabla 3.9, la eficiencia, η^* , alcanzada está alrededor del 88% y la inductancia, L^* , queda en decenas de micro henrios; parecen valores, que con los límites y restricciones impuestos, nos acercan a un diseño viable para su implementación. Cabe mencionar, que sería posible realizar otros programas posteriores donde, por ejemplo, se optimizara el tamaño del inductor L.

En la tabla 3.10, para la optimización del ancho de banda, tal y como era de esperar, restringiendo la eficiencia el ancho de banda se va al óptimo.

Para el programa geométrico (3.48), es decir para la optimización del ancho de banda del boost se obtienen los resultados mostrados en la tabla 3.10:

3.-CONVERTIDORES BÁSICOS

Boost (5 - 10) V	Boost (3 - 12) V
<p>Valores óptimos de las variables</p> <p>$L^* = 2,43 \mu H$</p> <p>$C^* = 60,85 \mu F$</p> <p>$f_s^* = 410,78 \text{ kHz}$</p> <p>Valor óptimo de la función objetivo</p> <p>$BW^* = 6,53 \text{ krad/s } (15,91\% f_s)$</p> <p>Rizados de corriente y tensión y pérdidas</p> <p>$\Delta i_1^* = 2,5 \text{ A } (50\% I_o)$</p> <p>$\Delta v_o^* = 0,1 \text{ V } (1\% V_o)$</p> <p>$P_{boost}^* = 3,19 \text{ W}$</p> <p>Eficiencia</p> <p>$\eta^* = 93,0 \text{ \% } (\eta_{\min} = 93\%)$</p> <p style="text-align: center;"><i>a)</i></p>	<p>Valores óptimos de las variables</p> <p>$L^* = 3,04 \mu H$</p> <p>$C^* = 135,43 \mu F$</p> <p>$f_s^* = 369,2 \text{ kHz}$</p> <p>Valor óptimo de la función objetivo</p> <p>$BW^* = 1,95 \text{ krad/s } (0,53\% f_s)$</p> <p>Rizados de corriente y tensión y pérdidas</p> <p>$\Delta i_1^* = 2 \text{ A } (50\% I_o)$</p> <p>$\Delta v_o^* = 0,06 \text{ V } (0,2\% V_o)$</p> <p>$P_{boost}^* = 3,06 \text{ W}$</p> <p>Eficiencia</p> <p>$\eta^* = 94,0 \text{ \% } (\eta_{\min} = 94\%)$</p> <p style="text-align: center;"><i>b)</i></p>
Boost (1,5 - 12) V.	Boost (1,5 - 15) V.
<p>Valores óptimos de las variables</p> <p>$L^* = 1,13 \mu H$</p> <p>$C^* = 201,61 \mu F$</p> <p>$f_s^* = 578,67 \text{ kHz}$</p> <p>Valor óptimo de la función objetivo</p> <p>$BW^* = 1,31 \text{ krad/s } (0,22\% f_s)$</p> <p>Rizados de corriente y tensión y pérdidas</p> <p>$\Delta i_1^* = 2 \text{ A } (50\% I_o)$</p> <p>$\Delta v_o^* = 0,03 \text{ V } (0,25\% V_o)$</p> <p>$P_{boost}^* = 8,47 \text{ W}$</p> <p>Eficiencia</p> <p>$\eta^* = 85,0 \text{ \% } (\eta_{\min} = 85\%)$</p> <p style="text-align: center;"><i>c)</i></p>	<p>Valores óptimos de las variables</p> <p>$L^* = 1,83 \mu H$</p> <p>$C^* = 183,02 \mu F$</p> <p>$f_s^* = 491,76 \text{ kHz}$</p> <p>Valor óptimo de la función objetivo</p> <p>$BW^* = 869,62 \text{ rad/s } (0,17\% f_s)$</p> <p>Rizados de corriente y tensión y pérdidas</p> <p>$\Delta i_1^* = 1,5 \text{ A } (50\% I_o)$</p> <p>$\Delta v_o^* = 0,03 \text{ V } (0,2\% V_o)$</p> <p>$P_{boost}^* = 7,94 \text{ W}$</p> <p>Eficiencia</p> <p>$\eta^* = 85,0 \text{ \% } (\eta_{\min} = 85\%)$</p> <p style="text-align: center;"><i>d)</i></p>

Tabla 3.10 Resultados obtenidos para el programa geométrico (3.48).

3.-CONVERTIDORES BÁSICOS

3.2.2.3 Ilustración de los resultados obtenidos. Caso boost

En este apartado se ilustran los resultados, obtenidos en el apartado 3.2.2.2 (correspondiente al caso boost), se muestran para el programa de optimización de la eficiencia (3.47), únicamente para una relación de tensión de 10 ($d=0,1$), cuyos resultados corresponden con los de la tabla 3.9 *d*.

Para facilitar la visualización, se utiliza la misma leyenda que en el caso buck, de modo que se presentan los valores admisibles con círculos negros, los valores que no cumplen con la restricción impuesta sobre el rizado con cruces rojas y los valores que no cumplen con la restricción del ancho de banda con cuadros rojos .

En la figura 3.10, para ilustrar la optimalidad de los valores obtenidos en la tabla 3.9 *d* se muestran variaciones de la inductancia del boost L alrededor de su valor óptimo, L^* , tabla 3.9 *d*, manteniendo constantes los valores óptimos de las otras variables de diseño C^* y f_s^* . Es decir, la gráfica muestra que variaciones de la variable L entorno al alcanzado, $L^*=8,18 \mu H$, provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre el rizado de corriente.

3.-CONVERTIDORES BÁSICOS

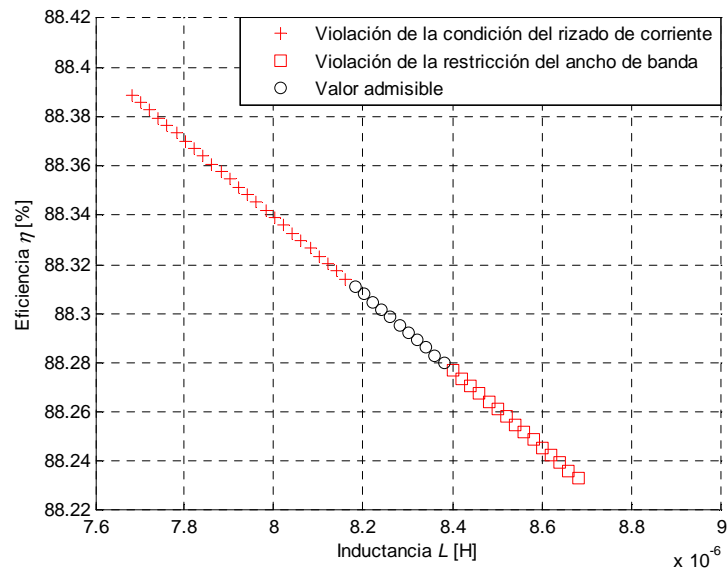


Figura 3.10 Eficiencia respecto variaciones de valores de inductancia alrededor de L^*

Se procede de manera similar para la variable de diseño del condensador C . La siguiente gráfica muestra que variaciones entorno al valor de $C^* = 2,6 \text{ mF}$, tabla 3.9 d , tienen poca influencia sobre la eficiencia, además el rango de valores admisibles del condensador es muy pequeño, por tanto el problema propuesto está cerca de la no factibilidad puesto que queda restringido por encima (por el ancho de banda) y por debajo (por el cero de fase no mínima).

3.-CONVERTIDORES BÁSICOS

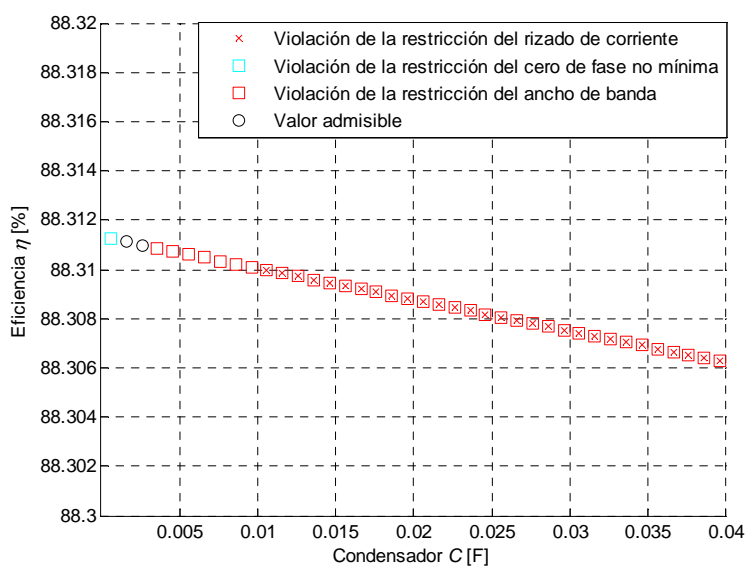


Figura 3.11 Eficiencia respecto variaciones de valores de capacitancia alrededor de C^* .

En la siguiente figura, 3.12, se muestran variaciones en torno al valor de la frecuencia de conmutación alcanzado, f_s^* . La gráfica muestra que variaciones en el valor de $f_s^*=110$ kHz provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre los rizados tanto de tensión, como de corriente.

3.-CONVERTIDORES BÁSICOS

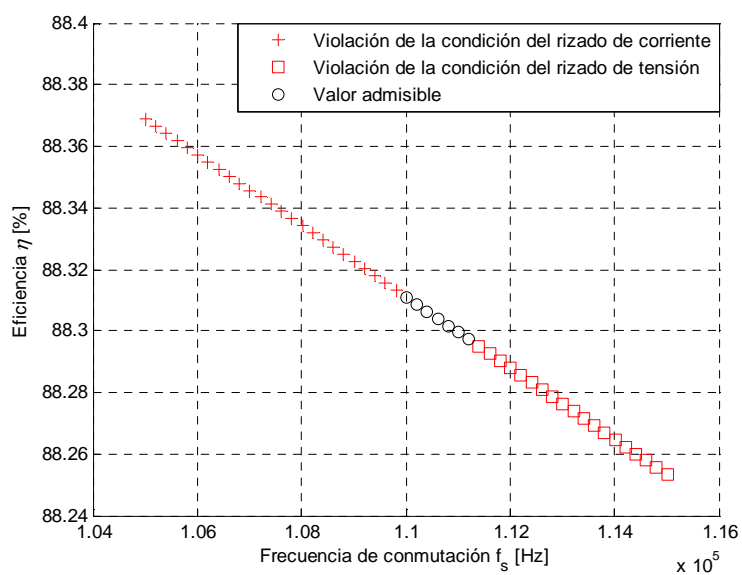


Figura 3.12 Eficiencia respecto variaciones de valores de frecuencia de conmutación alrededor de f_s^*

Se puede obtener la perfecta correspondencia entre los óptimos apreciados en las gráficas 3.10 a 3.12 respecto los valores indicados en la tabla 3.9 *d*.

A continuación, se aplica el procedimiento de optimización al convertidor buck-boost.

3.3 CONVERTIDOR BUCK-BOOST

Para aplicar la PG al convertidor buck-boost, se precisa, al igual que en los casos anteriores, revisar todas las expresiones, de las restricciones y funciones objetivo, utilizadas en el proceso de diseño propuesto en la tesis. Así, en esta sección, se revisan las pérdidas, los rizados y las expresiones correspondientes al ancho de banda, al cero de fase no mínima y al modo de conducci3n continua, que aparecen en el proceso propuesto.

3.3.1. Magnitudes de diseño del convertidor buck-boost

La figura 3.13 muestra el convertidor buck-boost; éste corresponde a una topología de segundo orden. El vector de estado es,

$$x = \begin{bmatrix} i_l \\ v_o \end{bmatrix} \quad (3.49)$$

siendo i_l la corriente en el inductor y v_o la tensi3n de salida.

Las ecuaciones de estado del convertidor buck-boost (3.50), en modo ON (cuando Q_{LA} est3 conduciendo y el diodo D est3 inactivo) corresponde con el valor de la seña de control $u=1$. De manera similar, la expresi3n (3.50) en modo OFF (cuando Q_{LA} est3 en OFF y D est3 activo) corresponde con $u=0$.

$$\begin{aligned} \frac{di_l}{dt} &= \frac{V_i}{L}u - \frac{v_o}{L}(1-u) \\ \frac{dv_o}{dt} &= \frac{i_l}{C}(1-u) - \frac{v_o}{RC} \end{aligned} \quad (3.50)$$

3.-CONVERTIDORES BÁSICOS

Los parámetros L , C y R son respectivamente el valor del inductor, del condensador y de la carga. V_i representa el voltaje de entrada.

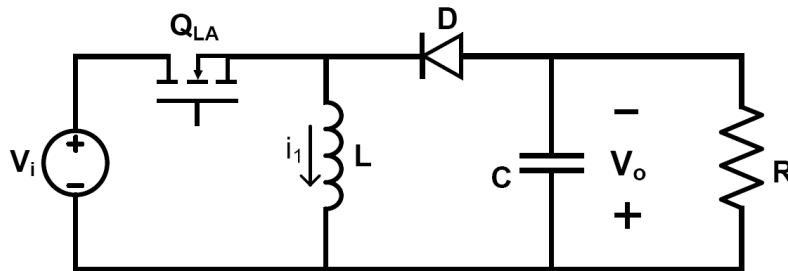


Figura 3.13 Convertidor buck-boost.

3.3.1.1 Rizados de corriente y tensión del convertidor buck-boost

Dada la expresión (3.50) y bajo la hipótesis de variaciones de tensión pequeñas en el condensador, la corriente tiene, cómo en las dos topologías anteriores, una forma de onda triangular y, por tanto, su rizado corresponde con la siguiente expresión: [3.1-3.5]

$$\Delta i_1 = \frac{V_i d}{L f_s} \quad (3.51)$$

donde f_s corresponde a la frecuencia de conmutación y d el ciclo de trabajo del convertidor.

Dado que los rizados de corriente a través del condensador aumentan y disminuyen su carga, entonces el rizado de tensión para una corriente media de salida I_o corresponde a:

$$\Delta v_o = \frac{I_o d}{f_s C} \quad (3.52)$$

Otras magnitudes que se deben tener en cuenta en el diseño del convertidor buck-boost, se relacionan con el consumo de potencia del convertidor que se compone de las pérdidas de conducción debido a las resistencias parásitas, y las pérdidas de conmutación debidas a

3.-CONVERTIDORES BÁSICOS

capacidades parásitas. En el siguiente subapartado, se consideran las pérdidas en los interruptores, y las pérdidas óhmicas en el inductor y el condensador de salida.

3.3.1.2 Pérdidas en el convertidor buck-boost

a) Potencia disipada en los interruptores

En este apartado, se revisan las pérdidas de potencia en el transistor Q_{LA} y, después, las provocadas por el diodo D .

El consumo medio de energía del MOSFET $P_{Q_{LA}}$, consiste en las pérdidas de conducción P_{ON} y en las de conmutación P_{SW} . Estas cantidades pueden ser aproximadas por las expresiones siguientes:

$$P_{Q_{LA}} = P_{ON} + P_{SW}$$

$$P_{ON} = \left(\left(\frac{I_o}{(1-d)} \right)^2 + \frac{\Delta i^2}{12} \right) d R_{DS} \quad (3.53)$$

$$P_{SW} = \frac{1}{2} (V_i + V_o) I_o (T_{swON} + T_{swOFF}) f_s$$

donde $\frac{I_o}{(1-d)}$ representa la corriente de entrada media, T_{swON} y T_{swOFF} representan los tiempos de transición a ON y a OFF respectivamente y R_{DS} la resistencia ON del MOSFET.

La potencia total disipada P_D para un diodo cuya carga de recuperación inversa es Q_{rr} y la caída de tensión de polarización directa V_f , puede expresarse como,

$$P_D = V_f I_o (1-d) + Q_{rr} (V_i + V_o) f_s \quad (3.54)$$

3.-CONVERTIDORES BÁSICOS

b) Pérdidas en los elementos pasivos

Las pérdidas en el inductor se pueden aproximar, de nuevo, utilizando el concepto de resistencia serie equivalente constante R_L . En consecuencia, la potencia disipada por el elemento inductivo se expresa como,

$$P_{ind} = \left(\left(\frac{I_o}{(1-d)} \right)^2 + \frac{\Delta i_1^2}{12} \right) R_L \quad (3.55)$$

De forma parecida las pérdidas en el condensador puede aproximarse por,

$$P_{cond} = (I_{rms})^2 R_C \quad (3.56)$$

siendo R_C la resistencia serie equivalente en el elemento capacitador, la corriente en el condensador tiene la forma vista en la figura 3.9 y revisada en la expresión (3.39).

c) Pérdidas totales y eficiencia del convertidor buck-boost

Dadas las expresiones (3.53), (3.54), (3.55) y (3.56), las pérdidas totales en el convertidor buck-boost pueden escribirse como:

$$P_{buck-boost} = P_{Q_{LA}} + P_D + P_{ind} + P_{cond} \quad (3.57)$$

Por lo tanto, la eficiencia se define como,

$$\eta = 100 \frac{P_{load}}{P_{load} + P_{buck-boost}} \quad (3.58)$$

donde $P_{load} = V_o I_o$ es la potencia media en la carga.

3.-CONVERTIDORES BÁSICOS

3.3.1.3 Especificaciones relacionadas con el modo de conducci3n y dinámicas del convertidor buck-boost

Una especificaci3n comú, de nuevo, es garantizar que el convertidor opera en modo de conducci3n continua (MCC). Esta especificaci3n de diseño se formula como la siguiente expresi3n:

$$Lf_s \geq R \frac{(1-d)^2}{2} \quad (3.59)$$

Tal y como se ha mencionado para las topologías anteriores, es deseable que el convertidor tenga un ancho de banda mÍnimo. Para optimizar el ancho de banda del convertidor buck-boost se maximiza la frecuencia de corte ω_o .

A partir de las funciones de transferencia generalizadas entrada salida del convertidor (3.28), la correspondencia entre parámetros de dicha funci3n de transferencia y los del convertidor buck-boost se muestra a continuaci3n:

ω_c	$\frac{(1-d)^2 R}{dL}$	G_{d0}	$\frac{V_o}{d(1-d)}$
Q	$(1-d)R\sqrt{\frac{C}{L}}$	G_{g0}	$\frac{d}{1-d}$
ω_o	$\frac{(1-d)}{\sqrt{LC}}$		

(3.60)

Para obtener un buen ancho de banda se debe imponer que la frecuencia de corte sea mayor que un tanto por ciento dado de la frecuencia de conmutaci3n f_s :

$$\omega_o > 2\pi(a\%f_s) \quad (3.61)$$

3.-CONVERTIDORES BÁSICOS

donde a representa dicho porcentaje de la frecuencia de conmutaci3n.

La funci3n de transferencia del convertidor buck-boost tiene un cero en el semiplano positivo cuando trabaja como elevador, igual que la del convertidor boost. Para el diseño del convertidor se debe tener en cuenta su ubicaci3n. El diseño debe garantizar que la ubicaci3n del cero est3 a una frecuencia mayor que la frecuencia de cruce de los márgenes de estabilidad serían pequeños. Es decir, la siguiente restricci3n asegura que el convertidor tiene una buena ganancia y margen de fase [3.6, 3.7].

$$\frac{(1-d)^2 R}{dL} > 5 \frac{(1-d)}{\sqrt{LC}} \quad (3.62)$$

3.3.2. Formulaci3n e ilustraci3n del procedimiento propuesto. Caso buck-boost

En esta secci3n, se formulan dos programas de optimizaci3n para el convertidor buck-boost, en el primero la funci3n a optimizar son las p3rdidas del convertidor y en el siguiente el ancho de banda, de manera an3loga a como se hizo en los casos de los convertidores anteriormente tratados; luego, se ilustra, mediante un ejemplo, el procedimiento de diseño propuesto y, finalmente, se muestran los resultados obtenidos en el ejemplo anterior.

3.3.2.1 Formulaci3n del programa de optimizaci3n. Caso buck-boost

Para optimizar la eficiencia del convertidor se formula el programa (3.63), donde se elige el consumo de energía $P_{buck-boost}$ como funci3n objetivo. Las tres primeras restricciones escogidas corresponden a los valores máximos y mínimos de las variables de diseño, las dos siguientes corresponden a los rizados admisibles máximos, a continuaci3n se formulan las restricciones de: ancho de banda, de MCC y la de la posici3n del cero de fase no mínima. Se

3.-CONVERTIDORES BÁSICOS

expresan los límites de rizado como un porcentaje de las magnitudes promediadas. Por lo tanto, el programa de optimización geométrica para diseñar un convertidor buck-boost eficiente se corresponde a,

$$\begin{aligned}
 &\underset{L, C, f_s}{\text{minimizar}} && P_{\text{buck-boost}} \\
 &\text{sujeto a} && L_{\min} \leq L \leq L_{\max} \\
 & && C_{\min} \leq C \leq C_{\max} \\
 & && f_{s\min} \leq f_s \leq f_{s\max} \\
 & && \Delta i \leq a \% \text{ de } I_0 \\
 & && \Delta v_0 \leq b \% \text{ de } V_0 \\
 & && \text{MCC restringido (3.59)} \\
 & && \omega_o \text{ restringido (3.61)} \\
 & && \text{restricción del cero del semiplano derecho (3.62)}
 \end{aligned} \tag{3.63}$$

donde a y b representan el porcentaje del promedio de la magnitud correspondiente.

El programa para optimizar el ancho de banda del convertidor buck-boost que corresponde a la expresión (3.64), se minimiza la inversa del ancho de banda del convertidor (3.61). Las restricciones escogidas son las mismas que en el programa (3.63) más la demanda de una eficiencia mínima. Por lo tanto, el programa de optimización geométrica para diseñar un convertidor buck-boost con un ancho de banda optimizado, corresponde a,

3.-CONVERTIDORES BÁSICOS

$$\begin{aligned}
 &\underset{L, C, f_s}{\text{minimizar}} && \frac{\sqrt{LC}}{1-d} \\
 &\text{sujeto a} && L_{\min} \leq L \leq L_{\max} \\
 & && C_{\min} \leq C \leq C_{\max} \\
 & && f_{s\min} \leq f_s \leq f_{s\max} \\
 & && \Delta i \leq a \% \text{ de } I_0 \\
 & && \Delta v_0 \leq b \% \text{ de } V_0 \\
 & && \text{MCC restringido (3.59)} \\
 & && \eta > \eta_{\min} \\
 & && \text{restricci3n del cero del semiplano derecho (3.62)}
 \end{aligned} \tag{3.64}$$

donde a y b representan, de nuevo, el porcentaje respecto al promedio de la magnitud correspondiente y η_{\min} representa el valor m3nimo de eficiencia preestablecido para cada caso en particular.

3.3.2.2 Ejemplo del procedimiento de diseño propuesto: caso buck-boost

En esta secci3n se ilustra mediante un ejemplo el procedimiento de diseño propuesto para el caso buck-boost. En este ejemplo, como en los casos del buck y del boost, se consideran 4 casos (2 casos del convertidor buck-boost trabajando como elevador y otros dos como reductor). Concretamente, el ciclo de trabajo y las relaciones de tensi3n consideradas son las siguientes: 0,67 (5V→10V), 0,8 (3V→12V), 0,33 (10V→5V) y 0,2 (12V→3V), que corresponden con las relaciones de tensi3n y corriente mostradas en la tabla 3.11.

d	0,33	0,2	0,67	0,8
V_i	10 V	12 V	5 V	3 V
V_o	5 V	3 V	10 V	12 V
I_o	10 A	15 A	5 A	4 A

Tabla 3.11 Valores de ejemplo para el diseño del convertidor buck-boost.

La Tabla 3.12 muestra las restricciones impuestas sobre las variables de optimizaci3n as3 como los l3mites impuestos sobre los rizados.

3.-CONVERTIDORES BÁSICOS

$L_{min}=0,1 \mu H$	$L_{max}=10 mH$
$C_{min}=0,1 \mu F$	$C_{max}=1000 \mu F$
$f_{smin}=10 kHz$	$f_{smáx}=800 kHz$
$\Delta i_l < 25\% I_o$	$\Delta v_o < 15\% V_o$

Tabla 3.12 Límites de las variables para el ejemplo de diseño del convertidor buck-boost.

Para el programa geométrico (3.63) que propone la optimización de la eficiencia en la topología buck-boost, considerados los valores de las tablas 3.11, 3.12 y 3.2, se obtienen los siguientes resultados:

Buck-Boost (10 - 5) V	Buck -Boost (12 -3) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 13,86 \mu H$	$L^* = 10,17 \mu H$
$C^* = 346,52 \mu F$	$C^* = 920,65 \mu F$
$f_s^* = 96,19 kHz$	$f_s^* = 62,94 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P_{boost}^* = 5,17 W$	$P_{boost}^* = 4,1 W$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_l^* = 2,5 A (25\% I_o)$	$\Delta i_l^* = 3,75 A (25\% I_o)$
$\Delta v_o^* = 38 mV (0,95\% V_o)$	$\Delta v_o^* = 52 mV (0,46\% V_o)$
$BW^* = 944,6 rad/s (0,98\% f_s)$	$BW^* = 1,32 krad/s (2,1\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 90,63 \%$	$\eta^* = 91,63 \%$
a)	b)

3.-CONVERTIDORES BÁSICOS

Buck-Boost (5 - 10) V	Buck-Boost(3 - 12) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 10,18 \mu H$	$L^* = 5,1 \mu H$
$C^* = 860 \mu F$	$C^* = 770,19 \mu F$
$f_s^* = 261,95 kHz$	$f_s^* = 469,85 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P_{boost}^* = 9,8 W$	$P_{boost}^* = 15,87 W$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_1^* = 1,25 A (25\% I_o)$	$\Delta i_1^* = 1 A (25\% I_o)$
$\Delta v_o^* = 15 mV (0,15\% V_o)$	$\Delta v_o^* = 8 mV (0,06\% V_o)$
$BW^* = 566,97 rad/s (0,22\% f_s)$	$BW^* = 507,48 rad/s (0,11\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 83,6 \%$	$\eta^* = 75,14 \%$
c)	d)

Tabla 3.13 Resultados obtenidos para el programa geométrico (3.63).

Los resultados obtenidos en la tabla 3.13 del buck-boost trabajando como reductor muestran una eficiencia del 90,63% y del 91,63%. Comparándolos con los obtenidos en las tablas 3.4 y 3.5, convertidores buck y buck-síncrono, para las mismas relaciones de tensión, se puede observar que el buck síncrono es el que obtiene una eficiencia más elevada. Cabe remarcar, además, que el buck-boost es el que obtiene un ancho de banda más pequeño para la mismas relaciones de tensión de las distintas topologías estudiadas hasta el momento. Los resultados de la tabla 3.13 del buck-boost trabajando como elevador muestran una eficiencia del 83,6% y del 75,14%. Comparándolas con los obtenidos en la tabla 3.9, convertidor boost, para las mismas relaciones de tensión, se puede observar que el convertidor boost alcanza una mejor eficiencia que el buck-boost pero, en cambio, este segundo obtiene un mejor ancho de banda. Para el programa geométrico (3.64) que optimiza el ancho de banda, considerados los valores de las relaciones de tensión, los límites de diseño, y los parámetros del mosfet,

3.-CONVERTIDORES BÁSICOS

correspondientes, respectivamente, a las tablas 3.11, 3.12 y 3.2, se han obtenido los siguientes resultados en la tabla 3.14:

Buck-Boost (10 - 5) V	Buck -Boost (12 -3) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 3,38 \mu H$	$L^* = 13,5 \mu H$
$C^* = 190,37 \mu F$	$C^* = 52,82 \mu F$
$f_s^* = 393,96 kHz$	$f_s^* = 473,24 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$BW^* = 4,18 krad/s (1,1\% f_s)$	$BW^* = 15,06 krad/s (3,2\% f_s)$
Rizados de corriente y tensión y pérdidas	Rizados de corriente y tensión y pérdidas
$\Delta i_1^* = 2,5 A (25\% I_o)$	$\Delta i_1^* = 3,75 A (25\% I_o)$
$\Delta v_o^* = 0,044 V (0,88\% V_o)$	$\Delta v_o^* = 0,12 V (2,4\% V_o)$
$P^*_{buck-boost} = 6,81 W$	$P^*_{buck-boost} = 6,13 W$
Eficiencia	Eficiencia
$\eta^* = 88,0 \% (\eta_{min} = 88\%)$	$\eta^* = 88,0 \% (\eta_{min} = 88\%)$
<i>a)</i>	<i>b)</i>

Tabla 3.14. Resultados obtenidos para el programa geométrico (3.64).

3.-CONVERTIDORES BÁSICOS

Buck-Boost (5 - 10) V	Buck-Boost(3 - 12) V
Valores óptimos de las variables	Valores óptimos de las variables
$L^* = 4,17 \mu H$	$L^* = 3,28 \mu H$
$C^* = 104,37 \mu F$	$C^* = 145,88 \mu F$
$f_s^* = 638,73 kHz$	$f_s^* = 731,21 kHz$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$BW^* = 2,54 krad/s (0,4\% f_s)$	$BW^* = 1,45 krad/s (0,2\% f_s)$
Rizados de corriente y tensión y pérdidas	Rizados de corriente y tensión y pérdidas
$\Delta i_1^* = 1,25 A (25\% I_o)$	$\Delta i_1^* = 1 A (25\% I_o)$
$\Delta v_o^* = 0,05 V (0,5\% V_o)$	$\Delta v_o^* = 0,03 V (0,25\% V_o)$
$P_{buck-boost}^* = 10 W$	$P_{buck-boost}^* = 15,91 W$
Eficiencia	Eficiencia
$\eta^* = 83,3 \% (\eta_{min} = 83,3\%)$ c)	$\eta^* = 75,1 \% (\eta_{min} = 75,1\%)$ d)

Tabla 3.14. Resultados obtenidos para el programa geométrico (3.64).

Se puede observar que en este caso, como era de esperar, el ancho de banda es mejor que en los resultados presentados en la tabla 3.13, donde se optimizaba la eficiencia y, además, el valor de los componentes está dentro del mismo orden de magnitud.

3.3.2.3 Ilustración de los resultados obtenidos. Caso buck-boost

En este caso, se ilustran los resultados obtenidos en el programa (3.63) para el caso concreto de la topología operando como reductor y un ciclo de trabajo d de 0,5. Evidentemente, tal y como ya se ha comentado en las otras dos topologías, sería posible realizar la comprobación para todas las relaciones de tensión y para el programa (3.64).

La figura 3.14 que ilustra variaciones en el valor de la inductancia alcanzado, L^* , correspondiente al valor óptimo la tabla 3.13 a y manteniendo los valores del condensador y de la frecuencia de conmutación de la misma tabla, muestra la eficiencia obtenida para cada

3.-CONVERTIDORES BÁSICOS

valor de la inductancia. La gráfica ilustra que variaciones de la variable L valor de la solución, $L^*=13,86 \mu H$, provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre el rizado de corriente.

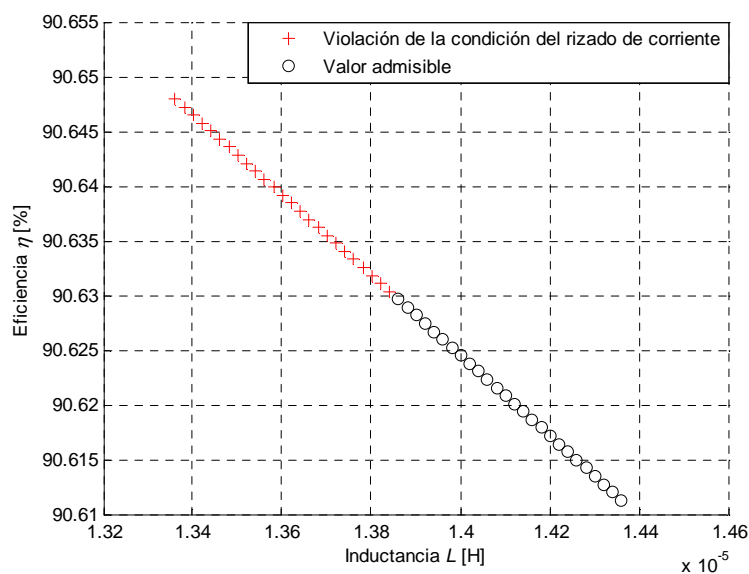


Figura 3.14 Eficiencia respecto variaciones de valores de capacitancia alrededor de L^* .

Se procede de manera similar para la variable de diseño del condensador C . La siguiente gráfica, muestra que variaciones entorno al valor del condensador C^* tienen poca influencia en la eficiencia. La gráfica muestra que variaciones entorno al valor de $C^*=346,52 \mu F$, tabla 3.13 *a*, provocan una pequeña disminución de la eficiencia o la violación de la restricción impuesta sobre la posición del cero de fase no mínima.

3.-CONVERTIDORES BÁSICOS

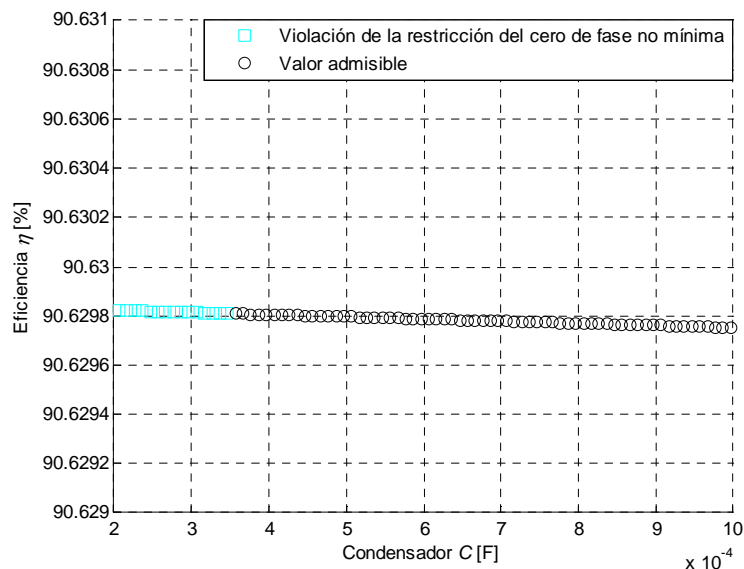


Figura 3.15 Eficiencia respecto variaciones de valores de capacitancia alrededor de C^*

En la siguiente figura, 3.16, se muestran variaciones en torno al valor de la frecuencia de conmutación alcanzado, f_s^* . La gráfica muestra que variaciones en el valor de f_s^* provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre el rizado de corriente. Los valores, tanto de la frecuencia de conmutación como de la eficiencia alcanzada, coinciden con los presentados en la tabla 3.13 *a*, siendo, respectivamente, $f_s^* = 96,19 \text{ kHz}$ y $\eta^* = 90,63\%$.

3.-CONVERTIDORES BÁSICOS

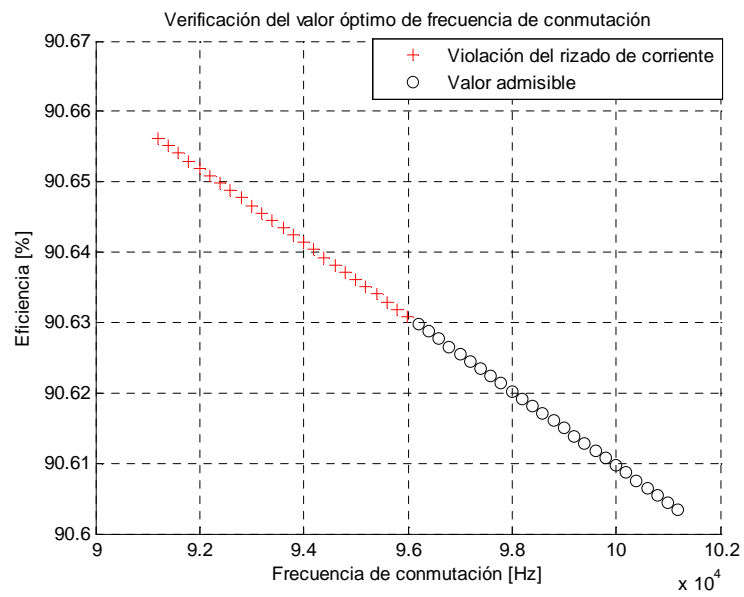


Figura 3.16 Eficiencia respecto variaciones de valores de frecuencia de conmutación alrededor de f_s^* .

A continuación se resumen los aspectos desarrollados en los tres últimos apartados.

3.4 CONCLUSIONES SOBRE EL DISEÑO ÓPTIMO DE CONVERTIDORES BÁSICOS

A lo largo de este capítulo 3 se ha aplicado la técnica de Programación Geométrica, introducida en el capítulo 2, a la optimización de los tres convertidores básicos: buck, boost y buck-boost.

Aplicar la Programación Geométrica al diseño de convertidores permite, como se muestra a lo largo del capítulo, poder elegir un conjunto de restricciones al inicio del diseño y tener la certeza que el convertidor obtenido va a cumplir con las restricciones deseadas. De este modo se permite tener en cuenta especificaciones tan importantes como la estabilidad, el modo de conducción en que trabaja el convertidor, la amplitud de los rizados de la corriente y de la tensión,... En el caso del diseño clásico, dichas especificaciones deben verificarse una vez obtenida la primera solución de diseño y en el caso de no cumplirse deben repetirse los pasos, iniciándose así, un proceso iterativo. En dicho proceso iterativo, no se conocerá, de antemano, el número de iteraciones necesarias, ni tan si quiera si el valor al que se llega es el óptimo que cumple con todas las restricciones impuestas. A diferencia del método clásico, el método de diseño propuesto en esta tesis presenta las ventajas evidentes de no requerir de sucesivas iteraciones y de asegurar que la solución encontrada es óptima o la infactibilidad de diseño.

A lo largo del capítulo se ha mostrado que la función objetivo puede ser la que se precise para cada aplicación concreta. También se ha ilustrado como optimizar primero utilizando una función objetivo dada, como por ejemplo la eficiencia, y posteriormente, realizar una segunda optimización con otra función objetivo, en el caso presentado ancho de banda, utilizando, en esta segunda optimización, el valor de la función objetivo alcanzado ligeramente relajado de

3.-CONVERTIDORES BÁSICOS

la primera como una restricción más del sistema. De este modo, se consigue diseñar un convertidor con un ancho de banda óptimo y además con un consumo máximo preestablecido.

A lo largo del capítulo, se han ilustrado los resultados obtenidos del proceso de optimización mediante gráficas en diseños donde la función objetivo era la eficiencia, evidentemente, se podían haber mostrado las soluciones de los diseños donde la función objetivo fuera ancho de banda, también descritas a lo largo del capítulo. A través de los valores obtenidos para las diversas relaciones de tensión mostradas para cada topología, se puede apreciar que el óptimo alcanzado empeora a medida que la relación de tensión crece en los tres casos ilustrados, es por ello que se propone la extensión a otras topologías convertidoras no básicas. En concreto, en el siguiente capítulo, se extiende el procedimiento a topologías convertidoras en cascada.

Se ha considerado de interés presentar las gráficas que verifican la eficiencia óptima para la relación de tensión de 10, con el propósito de realizar una comparativa entre los diseños de convertidores presentados en este capítulo, es decir los básicos, y los presentados en el capítulo 4, es decir los convertidores en cascada.

Cabe señalar, también, que a lo largo del capítulo se han mostrado comparaciones de las prestaciones de topologías convertidoras con conmutación con diodo y con conmutación síncrona. Concretamente, se ha realizado para topologías reductoras una comparación entre: la topología buck, la topología buck-síncrono, y la buck-boost trabajando como reductor, para las mismas relaciones de tensión. Se observa que el buck-síncrono es el que tiene una eficiencia más elevada y el que tiene una eficiencia más baja es el buck-boost. Del mismo modo, si comparamos el convertidor elevador boost, con el buck-boost, trabajando como

3.-CONVERTIDORES BÁSICOS

elevador, el buck-boost es el que alcanza una eficiencia peor. Por tanto en ambos casos, el buck-boost no sería una buena alternativa.

Un posible motivo, por el que el buck-boost no alcanza una eficiencia comparable, a la de los otros dos básicos, es el estrés en los interruptores. Tal y como se ratifica en [3.8], los convertidores buck-boost tienen peor estrés que los convertidores sólo reductores, o sólo elevadores. El estrés está relacionado con las pérdidas en los interruptores. Por este motivo, en general, en convertidores con el mismo nivel de potencia, los interruptores con menor estrés disipan menos energía y, por tanto, producen convertidores con eficiencia más elevada.

CAPÍTULO 4

APLICACIÓN DE LA PG AL DISEÑO DE CONVERTIDORES EN CASCADA

En este capítulo se muestra el procedimiento de diseño optimizado para los convertidores en cascada [4.1-4.3]. El diseño de un convertidor en cascada engloba un sistema, en el caso presentado, de seis variables (la inductancia de la primera etapa y de la segunda, el condensador de la primera etapa y de la segunda, la frecuencia de conmutación y el ciclo de trabajo) y trece restricciones (detalladas a lo largo del capítulo). Por lo tanto, se trata de un diseño más complejo que el de un convertidor básico, donde sólo aparecían tres variables de diseño. La finalidad de este capítulo es mostrar las ventajas que presenta la aplicación de la Programación Geométrica al diseño de convertidores aun cuando estos presentan múltiples variables.

A pesar que a priori podría intuirse que los convertidores en cascada obtendrán una eficiencia menor que los básicos, puesto que están compuestos de más elementos (en el caso presentado el doble de elementos); cabe recordar que, como se ha mencionado, una de las variables del sistema de los convertidores de este capítulo será el ciclo de trabajo. Por lo tanto, el sistema dispondrá de un grado de libertad más respecto a los presentados en el capítulo anterior. Este hecho provoca que, de entrada, no podamos garantizar que un convertidor

4.-CONVERTIDORES EN CASCADA

básico tenga más eficiencia que uno en cascada y que, por tanto, este capítulo nos permita evaluar en qué casos es interesante estudiar a éstos como alternativa a los básicos.

Se analizan en detalle el doble-buck y el doble-boost, aunque es fácilmente extensible a un mayor número de etapas en cascada. Del mismo modo que se procedía en el capítulo tercero, primero se efectúa una revisión dinámica y un análisis de las pérdidas de cada una de las estructuras propuestas. A continuación, se describe el programa de optimización de cada convertidor, utilizando las expresiones halladas en el análisis anterior; función objetivo, variables de diseño y restricciones impuestas. Una vez mostrado el sistema a optimizar, se presentan los resultados obtenidos mediante la técnica de Programación Geométrica, explicada en el segundo capítulo. Finalmente, se efectúan secciones en la función objetivo y se verifica que los resultados obtenidos son óptimos para ambas estructuras convertidoras.

4.1 CONVERTIDOR DOBLE-BUCK Y DOBLE-BUCK SÍNCRONO

En esta sección, se revisan las pérdidas, los rizados y otras magnitudes que aparecen en el proceso de diseño de los convertidores doble-buck y doble-buck síncrono. En base a estas expresiones, las siguientes subsecciones proporcionan un diseño óptimo y se evalúan pequeñas variaciones de las variables de diseño frente el óptimo alcanzado, mostrando que variaciones de una sola variable, alrededor de los valores alcanzados, provocan o una disminución de la función objetivo o el incumplimiento de alguna de las restricciones del programa.

4.-CONVERTIDORES EN CASCADA

4.1.1 Magnitudes de diseño de los convertidores doble-buck

De nuevo analizaremos las expresiones de los rizados de corriente, los rizados de tensión, la eficiencia y las pérdidas como se realizó en el capítulo anterior. Éstas son cantidades que deben ser limitadas u optimizadas en el procedimiento de diseño de un convertidor. Posteriormente, se hará uso de ellas, en la modelización matemática del problema a optimizar.

En la figura 4.1 se muestran los convertidores: doble-buck y doble-buck síncrono; éstos corresponden a topologías de cuarto orden. Las expresiones 4.1 y 4.2 corresponden respectivamente al vector de estado y al modelo dinámico en representación de estado de ambos convertidores. Así mismo, sobre la figura 4.1, se denota a Q_{LA1} y D_1 , al transistor de lado alto y diodo, respectivamente de la primera etapa y Q_{LA2} y D_2 , al transistor de lado alto y diodo, de la segunda etapa, siendo d_1 y d_2 los ciclos de trabajo de los transistores Q_{LA1} y Q_{LA2} , respectivamente. Siendo Q_{LB1} y Q_{LB2} el transistor de lado bajo de la primera y de la segunda etapa respectivamente.

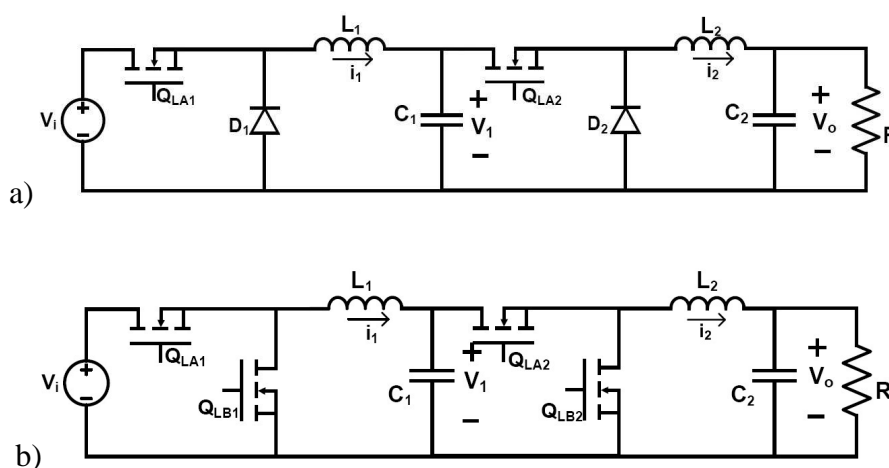


Figura 4.1 a) Convertidor doble-buck con conmutación con diodos, b) Convertidor doble-buck con conmutación síncrona

Así, las variables de estado se agrupan en el vector de estado,

4.-CONVERTIDORES EN CASCADA

$$x = \begin{bmatrix} i_1 \\ v_1 \\ i_2 \\ v_o \end{bmatrix} \quad (4.1)$$

siendo i_1 la corriente en el inductor de la primera etapa, i_2 la corriente en el inductor de la segunda etapa, v_1 la tensi3n en el condensador intermedio y v_o la tensi3n de salida.

Las ecuaciones de estado de ambos convertidores doble-buck corresponden a:

$$\begin{aligned} \frac{di_1}{dt} &= \left(\frac{V_i - v_1}{L_1} \right) u_1 - \frac{v_1}{L_1} (1 - u_1) \\ \frac{dv_1}{dt} &= \frac{i_1}{C_1} - \frac{i_2}{RC_1} \\ \frac{di_2}{dt} &= \frac{-v_o}{L_2} + \frac{v_1}{L_2} u_2 \\ \frac{dv_o}{dt} &= \frac{i_2}{C_2} - \frac{v_o}{RC_2} \end{aligned} \quad (4.2)$$

Los parámetros L_1 , L_2 , C_1 , C_2 y R son respectivamente los valores de los inductores de la primera y segunda etapa, de los condensadores de la primera y segunda etapa y de la carga. V_i representa el voltaje de entrada.

A continuaci3n se revisan las expresiones de rizados, p3rdidas y restricciones a imponer en el programa de optimizaci3n de los convertidores doble-buck.

4.1.1.1. Rizados de corriente y tensi3n del convertidor doble-buck

Asumiendo variaciones de voltaje pequeños en los condensadores C_1 y C_2 , los rizados de las corrientes de los inductores son triangulares y sus amplitudes se pueden expresar como,

4.-CONVERTIDORES EN CASCADA

$$\begin{aligned}\Delta i_1 &= \frac{V_1(1-d_1)}{L_1 f_s} \\ \Delta i_2 &= \frac{V_o(1-d_2)}{L_2 f_s}\end{aligned}\tag{4.3}$$

siendo V_1 la tensi3n del condensador C_1 y V_o la tensi3n de salida.

Los rizados de tensi3n se obtienen, igual que se hizo en el capítulo tercero, a partir de la integraci3n de los rizados de corriente y se pueden expresar de la siguiente manera,

$$\begin{aligned}\Delta v_{o1} &= \frac{V_1(1-d_1)}{8 C_1 L_1 f_s^2} \\ \Delta v_{o2} &= \frac{V_o(1-d_2)}{8 C_2 L_2 f_s^2}\end{aligned}\tag{4.4}$$

Las p3rdidas en los elementos de conmutaci3n y en los inductores y condensadores, se consideran a continuaci3n.

4.1.1.2. P3rdidas en el convertidor doble-buck

En este subapartado se consideran las p3rdidas: en los interruptores y elementos pasivos para, finalmente, calcular la expresi3n de p3rdidas de los convertidores que corresponde con la funci3n objetivo a optimizar.

a) Potencia disipada en los interruptores

En este apartado, se revisan las p3rdidas de potencia en los interruptores. Una explicaci3n m3s detallada a cerca de dichas p3rdidas se encuentra en el tercer capítulo.

En la expresi3n del consumo total de energía de los MOSFET's de lado alto Q_{LA} , de la primera y de la segunda etapa, Q_{LA1} y Q_{LA2} , se deber3 tener en cuenta la suma de las p3rdidas de conducci3n y las p3rdidas de conmutaci3n. Cantidades, que se pueden aproximar por las siguientes expresiones,

4.-CONVERTIDORES EN CASCADA

$$\begin{aligned}
 P_{Q_{LA1}} &= P_{ON1} + P_{SW1} \\
 P_{Q_{LA2}} &= P_{ON2} + P_{SW2} \\
 P_{ON1} &= \left((I_o d_2)^2 + \frac{\Delta i_1^2}{12} \right) d_1 R_{DS} \\
 P_{ON2} &= \left(I_o^2 + \frac{\Delta i_2^2}{12} \right) d_2 R_{DS} \\
 P_{SW1} &= \frac{1}{2} V_i I_o d_2 (T_{swON} + T_{swOFF}) f_s \\
 P_{SW2} &= \frac{1}{2} V_1 I_o (T_{swON} + T_{swOFF}) f_s
 \end{aligned} \tag{4.5}$$

Se puede observar que las expresiones son similares a las del capítulo anterior, salvo que se han adaptado las correspondientes tensiones de entrada y corrientes de salida, así como los ciclos de trabajo de cada etapa.

La potencia total disipada por los MOSFET's de lado bajo Q_{LB} , de la primera y de la segunda etapa, Q_{LB1} y Q_{LB2} , que sustituyen a los diodos en la rectificación síncrona, se componen de las pérdidas de conducción, de conmutación y las pérdidas en el diodo de *body*. Las pérdidas se pueden expresar como,

$$\begin{aligned}
 P_{Q_{LB1}} &= P_{ON1} + P_{db1} \\
 P_{Q_{LB2}} &= P_{ON2} + P_{db2} \\
 P_{ON1} &= \left((I_o d_2)^2 + \frac{\Delta i_1^2}{12} \right) (1-d_1) R_{DS} \\
 P_{ON2} &= \left(I_o^2 + \frac{\Delta i_2^2}{12} \right) (1-d_2) R_{DS} \\
 P_{db1} &= V_f I_o d_2 (T_{dead1} + T_{dead2}) f_s + Q_{rr} (V_i - V_f) f_s \\
 P_{db2} &= V_f I_o (T_{dead1} + T_{dead2}) f_s + Q_{rr} (V_1 - V_f) f_s
 \end{aligned} \tag{4.6}$$

4.-CONVERTIDORES EN CASCADA

donde V_f representa la caída de tensión en el diodo de *body*, T_{dead1} y T_{dead2} son los tiempos muertos introducidos para una correcta rectificación síncrona, y Q_{rr} corresponde a la carga de recuperación inversa del diodo de *body*.

La potencia disipada por los diodos en los convertidores doble-buck, que sustituyen a los transistores de lado bajo Q_{LB} del doble-buck síncrono, se pueden expresar como,

$$\begin{aligned} P_{D_1} &= V_f I_o d_2 (1 - d_1) + Q_{rr} (V_i - V_f) f_s \\ P_{D_2} &= V_f I_o (1 - d_2) + Q_{rr} (V_1 - V_f) f_s \end{aligned} \quad (4.7)$$

b) Pérdidas en los elementos pasivos

A continuación, se consideran las pérdidas en los inductores. Las pérdidas de estos elementos pasivos de nuevo se aproximan mediante una resistencia serie equivalente R_L . En consecuencia, la potencia disipada por los elementos inductivos se pueden expresar como,

$$\begin{aligned} P_{ind1} &= \left((I_o d_2)^2 + \frac{\Delta i_1^2}{12} \right) R_{L_1} \\ P_{ind2} &= \left(I_o^2 + \frac{\Delta i_2^2}{12} \right) R_{L_2} \end{aligned} \quad (4.8)$$

siendo R_{L_1} y R_{L_2} la resistencia equivalente de la primera y segunda etapa respectivamente.

Dichas resistencias se han considerado proporcionales al valor del inductor respectivo.

Similarmente, las pérdidas en los condensadores se pueden aproximar por,

$$\begin{aligned} P_{cond1} &= \left(\frac{\Delta i_1^2}{12} \right) R_{C_1} \\ P_{cond2} &= \left(\frac{\Delta i_2^2}{12} \right) R_{C_2} \end{aligned} \quad (4.9)$$

4.-CONVERTIDORES EN CASCADA

donde R_{C_1} y R_{C_2} representa la resistencia equivalente en cada condensador.

c) Pérdidas totales y eficiencia de los convertidores doble-buck y doble-buck síncrono

Dadas las expresiones (4.5), (4.7), (4.8) y (4.9) las pérdidas totales en el convertidor doble-buck pueden escribirse como:

$$P_{doble-buck} = P_{Q_{LA1}} + P_{Q_{LA2}} + P_{D_1} + P_{D_2} + P_{ind1} + P_{ind2} + P_{cond1} + P_{cond2} \quad (4.10)$$

De manera análoga las pérdidas totales en el convertidor doble-buck síncrono pueden escribirse como:

$$P_{doble-buck-sincrono} = P_{Q_{LA1}} + P_{Q_{LA2}} + P_{Q_{LB1}} + P_{Q_{LB2}} + P_{ind1} + P_{ind2} + P_{cond1} + P_{cond2} \quad (4.11)$$

Un correcto diseño deberá tener en cuenta los valores de todos los términos de las expresiones (4.10) y (4.11), que obviamente dependen de los parámetros de diseño del convertidor.

La eficiencia del convertidor doble-buck se define de manera análoga a como se hizo en el capítulo tercero como:

$$\eta = 100 \frac{P_{load}}{P_{load} + P_{doble-buck}} \quad (4.12)$$

donde $P_{load} = V_o I_o$ es la potencia media en la carga. Para obtener la eficiencia del convertidor doble-buck síncrono se sustituye en la expresión (4.12), el término $P_{doble-buck}$ por

$$P_{doble-buck-sincrono}.$$

4.-CONVERTIDORES EN CASCADA

4.1.1.3. Especificaciones relacionadas con modo de conducción y dinámicas del convertidor doble buck

Una especificación común, es que los rizados de corriente en los inductores sean menores que su corriente media, lo que garantiza que el convertidor opera en modo de conducción continua (MCC). Por tanto, retomando las expresiones 4.3, esta especificación de diseño se

puede formular mediante las siguientes expresiones: $\frac{V_1(1-d_1)}{2L_1 f_s} < I_o d_2$, $\frac{V_o(1-d_2)}{2L_2 f_s} < I_o$ y

pueden reescribirse como:

$$\begin{aligned} L_1 f_s &< \frac{V_1}{2I_o d_2} (1-d_1) \\ L_2 f_s &< \frac{V_o}{2I_o} (1-d_2) \end{aligned} \quad (4.13)$$

Además de ajustarse a las restricciones de rizado anteriores, al igual que se hacía en el capítulo tres, el convertidor debería asegurar un ancho de banda mínimo. El ancho de banda, en este caso, dependerá de la frecuencia de corte de la primera etapa ω_{o1} y de la segunda etapa ω_{o2} . Por consiguiente, para optimizar el ancho de banda de las topologías doble-buck y doble-buck síncrono se maximizará el mínimo de ω_{o1} y ω_{o2} . Las expresiones de la frecuencia de corte de cada etapa corresponden a:

$$\begin{aligned} \omega_{o1} &= \frac{1}{\sqrt{L_1 C_1}} \\ \omega_{o2} &= \frac{1}{\sqrt{L_2 C_2}} \end{aligned} \quad (4.14)$$

Cuando el objetivo de diseño no sea aumentar el ancho de banda, pero se precise una rapidez de respuesta preestablecida se impondrá que estas sean mayores que cierto valor:

4.-CONVERTIDORES EN CASCADA

$$\begin{aligned}\omega_{o1} &> 2\pi(a\% f_s) \\ \omega_{o2} &> 2\pi(a\% f_s)\end{aligned}\tag{4.15}$$

donde a representa un porcentaje de la frecuencia de conmutación.

4.1.2 Formulación e ilustración del procedimiento propuesto. Casos doble-buck y doble-buck síncrono

En esta sección, se formulan dos programas de optimización para los convertidores doble-buck y doble-buck síncrono; a continuación, se muestra, mediante un ejemplo, la aplicación de diseño propuesto y, finalmente, se ilustran los resultados obtenidos en el ejemplo.

4.1.2.1. Formulación del programa de optimización. Casos doble-buck y doble-buck síncrono

La versatilidad del procedimiento, tal y como se ha realizado en el capítulo 3 aunque en este caso para un programa con muchas más variables de diseño, se muestra mediante dos funciones, una optimiza eficiencia y la otra ancho de banda aplicadas a ambas topologías convertidoras.

Para optimizar la eficiencia de los convertidores doble-buck y doble-buck síncrono, se elige el consumo de energía $P_{doble-buck}$ y $P_{doble-buck-síncrono}$ como función objetivo. Las restricciones escogidas son los tamaños máximos y mínimos de las variables de diseño, que en este caso serán L_1 , L_2 , C_1 , C_2 , f_s y d_1 , los rizados admisibles máximos, el ancho de banda y las restricciones de MCC. De nuevo, se expresan los límites de rizado como un porcentaje de las magnitudes promediadas. Por lo tanto, el programa de optimización geométrica para diseñar un convertidor doble-buck o un convertidor doble-buck síncrono eficiente se escribirá como,

4.-CONVERTIDORES EN CASCADA

$$\begin{aligned}
 & \text{minimizar} && P_{\text{double-buck}} \quad \text{o} \quad P_{\text{double-buck-síncrono}} \\
 & L_1, L_2, C_1, C_2, d_1, f_s \\
 \\
 & \text{sujeto a} && L_{1\min} \leq L_1 \leq L_{1\max} \\
 & && L_{2\min} \leq L_2 \leq L_{2\max} \\
 & && C_{1\min} \leq C_1 \leq C_{1\max} \\
 & && C_{2\min} \leq C_2 \leq C_{2\max} \\
 & && d_{1\min} \leq d_1 \leq d_{1\max} \\
 & && f_{s\min} \leq f_s \leq f_{s\max} \\
 & && \Delta i_1 \leq a_1 \text{ \% de } I_1 \\
 & && \Delta i_2 \leq a_2 \text{ \% de } I_0 \\
 & && \Delta v_{o1} \leq b_1 \text{ \% de } V_1 \\
 & && \Delta v_{o2} \leq b_2 \text{ \% de } V_0 \\
 & && \text{MCC primera etapa (4.13)} \\
 & && \text{MCC segunda etapa (4.13)} \\
 & && \omega_{o1} \text{ restringido (4.15)} \\
 & && \omega_{o2} \text{ restringido (4.15)}
 \end{aligned} \tag{4.16}$$

donde a_1 , a_2 , b_1 y b_2 representan el porcentaje de rizado respecto del valor promedio de la magnitud correspondiente.

Se puede observar que el programa consta de seis variables a optimizar y catorce restricciones.

El segundo programa que se describe es la optimización del ancho de banda, en concreto el ancho de banda del convertidor doble-buck síncrono, para el cual se tiene el ancho de banda de cada etapa, que corresponde a los términos: $(L_1 C_1)^{0.5}$ y $(L_2 C_2)^{0.5}$. Si lo que se desea es obtener el máximo ancho de banda de la topología, no de una etapa en concreto, se procedería a maximizar el mínimo de ambas funciones ancho de banda.

Así, al programa 4.16, se añade una restricción sobre la demanda de una eficiencia mínima, correspondiendo a 4.12 y anteriores la expresión de la eficiencia de esta topología. Por lo tanto, el programa de optimización geométrica para diseñar un convertidor doble-buck síncrono con un ancho de banda optimizado, se escribirá como,

4.-CONVERTIDORES EN CASCADA

$$\begin{aligned}
 & \underset{L_1, L_2, C_1, C_2, d_1, f_s}{\text{minimizar}} && \max \left(\sqrt{L_1 C_1}, \sqrt{L_2 C_2} \right) \\
 & \text{sujeto a} && L_{1min} \leq L_1 \leq L_{1max} \\
 & && L_{2min} \leq L_2 \leq L_{2max} \\
 & && C_{1min} \leq C_1 \leq C_{1max} \\
 & && C_{2min} \leq C_2 \leq C_{2max} \\
 & && d_{1min} \leq d_1 \leq d_{1max} \\
 & && f_{smin} \leq f_s \leq f_{smax} \\
 & && \Delta i_1 \leq a_1 \text{ \% de } I_1 \\
 & && \Delta i_2 \leq a_2 \text{ \% de } I_0 \\
 & && \Delta v_{o1} \leq b_1 \text{ \% de } V_1 \\
 & && \Delta v_{o2} \leq b_2 \text{ \% de } V_0 \\
 & && \text{MCC primera etapa restringido (4.13)} \\
 & && \text{MCC segunda etapa restringido (4.13)} \\
 & && \omega_{o1} \text{ restringido (4.15)} \\
 & && \omega_{o2} \text{ restringido (4.15)} \\
 & && \eta > \eta_{mín}
 \end{aligned} \tag{4.17}$$

donde $\eta_{mín}$ representa un valor mínimo de eficiencia.

4.1.2.2. Ejemplo del procedimiento de diseño propuesto. Casos doble-buck y doble-buck síncrono

En esta sección se muestra, mediante un ejemplo, el procedimiento de diseño desarrollado. El ejemplo consiste en 4 casos, cada uno de ellos con unas relaciones de tensión distintas, concretamente, son las siguientes: (10V→5V), (12V→3V), (12V→1.5V) y (15V→1.5V). Las relaciones de tensión, cada vez mayores, permitirán, por ejemplo, la comparación entre el convertidor doble-buck y el doble-buck síncrono, así como el estudio de si los diseños con las restricciones escogidas son factibles. El primer paso en el procedimiento de diseño consiste en elegir las tensiones medias de entrada y de salida y la corriente media de salida, que se muestran en la tabla 4.1. A continuación, se eligen los parámetros utilizados del MOSFET, que serán los mismos que los del capítulo 3, vistos en la tabla 3.2. Y por último, se imponen

4.-CONVERTIDORES EN CASCADA

los límites sobre las variables a optimizar así como las restricciones de diseño deseadas, tal como se muestran en la tabla 4.2.

V_i	10 V	12 V	12 V	15 V
V_o	5 V	3 V	1.5 V	1.5 V
I_o	10 A	15 A	15 A	15 A

Tabla 4.1 Valores de ejemplo para el diseño del convertidor doble-buck.

$L_{1min} = 0,1 \mu H$	$L_{1max} = 10 mH$
$L_{2min} = 0,1 \mu H$	$L_{2max} = 100 \mu H$
$C_{1min} = 0,1 \mu F$	$C_{1max} = 100 \mu F$
$C_{2min} = 0,1 \mu F$	$C_{2max} = 100 \mu F$
$d_{1min} = 0,1$	$d_{1max} = 0,9$
$f_{smin} = 10 kHz$	$f_{smax} = 800 kHz$
$\Delta i_1 < 15\% I_1$	$\Delta v_{o1} < 15\% V_1$
$\Delta i_2 < 15\% I_o$	$\Delta v_{o2} < 15\% V_o$

Tabla 4.2 Límites de las variables para el ejemplo de diseño del convertidor doble-buck.

A partir del programa geométrico (4.16), que propone la optimización de la eficiencia en las topologías doble-buck y doble-buck síncrono, para los valores de las tablas 4.1, 4.2 y 3.2, se obtiene la solución mostrada en la tabla 4.3 para el caso del doble-buck e idénticamente los resultados para el caso del doble-buck síncrono en la tabla 4.4,

4.-CONVERTIDORES EN CASCADA

Doble-Buck (10 - 5) V	Doble-Buck (12 - 3) V
Valores óptimos de las variables	Valores óptimos de las variables
$L_1^* = 7,95 \mu H$	$L_1^* = 4,38 \mu H$
$L_2^* = 1,44 \mu H$	$L_2^* = 0,49 \mu H$
$C_1^* = 1,80 \mu F$	$C_1^* = 6,72 \mu F$
$C_2^* = 1,08 \mu F$	$C_2^* = 4,23 \mu F$
$f_s^* = 230,01 kHz$	$f_s^* = 270,92 kHz$
$d_1^* = 0,55; d_2^* = 0,9$	$d_1^* = 0,27; d_2^* = 0,9$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P_{doble-buck}^* = 4,65 W$	$P_{doble-buck}^* = 10,30 W$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_1^* = 1,35 A (15\% I_o D_2)$	$\Delta i_1^* = 1,8 A (15\% I_o D_2)$
$\Delta i_2^* = 1,5 A (15\% I_o)$	$\Delta i_2^* = 2,25 A (15\% I_o)$
$\Delta v_1^* = 0,40 V (7,20\% V_1)$	$\Delta v_1^* = 0,13 V (4\% V_1)$
$\Delta v_o^* = 0,75 V (15\% V_o)$	$\Delta v_o^* = 0,24 V (8\% V_o)$
$BW_1^* = 42,03 Krad/s (18,27\% f_s)$	$BW_1^* = 29,29 Krad/s (10,81\% f_s)$
$BW_2^* = 126,81 Krad/s (55,13\% f_s)$	$BW_2^* = 110,20 Krad/s (40,67\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 91,47 \%$	$\eta^* = 81,36 \%$
a)	b)

4.-CONVERTIDORES EN CASCADA

Doble-Buck (12 -1.5) V	Doble-Buck (15 – 1.5) V
Valores óptimos de las variables	Valores óptimos de las variables
$L_1^* = 3,17 \mu H$	$L_1^* = 3,61 \mu H$
$L_2^* = 0,29 \mu H$	$L_2^* = 0,33 \mu H$
$C_1^* = 0,32 \mu F$	$C_1^* = 45,02 \mu F$
$C_2^* = 5,6 \mu F$	$C_2^* = 6,17 \mu F$
$f_s^* = 222,94 \text{ kHz}$	$f_s^* = 202,40 \text{ kHz}$
$d_1^* = 0,13; d_2^* = 0,9$	$d_1^* = 0,11; d_2^* = 0,9$
Valor óptimo de la función objetivo	Valor óptimo de la función objetivo
$P^*_{\text{doble-buck}} = 11,94 \text{ W}$	$P^*_{\text{doble-buck}} = 12,30 \text{ W}$
Rizados de corriente y tensión y ancho de banda óptimos	Rizados de corriente y tensión y ancho de banda óptimos
$\Delta i_1^* = 2,02 \text{ A } (15\% I_o D_2)$	$\Delta i_1^* = 2,02 \text{ A } (15\% I_o D_2)$
$\Delta i_2^* = 2,25 \text{ A } (15\% I_o)$	$\Delta i_2^* = 2,25 \text{ A } (15\% I_o)$
$\Delta v_1^* = 0,034 \text{ V } (2,03\% V_1)$	$\Delta v_1^* = 0,027 \text{ V } (1,61\% V_1)$
$\Delta v_o^* = 0,22 \text{ V } (14,67\% V_o)$	$\Delta v_o^* = 0,22 \text{ V } (15\% V_o)$
$BW_1^* = 15,10 \text{ Krad/s } (6,77\% f_s)$	$BW_1^* = 12,47 \text{ Krad/s } (6,16\% f_s)$
$BW_2^* = 122,92 \text{ Krad/s } (55,13\% f_s)$	$BW_2^* = 111,55 \text{ Krad/s } (55,11\% f_s)$
Eficiencia	Eficiencia
$\eta^* = 65,32 \%$	$\eta^* = 64,65 \%$
c)	d)

Tabla 4.3 Resultados obtenidos a partir del programa (4.16). Caso doble-buck.

4.-CONVERTIDORES EN CASCADA

Doble-Buck síncrono (10 -5) V	Doble-Buck síncrono (12 - 3)V
<p>Valores óptimos de las variables</p> $L_1^* = 12,38\mu H$ $L_2^* = 15,95\mu H$ $C_1^* = 15,35\mu F$ $C_2^* = 2,72\mu F$ $f_s^* = 91,93\text{ kHz}$ $d_1^* = 0,8929; d_2^* = 0,56$ Valor óptimo de la función objetivo $P_{\text{doble-buck-síncrono}}^* = 1,08\text{ W}$	<p>Valores óptimos de las variables</p> $L_1^* = 19,93\mu H$ $L_2^* = 10,50\mu H$ $C_1^* = 6,83\mu F$ $C_2^* = 14,88\mu F$ $f_s^* = 91,39\text{ kHz}$ $d_1^* = 0,8929; d_2^* = 0,28$ Valor óptimo de la función objetivo $P_{\text{doble-buck-síncrono}}^* = 1,80\text{ W}$
<p>Rizados de corriente y tensión y ancho de banda óptimos</p> $\Delta i_1^* = 0,84\text{ A } (15\% I_o D_2)$ $\Delta i_2^* = 1,5\text{ A } (15\% I_o)$ $\Delta v_1^* = 0,07\text{ V } (0,78\% V_1)$ $\Delta v_o^* = 0,75\text{ V } (15\% V_o)$ $BW_1^* = 11,54\text{ Krad/s } (12,53\% f_s)$ $BW_2^* = 24,16\text{ Krad/s } (26,28\% f_s)$	<p>Rizados de corriente y tensión y ancho de banda óptimos</p> $\Delta i_1^* = 0,63\text{ A } (15\% I_o D_2)$ $\Delta i_2^* = 2,25\text{ A } (15\% I_o)$ $\Delta v_1^* = 0,06\text{ V } (0,67\% V_1)$ $\Delta v_o^* = 0,45\text{ V } (15\% V_o)$ $BW_1^* = 9,24\text{ krad/s } (10,11\% f_s)$ $BW_2^* = 18,77\text{ krad/s } (20,53\% f_s)$
<p>Eficiencia $\eta^* = 97,88\%$</p>	<p>Eficiencia $\eta^* = 96,13\%$</p>
a)	b)

4.-CONVERTIDORES EN CASCADA

Doble-Buck síncrono (12 – 1.5) V	Doble-Buck síncrono (15 – 1.5) V
Valores óptimos de las variables $L_1^* = 70,46\mu H$ $L_2^* = 6,01\mu H$ $C_1^* = 14,04\mu F$ $C_2^* = 14,09\mu F$ $f_s^* = 88,69\text{ kHz}$ $d_1^* = 0,6225; d_2^* = 0,2$ Valor óptimo de la función objetivo $P_{\text{doble-buck-síncrono}}^* = 1,61\text{ W}$	Valores óptimos de las variables $L_1^* = 92,52\mu H$ $L_2^* = 5,92\mu H$ $C_1^* = 11,33\mu F$ $C_2^* = 13,88\mu F$ $f_s^* = 90,04\text{ kHz}$ $d_1^* = 0,5; d_2^* = 0,2$ Valor óptimo de la función objetivo $P_{\text{doble-buck-síncrono}}^* = 1,65\text{ W}$
Rizados de corriente y tensión y ancho de banda óptimos $\Delta i_1^* = 0,45\text{ A } (15\% I_o D_2)$ $\Delta i_2^* = 2,25\text{ A } (15\% I_o)$ $\Delta v_1^* = 0,04\text{ V } (0,53\% V_1)$ $\Delta v_o^* = 0,22\text{ V } (7,33\% V_o)$ $BW_1^* = 5,05\text{ krad/s } (5,69\% f_s)$ $BW_2^* = 17,28\text{ krad/s } (19,48\% f_s)$	Rizados de corriente y tensión y ancho de banda óptimos $\Delta i_1^* = 0,45\text{ A } (15\% I_o D_2)$ $\Delta i_2^* = 2,25\text{ A } (15\% I_o)$ $\Delta v_1^* = 0,05\text{ V } (0,67\% V_1)$ $\Delta v_o^* = 0,22\text{ V } (15\% V_o)$ $BW_1^* = 9,91\text{ krad/s } (11\% f_s)$ $BW_2^* = 17,55\text{ krad/s } (19,49\% f_s)$
Eficiencia $\eta^* = 93,28\%$	Eficiencia $\eta^* = 93,15\%$
c)	d)

Tabla 4.4 Resultados obtenidos a partir del programa (4.16). Caso doble-buck síncrono.

Se puede observar que para las relaciones de transformación analizadas, el convertidor doble-buck síncrono es siempre más eficiente. Y mantiene una elevada eficiencia incluso cuando la tensión de salida es mucho menor que la entrada.

Como puede observarse en la tabla 4.3, los resultados obtenidos a partir del programa (4.16), muestran que la eficiencia del convertidor doble-buck es muy baja, y se debería desestimar como alternativa debido a que en cualquier otra especificación de diseño, que requiriera mayor ancho de banda como se presenta a continuación, la eficiencia sería muy

4.-CONVERTIDORES EN CASCADA

baja. Por este motivo se ha decidido mostrar la optimizaci3n del ancho de banda, programa geométrico (4.17), solamente para el convertidor doble-buck síncrono. Añadiendo además, como restricci3n, una eficiencia mínima, distinta para cada relaci3n, ligeramente inferior a la obtenida en la optimizaci3n previa correspondiente a la expresi3n (4.16) en el caso síncrono.

La tabla 4.5, muestra los valores obtenidos a partir del programa geométrico (4.17),

Doble-Buck síncrono (10 - 5) V	Doble-Buck síncrono (12 - 3) V
Valores óptimos de las variables	Valores óptimos de las variables
$L_1^* = 3,81\mu H$	$L_1^* = 12,57\mu H$
$L_2^* = 2,33\mu H$	$L_2^* = 3,41\mu H$
$C_1^* = 0,29\mu F$	$C_1^* = 0,67\mu F$
$C_2^* = 0,51\mu F$	$C_2^* = 2,50\mu F$
$f_s^* = 485,81\text{ kHz}$	$f_s^* = 249,99\text{ kHz}$
$d_1^* = 0,75; d_2^* = 0,66$	$d_1^* = 0,69; d_2^* = 0,36$
Valor óptimo de las funciones objetivo	Valor óptimo de las funciones objetivo
$BW_1^* = 149,73\text{ krad/s } (30,82\% f_s)$	$BW_1^* = 54,48\text{ krad/s } (21,79\% f_s)$
$BW_2^* = 145,26\text{ krad/s } (29,90\% f_s)$	$BW_2^* = 54,48\text{ krad/s } (21,79\% f_s)$
Rizados de corriente y tensi3n y pérdidas	Rizados de corriente y tensi3n y pérdidas
$\Delta i_1^* = 0,72\text{ A } (10,9\% I_o D_2)$	$\Delta i_1^* = 0,32\text{ A } (5,92\% I_o D_2)$
$\Delta i_2^* = 0,99\text{ A } (9,9\% I_o)$	$\Delta i_2^* = 0,81\text{ A } (5,4\% I_o)$
$\Delta v_1^* = 0,63\text{ V } (11,35\% V_1)$	$\Delta v_1^* = 0,23\text{ V } (6,9\% V_1)$
$\Delta v_o^* = 0,75\text{ V } (15\% V_o)$	$\Delta v_o^* = 0,45\text{ V } (15\% V_o)$
$P_{\text{doble-buck-síncrono}}^* = 1,81\text{ W}$	$P_{\text{doble-buck-síncrono}}^* = 2,12\text{ W}$
Eficiencia	Eficiencia
$\eta^* = 96,5\% \quad (\eta_{\min} = 96,5\%)$	$\eta^* = 95,5\% \quad (\eta_{\min} = 95,5\%)$
a)	b)

4.-CONVERTIDORES EN CASCADA

Doble-Buck síncrono(12 – 1.5) V	Doble-Buck síncrono (15 – 1.5) V
Valores óptimos de las variables	Valores óptimos de las variables
$L_1^* = 24,91\mu H$	$L_1^* = 39,26\mu H$
$L_2^* = 2,17 \mu H$	$L_2^* = 2,51 \mu H$
$C_1^* = 0,44 \mu F$	$C_1^* = 0,47 \mu F$
$C_2^* = 5,23 \mu F$	$C_2^* = 5,88 \mu F$
$f_s^* = 238,71 kHz$	$f_s^* = 212,22 kHz$
$d_1^* = 0,56; d_2^* = 0,22$	$d_1^* = 0,5; d_2^* = 0,2$
Valor óptimo de las funciones objetivo	Valor óptimo de las funciones objetivo
$BW_1^* = 47,74 krad/s (19,99\% f_s)$	$BW_1^* = 37,07 krad/s (17,46\% f_s)$
$BW_2^* = 47,12 krad/s (19,73\% f_s)$	$BW_2^* = 41,37 krad/s (19,49\% f_s)$
Rizados de corriente y tensión y pérdidas	Rizados de corriente y tensión y pérdidas
$\Delta i_1^* = 0,12 A (3,63\% I_o D_2)$	$\Delta i_1^* = 0,1 A (3,33\% I_o D_2)$
$\Delta i_2^* = 0,49 A (3,26\% I_o)$	$\Delta i_2^* = 0,45 A (3\% I_o)$
$\Delta v_1^* = 0,14 V (8,38\% V_1)$	$\Delta v_1^* = 0,12 V (7,18\% V_1)$
$\Delta v_o^* = 0,22 V (14,67\% V_o)$	$\Delta v_o^* = 0,22 V (14,67\% V_o)$
$P_{doble-buck-sincrono}^* = 1,82 W$	$P_{doble-buck-sincrono}^* = 1,82 W$
Eficiencia	Eficiencia
$\eta^* = 92,5 \% (\eta_{min} = 92,5 \%)$	$\eta^* = 92,5 \% (\eta_{min} = 92,5 \%)$
c)	d)

Tabla 4.5 Resultados obtenidos a partir del programa (4.17). Caso doble- buck síncrono

Se puede observar que en este caso, como era de esperar, el ancho de banda es mejor que en los resultados presentados en la tabla 4.4, donde se optimizaba la eficiencia y, además, el valor de los componentes está dentro del mismo orden de magnitud.

4.1.2.3. Ilustración de los resultados obtenidos. Casos doble-buck y doble-buck síncrono

En este apartado se ilustran los resultados obtenidos en el ejemplo del apartado anterior (4.1.2.2). Para ilustrar estos resultados, tal y como se realizó en los convertidores básicos, se efectúan secciones en la función objetivo y se representa la correspondiente gráfica, de la

4.-CONVERTIDORES EN CASCADA

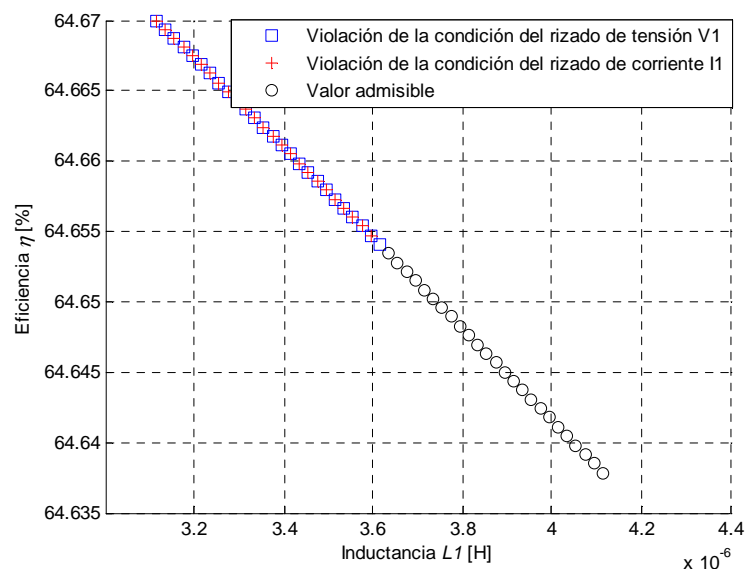
sección, para cada variable de diseño (L_1 , L_2 , C_1 , C_2 , d_1 y f_s). La ilustración de los resultados se muestra para el programa de optimización de la eficiencia (4.16), únicamente para una relación de tensión de 10, cuyos resultados corresponden con los de las tablas 4.3d (caso doble-buck) y 4.4d (caso doble-buck síncrono). Evidentemente, sería posible realizar el mismo procedimiento para las otras relaciones de tensión y para el programa de optimización del ancho de banda, aunque resultarían en gráficas análogas mostradas en este caso.

Este caso, donde la relación de tensión es de 10, coincide con el de los convertidores de segundo orden del capítulo tres. De este modo, se podrá comparar cual es la mejor elección, básico o en cascada, a partir de unas especificaciones dadas, tal como se describe en las conclusiones de este capítulo.

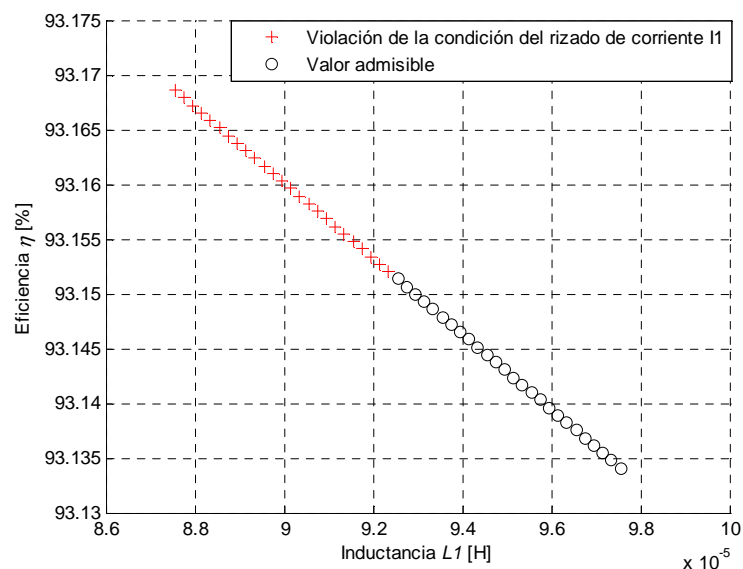
A continuación, se presentan doce gráficas, 6 para la topología doble-buck y 6 para la doble-buck síncrono, una para cada variable de diseño.

Las gráficas de la figura 4.2 (tanto para el caso doble-buck *a*, cómo para el doble-buck síncrono *b*) muestran que variaciones de la variable L_1 alrededor del valor óptimo alcanzado, $L_1^* = 3,61 \mu H$ en el caso doble-buck y $L_1^* = 92,52 \mu H$ en el caso doble-buck síncrono, provocan una disminución de la eficiencia, para valores mayores de L_1^* , o la violación de la restricción impuesta sobre el rizado de la corriente y/o sobre el rizado de tensión, para valores inferiores a L_1^* .

4.-CONVERTIDORES EN CASCADA



a)



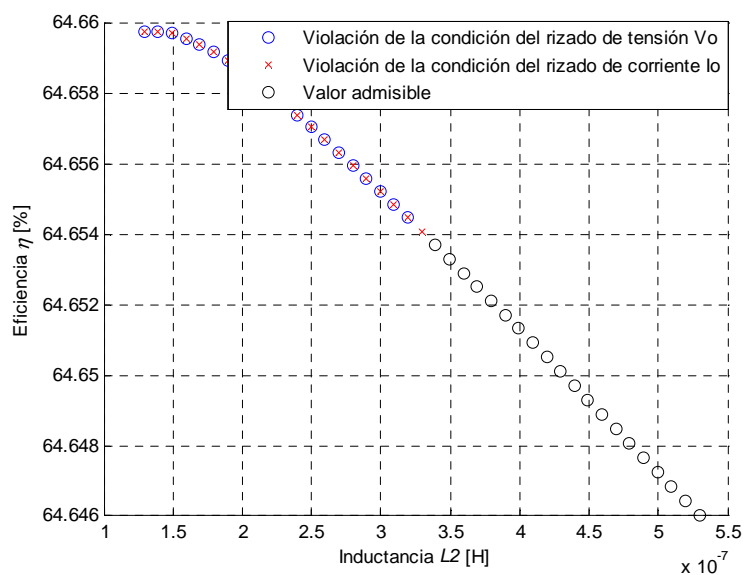
b)

Figura 4.2 Eficiencia respecto variaciones de valores de inductancia alrededor de L_1^* . a) doble buck, b) doble buck síncrono.

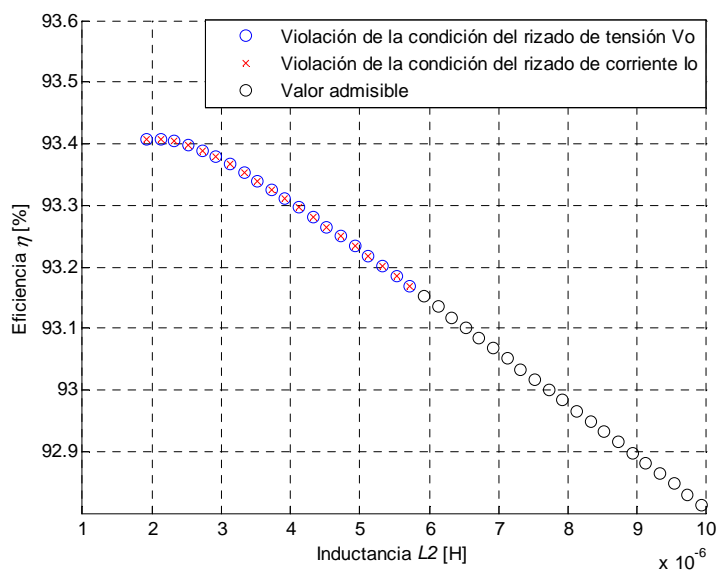
En las siguientes figuras, 4.3 *a* y *b*, se muestran variaciones en torno al valor de la inductancia del filtro de salida L_2 . Las gráficas muestran que variaciones en el valor de L_2^* provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre los rizados tanto de tensión, como de corriente. Los valores, tanto de la inductancia del filtro

4.-CONVERTIDORES EN CASCADA

como de la eficiencia alcanzada, coinciden con los presentados en las tablas 3.4 *d* y 3.5 *d*, siendo $L_2^* = 0,33 \mu H$ caso doble-buck y $L_2^* = 5,92 \mu H$ caso doble-buck síncrono.



a)

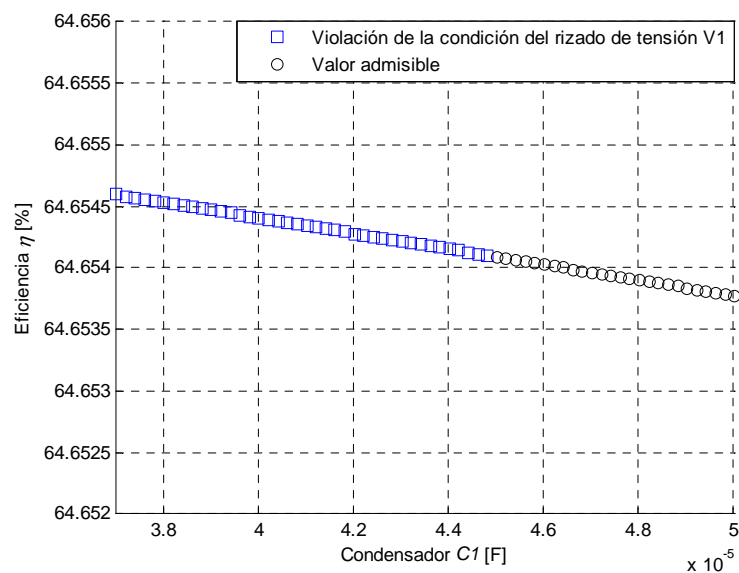


b)

Figura 4.3 Eficiencia respecto variaciones de valores de inductancia alrededor de L_2^* . a) doble buck, b) doble buck síncrono.

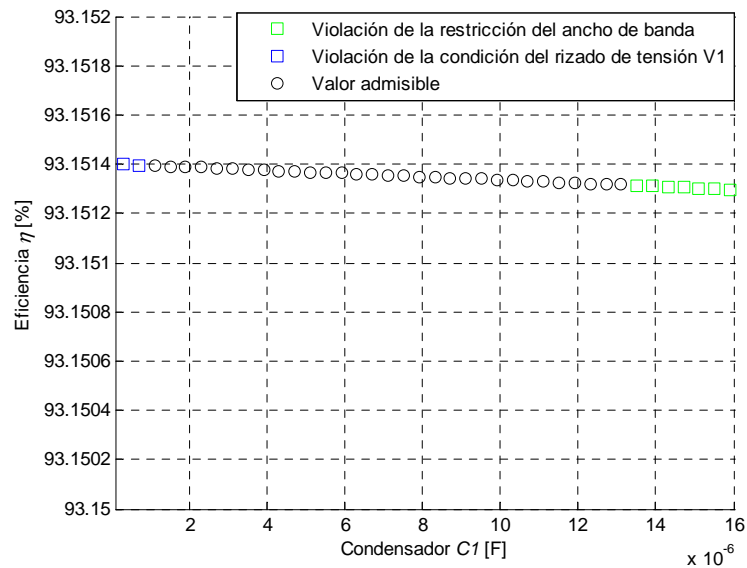
4.-CONVERTIDORES EN CASCADA

Se procede de manera similar para la variable de diseÑO correspondiente al valor del condensador C_1 . Las siguientes grÁficas, figuras 4.4 a y b, muestran que variaciones alrededor del valor del condensador C_1^* tienen poca influencia en la eficiencia, ya que la variaci3n de eficiencia se presenta en el cuarto decimal. Las grÁficas (tanto para el caso doble-buck *a*, c3mo para el doble-buck s3ncrono *b*) ilustran el valor de C_1^* ($C_1^*= 45,02 \mu F$ caso doble-buck y $C_1^*= 1,11 \mu H$ caso doble-buck s3ncrono,) as3 como los valores donde se violan las restricciones impuestas sobre el rizado de tensi3n y sobre el ancho de banda.



a)

4.-CONVERTIDORES EN CASCADA

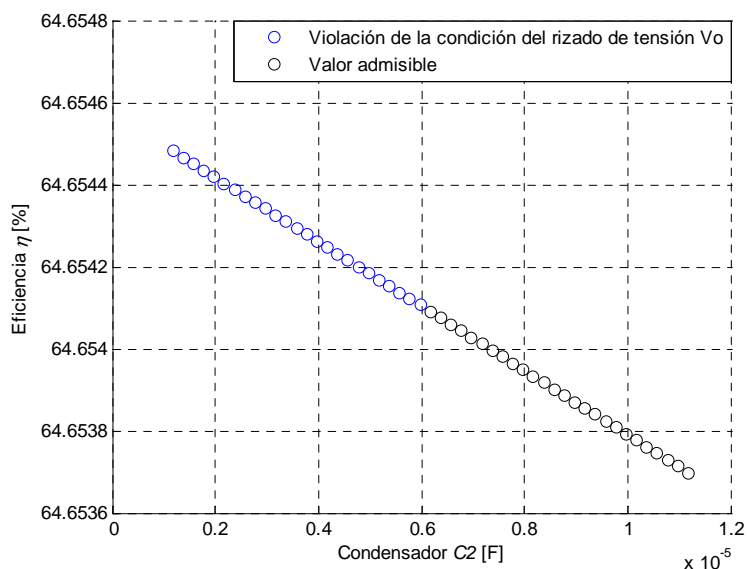


b)

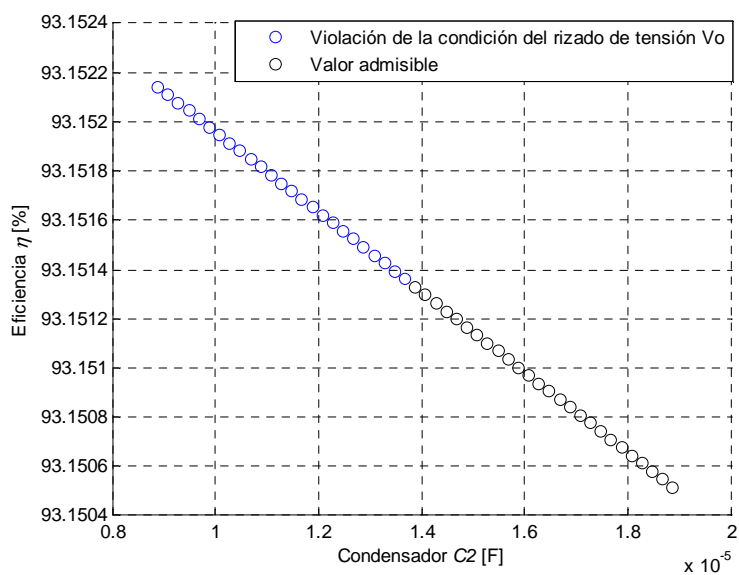
Figura 4.4 Eficiencia respecto variaciones de valores del condensador alrededor de C_1^* . a) doble buck, b) doble buck síncrono.

De manera similar, se presenta la sección de la función para la variable de diseño del condensador del filtro C_2 . Las gráficas 4.5 (tanto para el caso doble-buck *a*, cómo para el doble-buck síncrono *b*) muestran que variaciones en torno al valor de C_2^* ($C_2^* = 6,17 \mu F$ caso doble-buck y $C_2^* = 13,88 \mu F$ caso doble-buck síncrono,) provocan, de nuevo, una pequeña disminución de la eficiencia o la violación de la restricción impuesta sobre el rizado de tensión, circunferencias azules.

4.-CONVERTIDORES EN CASCADA



a)



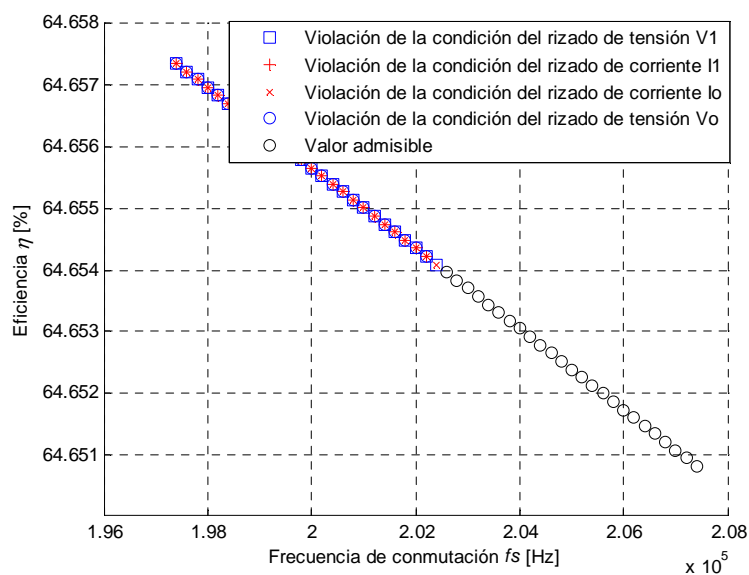
b)

Figura 4.5 Eficiencia respecto variaciones de valores del condensador alrededor de C_2^* . a) doble buck, b) doble buck síncrono.

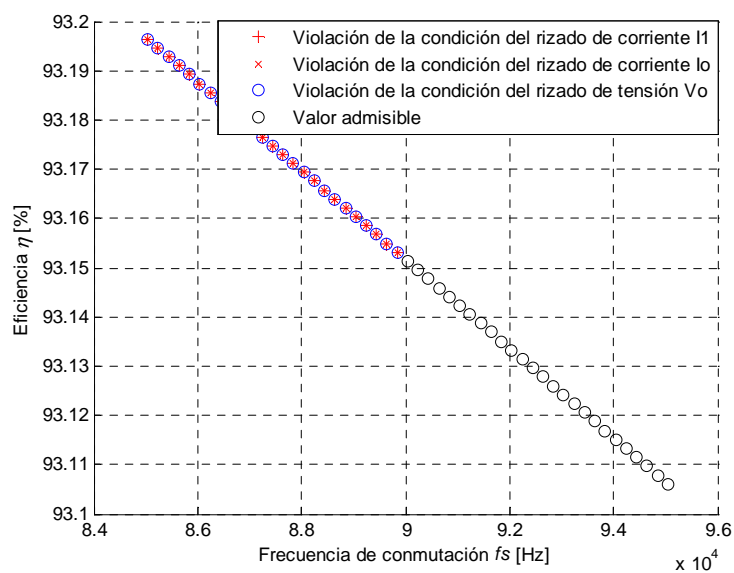
A continuación, las figuras 4.6 *a* y *b* muestran variaciones en torno al valor de la frecuencia de conmutación f_s . Las gráficas muestran que variaciones en el valor de f_s^* provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre los rizados tanto de tensión, como de corriente de ambas etapas. Los valores, tanto de la frecuencia de

4.-CONVERTIDORES EN CASCADA

conmutaci3n como de la eficiencia alcanzada, coinciden con los presentados en las tablas 4.3 *d* y 4.4 *d*, siendo $f_s^* = 202,4 \text{ kHz}$ caso doble-buck y $f_s^* = 90,04 \text{ kHz}$ caso doble-buck s3ncrono.



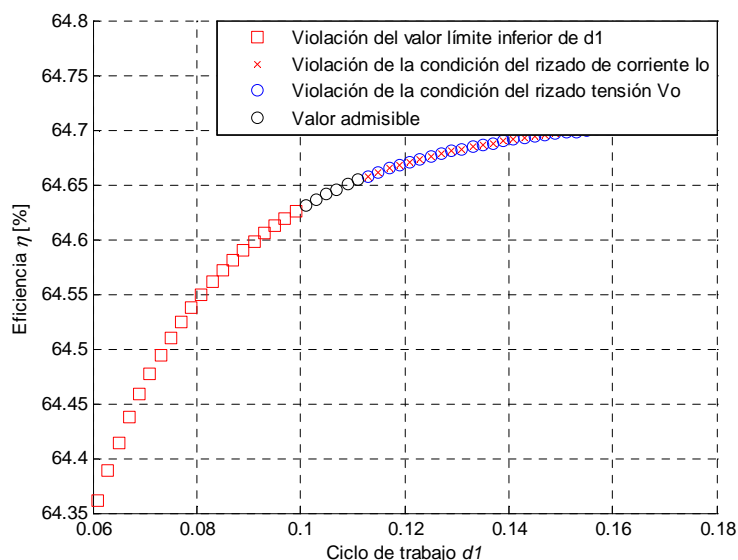
a)



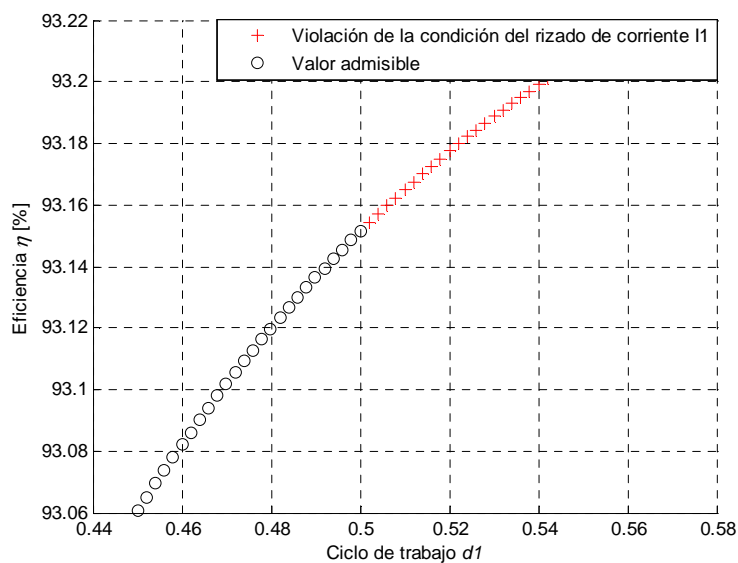
b)

Figura 4.6 Eficiencia respecto variaciones de valores de frecuencia de conmutaci3n alrededor de f_s^* . a) doble buck, b) doble buck s3ncrono.

4.-CONVERTIDORES EN CASCADA



a)



b)

Figura 4.7 Eficiencia respecto variaciones de valores del ciclo de trabajo alrededor de d_1^* . a) doble buck, b) doble buck síncrono.

Finalmente, las gráficas de la figura 4.7 (tanto para el caso doble-buck *a*, cómo para el doble-buck síncrono *b*) muestran que variaciones del ciclo de trabajo d_1 en torno al alcanzado, $d_1^* = 0,11$ caso doble-buck y $d_1^* = 0,5$ caso doble-buck síncrono, provocan una disminución

4.-CONVERTIDORES EN CASCADA

de la eficiencia o la violación de las restricciones impuestas sobre el rizado de corriente y/o sobre el rizado de tensión.

Después de haber corroborado los valores obtenidos mediante las secciones realizadas para cada una de las seis variables de diseño de las dos estructuras (doble-buck y doble-buck síncrono), cabe mencionar que, tal y como sucedía para los convertidores básicos buck y buck síncrono, aunque el valor de la eficiencia máxima alcanzada, para ambos casos, es muy distinto ($\eta^*_{doble-buck} = 64,65 \%$, $\eta^*_{doble-buck-sincrono} = 93,15 \%$); los valores alcanzados de las variables de diseño, para ese valor, son muy parecidos a excepción del ciclo de trabajo, que en el caso doble-buck queda, prácticamente, en el límite inferior ($d_1=0,11$) y en el caso doble-buck síncrono, en cambio, queda más alejado de los límites ($d_1=0,5$); lo que parece indicar que la diferencia de eficiencia es debida a las pérdidas en los diodos, observando, por otra parte que la conmutación síncrona cumple con su cometido de disminuir las pérdidas.

Una vez revisada la aplicación de la PG al convertidor doble-buck y doble-buck síncrono, en el siguiente apartado, se presenta la aplicación de la técnica al convertidor elevador doble-boost.

4.-CONVERTIDORES EN CASCADA

4.2 CONVERTIDOR DOBLE-BOOST

Para aplicar la PG al convertidor doble-boost, se precisa, al igual que en el caso del doble-buck, revisar todas las expresiones de las restricciones y funciones objetivo utilizadas en el proceso de diseño propuesto en esta tesis. Así, en la presente secci3n, se revisan las p3rdidas, los rizados y las expresiones correspondientes al ancho de banda, cero de fase no m3nima y modo de conducci3n continua, que aparecen en el proceso propuesto.

4.2.1 Magnitudes de diseño del convertidor doble-boost

La figura 4.8 muestra el convertidor doble-boost; 3ste corresponde a una topolog3a de cuarto orden. El vector de estado considerado es,

$$x = \begin{bmatrix} i_1 \\ v_1 \\ i_2 \\ v_o \end{bmatrix} \quad (4.18)$$

siendo i_1 la corriente en el inductor L_1 , i_2 la corriente en el inductor dos L_2 , v_1 la tensi3n en el condensador C_1 y v_o la tensi3n de salida.

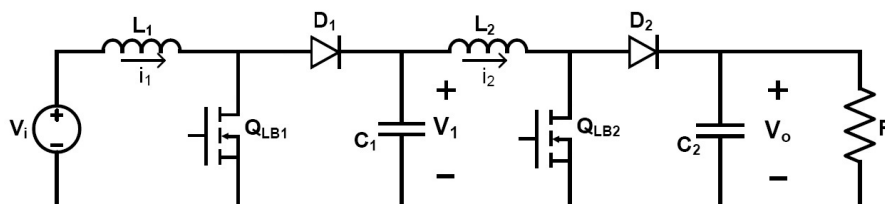


Figura 4.8 Convertidor doble-boost.

Se denota como Q_{LB1} y D_1 al transistor y diodo respectivamente de la primera etapa y Q_{LB2} y D_2 al transistor y diodo de la segunda etapa. Siendo d_1 y d_2 los ciclos de trabajo de los transistores Q_{LB1} y Q_{LB2} , respectivamente.

4.-CONVERTIDORES EN CASCADA

$$\begin{aligned}
 \frac{di_1}{dt} &= \frac{V_i}{L_1} + \frac{V_1}{L_1}(u_1 - 1) \\
 \frac{dv_1}{dt} &= \frac{i_1(1-u_1)}{C_1} - \frac{i_2}{C_1} \\
 \frac{di_2}{dt} &= \frac{V_1}{L_2} + \frac{V_o}{L_2}(u_2 - 1) \\
 \frac{dv_o}{dt} &= \frac{i_2}{C_2}(u_2 + 1) + \frac{V_o}{RC_2}
 \end{aligned}
 \tag{4.19}$$

Los parámetros L_1 , L_2 , C_1 , C_2 y R son respectivamente los valores de los inductores y condensadores de la primera y segunda etapa respectivamente. V_i representa el voltaje de entrada.

4.2.1.1 Rizados de corriente y tensión en el convertidor doble-boost

Bajo hipótesis de variaciones de voltaje pequeñas en los condensadores C_1 y C_2 , los rizados de las corrientes de los inductores son triangulares y sus amplitudes se pueden expresar como,

$$\begin{aligned}
 \Delta i_1 &= \frac{V_i d_1}{L_1 f_s} \\
 \Delta i_2 &= \frac{V_1 d_2}{L_2 f_s}
 \end{aligned}
 \tag{4.20}$$

donde d_1 y d_2 representan los ciclos de trabajo del primer interruptor y del segundo respectivamente.

Del mismo modo, los rizados de tensión se obtienen a partir de los rizados de corriente anteriores y se pueden expresar de la siguiente manera,

$$\begin{aligned}
 \Delta v_1 &= \frac{V_1 d_1}{C_1 R f_s} \\
 \Delta v_o &= \frac{V_o d_2}{C_2 R f_s}
 \end{aligned}
 \tag{4.21}$$

4.-CONVERTIDORES EN CASCADA

Otras magnitudes que se deben tener en cuenta en el diseño del convertidor doble-boost, se relacionan con el consumo de potencia del convertidor. En la subsecci3n siguiente, se consideran las p3rdidas de los interruptores y las p3rdidas 3hmicas en los inductores y condensadores.

4.2.1.2 P3rdidas en el convertidor doble-boost

a) Potencia disipada en los interruptores

En este apartado, se revisan las p3rdidas de potencia en los interruptores. Para una explicaci3n m3s detallada sobre dichas p3rdidas el lector puede dirigirse al capítulo tercero.

El consumo total de energía de los MOSFET's Q_{LB} , de la primera y segunda etapa, consiste en la suma de las p3rdidas de conducci3n, las p3rdidas de conmutaci3n y las del diodo de *body*. Cantidades, que se pueden aproximar por las siguientes expresiones,

$$\begin{aligned}
 P_{Q_{LB1}} &= P_{ON1} + P_{SW1} \\
 P_{Q_{LB2}} &= P_{ON2} + P_{SW2} \\
 P_{ON1} &= \left(\left(\frac{I_o}{1-d_2} \right)^2 + \frac{\Delta i_1^2}{12} \right) d_1 R_{DS} \\
 P_{ON2} &= \left(I_o^2 + \frac{\Delta i_2^2}{12} \right) d_2 R_{DS} \\
 P_{SW1} &= \frac{1}{2} (V_1 - V_f) \left(\frac{I_o}{1-d_2} \right) (T_{swON} + T_{swOFF}) f_s \\
 P_{SW2} &= \frac{1}{2} (V_o - V_f) I_o (T_{swON} + T_{swOFF}) f_s
 \end{aligned} \tag{4.22}$$

La potencia disipada por los diodos en el convertidor doble-boost, se puede expresar como,

4.-CONVERTIDORES EN CASCADA

$$\begin{aligned}
 P_{D_1} &= V_f \frac{I_o}{1-d_2} (1-d_1) + Q_{rr} (V_1 - V_f) f_s \\
 P_{D_2} &= V_f I_o (1-d_2) + Q_{rr} (V_o - V_f) f_s
 \end{aligned}
 \tag{4.23}$$

b) Pérdidas en los elementos pasivos en el convertidor doble-boost

Manteniendo el modelado de pérdidas en los inductores que se ha realizado en esta tesis, la potencia disipada por los elementos inductivos se puede expresar como,

$$\begin{aligned}
 P_{ind1} &= \left(\left(\frac{I_o}{1-d_2} \right)^2 + \frac{\Delta i_1^2}{12} \right) R_{L_1} \\
 P_{ind2} &= \left(I_o^2 + \frac{\Delta i_2^2}{12} \right) R_{L_2}
 \end{aligned}
 \tag{4.24}$$

donde R_{L_1} y R_{L_2} representan las resistencias serie equivalentes de los inductores.

Del mismo modo, las pérdidas en los condensadores se pueden aproximar por,

$$\begin{aligned}
 P_{cond1} &= I_{effC_1}^2 R_{C_1} \\
 P_{cond2} &= I_{effC_2}^2 R_{C_2}
 \end{aligned}
 \tag{4.25}$$

donde R_{C_1} y R_{C_2} representan las resistencias equivalentes serie equivalentes de los condensadores y I_{effC_1} y I_{effC_2} las corrientes eficaces que circulan por el condensador correspondiente.

c) Pérdidas totales y eficiencia del convertidor doble-boost

Dadas las expresiones (4.22), (4.23), (4.24) y (4.25) las pérdidas totales en el convertidor doble-boost pueden escribirse como:

$$P_{doble-boost} = P_{Q_{LB1}} + P_{Q_{LB2}} + P_{D_1} + P_{D_2} + P_{ind1} + P_{ind2} + P_{cond1} + P_{cond2}
 \tag{4.26}$$

4.-CONVERTIDORES EN CASCADA

Los términos de la expresión anterior contribuyen de manera desigual dependiendo de las condiciones de funcionamiento del convertidor.

Así, la eficiencia del convertidor doble-boost corresponde a,

$$\eta = 100 \frac{P_{load}}{P_{load} + P_{doble-boost}} \quad (4.27)$$

donde $P_{load} = V_o I_o$ es la potencia media disipada en la carga.

4.2.1.3 Especificaciones relacionadas con el modo de conducción y dinámicas del convertidor doble-boost

Una vez obtenidos los modelos de pérdidas para el convertidor doble-boost, en este apartado se presentan las expresiones que deberían tenerse en cuenta en el diseño de dichos convertidores.

Una especificación común es garantizar que el convertidor opera en modo de conducción continua (MCC). Dada que esta especificación de diseño dependerá de la corriente media de entrada en cada una de las etapas se puede formular a partir de las siguientes expresiones,

$$\begin{aligned} L_1 f_s &> \frac{V_1 d_1}{2I_o} (1-d_1)^2 (1-d_2) \\ L_2 f_s &> \frac{V_o d_2}{2I_o} (1-d_2)^2 \end{aligned} \quad (4.28)$$

Tal y como se ha mencionado para las topologías anteriores, es deseable que el convertidor tenga un ancho de banda mínimo preestablecido. Para optimizar el ancho de banda del convertidor doble-boost se maximizará el mínimo de ω_{o1} y ω_{o2} ; siendo estas las expresiones de la frecuencia de corte de cada etapa que corresponden a:

4.-CONVERTIDORES EN CASCADA

$$\begin{aligned}\omega_{o1} &= \frac{1-d_1}{\sqrt{L_1 C_1}} \\ \omega_{o2} &= \frac{1-d_2}{\sqrt{L_2 C_2}}\end{aligned}\tag{4.29}$$

Así, para obtener una buena respuesta dinámica se debería imponer que éstas sean mayores que un cierto valor:

$$\begin{aligned}\omega_{o1} &> 2\pi(a\% f_s) \\ \omega_{o2} &> 2\pi(a\% f_s)\end{aligned}\tag{4.30}$$

donde a representa un porcentaje de la frecuencia de conmutación.

Dado que el convertidor doble-boost tiene dos ceros en el semiplano derecho, se debe tener en cuenta su ubicación. Así, el diseño debe garantizar que la ubicación de los ceros estén suficientemente alejados del origen, de lo contrario el sistema tendría márgenes de estabilidad reducidos en lazo cerrado. Así, la siguiente restricción asegurará que el convertidor elevador tiene una buena ganancia y margen de fase [3.6, 3.7].

$$\begin{aligned}\frac{(1-d_1)^2 R}{L_1} &> 5 \frac{(1-d_1)}{\sqrt{L_1 C_1}} \\ \frac{(1-d_2)^2 R}{L_2} &> 5 \frac{(1-d_2)}{\sqrt{L_2 C_2}}\end{aligned}\tag{4.31}$$

4.2.2 Formulación e ilustración del procedimiento propuesto.

Caso doble-boost

En esta sección, se formulan dos programas de optimización para el convertidor doble-boost; a continuación, se muestra el procedimiento de diseño propuesto y, finalmente, se ilustran los resultados obtenidos mediante un ejemplo.

4.-CONVERTIDORES EN CASCADA

4.2.2.1 Formulaci3n del programa de optimizaci3n. Caso doble-boost

Para la topología doble-boost, se procede tal y como se ha hecho para el doble-buck, se optimiza primero eficiencia y despu3s ancho de banda.

Para optimizar la eficiencia del convertidor doble-boost, se elige el consumo de energía como funci3n objetivo a minimizar. Las restricciones escogidas son los valores máximos y mínimos de las variables de diseÑO $\{L_1, L_2, C_1, C_2, f_s, d_1\}$, los rizados máximos admisibles $\{\Delta i_{L_1}, \Delta i_{L_2}, \Delta v_{C_1}, \Delta v_o\}$, el ancho de banda de cada etapa $\{\omega_{o1}, \omega_{o2}\}$, las restricciones de MCC y la de ubicaci3n de los ceros de fase no mínima de cada etapa. Se expresan los límites de rizado como un porcentaje de las magnitudes promediadas. Por lo tanto, el programa de optimizaci3n geom3trica para diseÑO un convertidor doble-boost eficiente se puede escribir como,

$$\begin{aligned}
 & \underset{L_1, L_2, C_1, C_2, d_1, f_s}{\text{minimizar}} && P_{\text{doble-boost}} \\
 \text{sujeto a} & && L_{1\min} \leq L_1 \leq L_{1\max} \\
 & && L_{2\min} \leq L_2 \leq L_{2\max} \\
 & && C_{1\min} \leq C_1 \leq C_{1\max} \\
 & && C_{2\min} \leq C_2 \leq C_{2\max} \\
 & && d_{1\min} \leq d_1 \leq d_{1\max} \\
 & && f_{s\min} \leq f_s \leq f_{s\max} \\
 & && \Delta i_1 \leq a_1 \% \text{ de } I_1 \\
 & && \Delta i_2 \leq a_2 \% \text{ de } I_0 \\
 & && \Delta v_1 \leq b_1 \% \text{ de } V_1 \\
 & && \Delta v_o \leq b_2 \% \text{ de } V_0 \\
 & && \text{MCC primera etapa (4.28)} \\
 & && \text{MCC segunda etapa (4.28)} \\
 & && \omega_{o1} \text{ restringido (4.29)} \\
 & && \omega_{o2} \text{ restringido (4.29)} \\
 & && \text{restricci3n del cero del semiplano derecho de la primera etapa(4.31)} \\
 & && \text{restricci3n del cero del semiplano derecho de la segunda etapa(4.31)}
 \end{aligned} \tag{4.32}$$

4.-CONVERTIDORES EN CASCADA

donde a_1 , a_2 , b_1 y b_2 representan un porcentaje del promedio de la magnitud correspondiente.

Se puede observar que, en este caso, el programa consta de seis variables a optimizar y dieciséis restricciones.

Para optimizar el ancho de banda del convertidor doble-boost, se elige la inversa de las expresiones (4.29) como funciones objetivo y se minimiza el máximo de ambas funciones. Las restricciones escogidas son las mismas que en el programa (4.32) más la demanda de una eficiencia mínima. Por lo tanto, el programa de optimización geométrica para diseñar un convertidor doble-boost con un ancho de banda optimizado, se puede escribir como,

$$\begin{aligned}
 & \underset{L_1, L_2, C_1, C_2, d_1, f_s}{\text{minimizar}} \quad \max \left(\frac{\sqrt{L_1 C_1}}{1-d_1}, \frac{\sqrt{L_2 C_2}}{1-d_2} \right) \\
 & \text{sujeto a} \quad L_{1min} \leq L_1 \leq L_{1max} \\
 & \quad L_{2min} \leq L_2 \leq L_{2max} \\
 & \quad C_{1min} \leq C_1 \leq C_{1max} \\
 & \quad C_{2min} \leq C_2 \leq C_{2max} \\
 & \quad d_{1min} \leq d_1 \leq d_{1max} \\
 & \quad f_{smin} \leq f_s \leq f_{smax} \\
 & \quad \Delta i_1 \leq a_1 \% \text{ de } I_1 \\
 & \quad \Delta i_2 \leq a_2 \% \text{ de } I_0 \\
 & \quad \Delta v_1 \leq b_1 \% \text{ de } V_1 \\
 & \quad \Delta v_o \leq b_2 \% \text{ de } V_0 \\
 & \quad \text{MCC primera etapa (4.28)} \\
 & \quad \text{MCC segunda etapa (4.28)} \\
 & \quad \omega_{o1} \text{ restringido (4.29)} \\
 & \quad \omega_{o2} \text{ restringido (4.29)} \\
 & \quad \text{restricción del cero del semiplano derecho primera etapa (4.31)} \\
 & \quad \text{restricción del cero del semiplano derecho segunda etapa (4.31)} \\
 & \quad \eta > \eta_{min}
 \end{aligned} \tag{4.33}$$

donde η_{min} representa un valor mínimo requerido de eficiencia, que del mismo modo que en la topología doble-buck síncrono será distinta para cada relación de tensión propuesta, ya que

4.-CONVERTIDORES EN CASCADA

de no ser así, el ancho de banda óptimo se obtendría a costa de subir la frecuencia de conmutación hasta el límite superior impuesto.

4.2.2.2 Ejemplo del procedimiento de diseño propuesto. Caso doble-boost

En esta sección se ilustra mediante un ejemplo el procedimiento de diseño desarrollado. El ejemplo de ilustración consistirá en 4 casos. Concretamente, las relaciones de tensión que se consideran en el ejemplo: (5V→10V), (3V→12V), (1,5V→12V) y (1,5V→15V). La tabla 4.6 muestra tensiones de entrada, tensiones de salida y corrientes a suministrar en los cuatro casos considerados.

V_i	5 V	3 V	1,5 V	1,5 V
V_o	10 V	12 V	12 V	15 V
I_o	5 A	4 A	4 A	3 A

Tabla 4.6 Valores de ejemplo para el diseño del convertidor doble-boost.

La Tabla 4.7 muestra los límites impuestos sobre las variables de optimización.

$L_{1min} = 0,1 \mu H$	$L_{1max} = 10 mH$
$L_{2min} = 0,1 \mu H$	$L_{2max} = 10 mH$
$C_{1min} = 0,1 \mu F$	$C_{1max} = 10 mF$
$C_{2min} = 0,1 \mu F$	$C_{2max} = 100 \mu F$
$d_{1min} = 0,1$	$d_{1max} = 0,9$
$f_{smin} = 10 kHz$	$f_{smax} = 800 kHz$
$\Delta i_1 < 15\% I_1$	$\Delta v_{o1} < 15\% V_1$
$\Delta i_2 < 25\% I_o$	$\Delta v_{o2} < 15\% V_o$

Tabla 4.7 Límites de las variables para el ejemplo de diseño del convertidor doble-boost.

A partir del programa geométrico, donde se optimizaba la eficiencia del convertidor doble-boost (4.32), y para los valores de la tabla 4.6 y 4.7, se obtiene la solución,

4.-CONVERTIDORES EN CASCADA

Doble-Boost (5 - 10) V	Doble-Boost (3 - 12) V
<p>Valores 3ptimos de las variables</p> $L_1^* = 37,99\mu H$ $L_2^* = 11,10\mu H$ $C_1^* = 8,4\text{ mF}$ $C_2^* = 58,78\mu F$ $f_s^* = 68,93\text{ kHz}$ $d_1^* = 0,44; d_2^* = 0,1071$ Valor 3ptimo de la funci3n objetivo $P_{\text{doble-boost}}^* = 7,22\text{ W}$	<p>Valores 3ptimos de las variables</p> $L_1^* = 43,72\mu H$ $L_2^* = 24,98\mu H$ $C_1^* = 7,6\text{ mF}$ $C_2^* = 57,33\mu F$ $f_s^* = 66,70\text{ kHz}$ $d_1^* = 0,7; d_2^* = 0,167$ Valor 3ptimo de la funci3n objetivo $P_{\text{doble-boost}}^* = 4,67\text{ W}$
<p>Rizados de corriente y tensi3n y ancho de banda 3ptimos</p> $\Delta i_1^* = 0,84\text{ A } (15\% I_1)$ $\Delta i_2^* = 1,25\text{ A } (25\% I_o)$ $\Delta v_1^* = 3,40\text{ mV } (0,038\% V_1)$ $\Delta v_o^* = 0,13\text{ V } (0,13\% V_o)$ $BW_1^* = 157,73\text{ rad/s } (0,22\% f_s)$ $BW_2^* = 5,56\text{ krad/s } (8,06\% f_s)$	<p>Rizados de corriente y tensi3n y ancho de banda 3ptimos</p> $\Delta i_1^* = 0,72\text{ A } (15\% I_1)$ $\Delta i_2^* = 1\text{ A } (25\% I_o)$ $\Delta v_1^* = 4,60\text{ mV } (0,046\% V_1)$ $\Delta v_o^* = 0,17\text{ V } (1,41\% V_o)$ $BW_1^* = 82,57\text{ rad/s } (0,12\% f_s)$ $BW_2^* = 3,49\text{ krad/s } (5,23\% f_s)$
<p>Eficiencia</p> $\eta^* = 87,38\%$	<p>Eficiencia</p> $\eta^* = 91,12\%$
a)	b)

4.-CONVERTIDORES EN CASCADA

Doble-Boost (1,5 - 12) V	Doble-Boost (1,5 - 15) V
Valores óptimos de las variables $L_1^* = 31,51\mu H$ $L_2^* = 10,33\mu H$ $C_1^* = 0,97\text{ mF}$ $C_2^* = 65,17\mu F$ $f_s^* = 49,81\text{ kHz}$ $d_1^* = 0,7; d_2^* = 0,103$ Valor óptimo de la función objetivo $P_{\text{doble-boost}}^* = 4,67\text{ W}$	Valores óptimos de las variables $L_1^* = 47,26\mu H$ $L_2^* = 17,21\mu H$ $C_1^* = 0,56\text{ mF}$ $C_2^* = 68,36\mu F$ $f_s^* = 44,50\text{ kHz}$ $d_1^* = 0,71; d_2^* = 0,11$ Valor óptimo de la función objetivo $P_{\text{doble-boost}}^* = 3,46\text{ W}$
Rizados de corriente y tensión y ancho de banda óptimos $\Delta i_1^* = 0,66\text{ A } (15\% I_1)$ $\Delta i_2^* = 1\text{ A } (25\% I_o)$ $\Delta v_1^* = 0,024\text{ mV } (0,48\% V_1)$ $\Delta v_o^* = 0,12\text{ V } (1\% V_o)$ $BW_1^* = 272,71\text{ rad/s } (0,54\% f_s)$ $BW_2^* = 5,50\text{ krad/s } (11,04\% f_s)$	Rizados de corriente y tensión y ancho de banda óptimos $\Delta i_1^* = 0,50\text{ A } (15\% I_1)$ $\Delta i_2^* = 0,75\text{ A } (25\% I_o)$ $\Delta v_1^* = 29\text{ mV } (0,54\% V_1)$ $\Delta v_o^* = 0,11\text{ V } (0,73\% V_o)$ $BW_1^* = 283,28\text{ rad/s } (0,63\% f_s)$ $BW_2^* = 4,12\text{ krad/s } (9,25\% f_s)$
Eficiencia $\eta^* = 91,13\%$	Eficiencia $\eta^* = 92,84\%$
c)	d)

Tabla 4.8 Resultados obtenidos para el programa geométrico (4.32). Caso doble-boost.

Para las relaciones de transformación (5-10 V) y (3-12 V) la eficiencia obtenida es pequeña respecto a la que se obtenía con el convertidor básico boost, 94,76% y 95,08% respectivamente (tabla 3.9). Así un convertidor multietapa no sería interesante para relaciones de tensión pequeñas. Por este motivo no se analizan los resultados de dichas relaciones cuando se optimiza el ancho de banda.

A partir del programa geométrico (4.33), optimización del ancho de banda de un convertidor doble-boost, se obtiene la solución siguiente:

4.-CONVERTIDORES EN CASCADA

Doble-Boost (1.5 - 12) V.	Doble-Boost (1.5 - 15) V.
Valores óptimos de las variables	Valores óptimos de las variables
$L_1^* = 0,86 \mu H$	$L_1^* = 1,63 \mu H$
$L_2^* = 1,10 \mu H$	$L_2^* = 2,15 \mu H$
$C_1^* = 6,64 \mu F$	$C_1^* = 4,69 \mu F$
$C_2^* = 6,22 \mu F$	$C_2^* = 2,71 \mu F$
$f_s^* = 766,81 kHz$	$f_s^* = 545,50 kHz$
$d_1^* = 0,4; d_2^* = 0,33$	$d_1^* = 0,41; d_2^* = 0,34$
Valor óptimo de las funciones objetivo	Valor óptimo de las funciones objetivo
$BW_1^* = 39,89 krad/s (5,2\% f_s)$	$BW_1^* = 33,89 krad/s (6,21\% f_s)$
$BW_2^* = 40,08 krad/s (5,22\% f_s)$	$BW_2^* = 42,86 krad/s (7,85\% f_s)$
Rizados de corriente y tensión y pérdidas	Rizados de corriente y tensión y pérdidas
$\Delta i_1^* = 0,9 A (15\% I_1)$	$\Delta i_1^* = 0,68 A (10,5\% I_1)$
$\Delta i_2^* = 1 A (25\% I_o)$	$\Delta i_2^* = 0,75 A (25\% I_o)$
$\Delta v_1^* = 0,065 V (1,33\% V_1)$	$\Delta v_1^* = 0,08 V (3,14\% V_1)$
$\Delta v_o^* = 0,28 V (2,33\% V_o)$	$\Delta v_o^* = 0,70 V (4,67\% V_o)$
$P_{doble-boost}^* = 6,78 W$	$P_{doble-boost}^* = 5 W$
Eficiencia	Eficiencia
$\eta^* = 87,6 \% (\eta_{min} = 87,6 \%)$	$\eta^* = 90 \% (\eta_{min} = 90 \%)$
<i>a)</i>	<i>b)</i>

Tabla 4.9 Resultados obtenidos para el programa geométrico (4.33).Caso doble-boost.

Como cabía esperar, el ancho de banda de ambas relaciones de tensión, vistas en la tabla 4.9, ha mejorado respecto los presentados en la tabla 4.8; además, los valores de los componentes siguen dentro del mismo orden de magnitud.

4.2.2.3 Ilustración de los resultados obtenidos. Caso doble-boost

En este apartado se ilustran los resultados, obtenidos en el apartado anterior (correspondiente al caso doble-boost), se muestran para el programa de optimización de la

4.-CONVERTIDORES EN CASCADA

eficiencia (4.32), únicamente para una relación de tensión de 10, cuyos resultados corresponden con los de la tabla 4.8 d.

La figura 4.9, muestra que variaciones respecto a la variable L_1 en torno al alcanzado, $L_1^*=47,26 \mu H$, provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre el rizado de corriente.

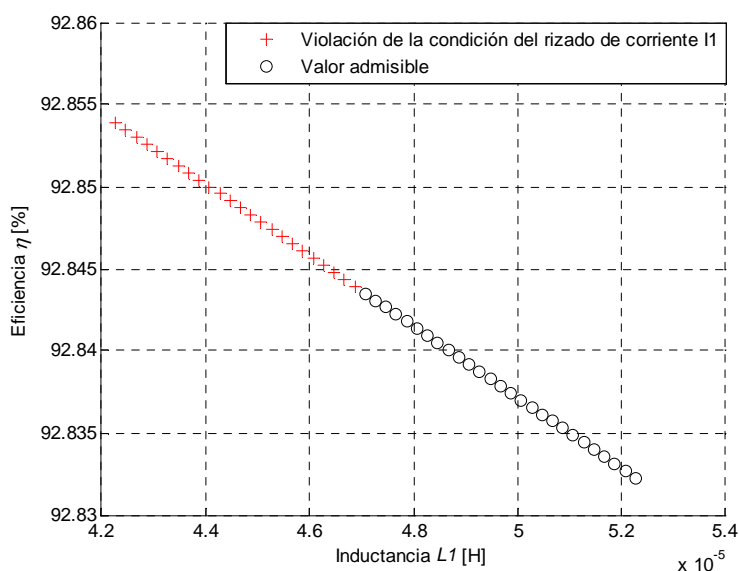


Figura 4.9 Eficiencia respecto variaciones de valores de inductancia alrededor de L_1^* .

De manera similar, se presenta la sección de la función para la variable de diseño de la inductancia L_2 . En la Figura 4.10 se muestran variaciones en torno al valor de la inductancia alcanzado, L_2^* . La gráfica muestra que variaciones en el valor de $L_2^*=17,21 \mu H$ provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre el rizado de corriente de salida.

4.-CONVERTIDORES EN CASCADA

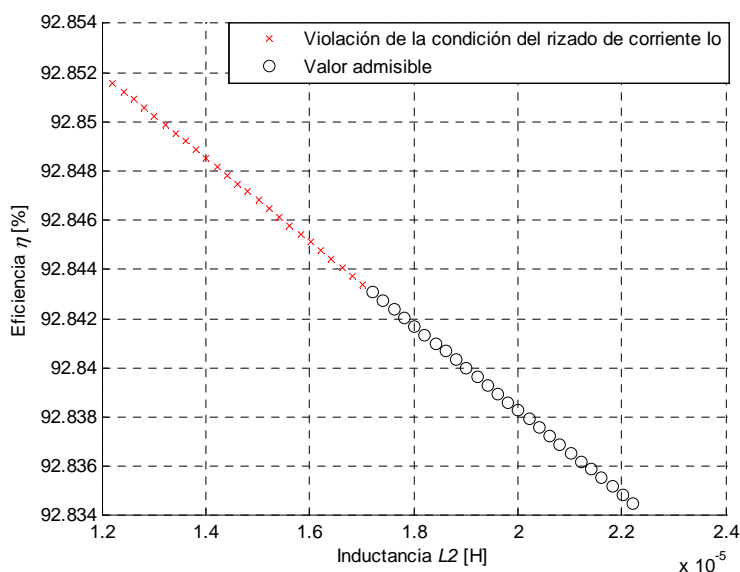


Figura 4.10 Eficiencia respecto variaciones de valores de inductancia alrededor de L_2^* .

Se procede de manera similar para la variable de diseño del condensador C_1 . La siguiente gráfica, figura 4.11, muestra que variaciones en torno al valor del condensador C_1^* tienen poca influencia en la eficiencia, ya que la variación de eficiencia se presenta en el cuarto decimal. La gráfica ilustra el valor de C_1^* ($C_1^* = 0,56 \text{ mF}$) así como los valores donde se viola la restricción impuesta sobre el cero del semiplano derecho de la primera etapa.

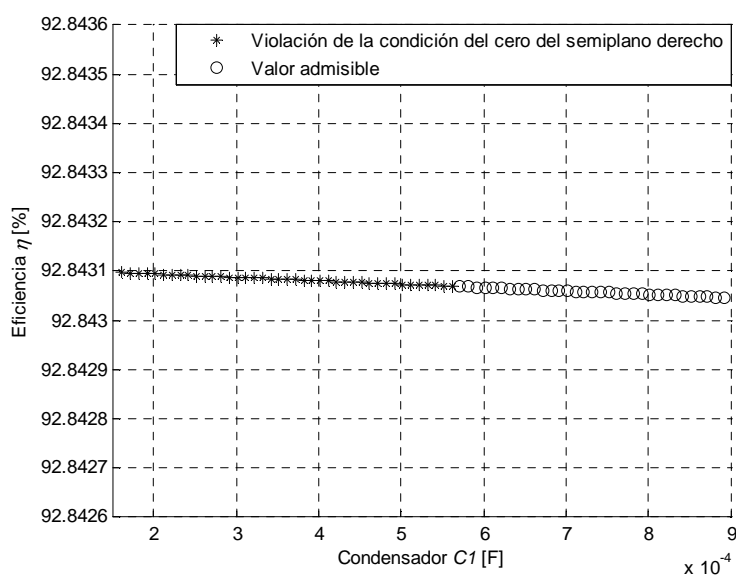


Figura 4.11 Eficiencia respecto variaciones de valores del condensador alrededor de C_1^* .

4.-CONVERTIDORES EN CASCADA

Para la variable de diseño del condensador del filtro C_2 . La gráfica muestra que variaciones en torno al valor de C_2^* tienen una influencia sobre la eficiencia todavía menor que en el caso del condensador C_1 . El primer valor admisible corresponde con el valor óptimo C_2^* ($C_2^*=68,38 \mu F$), los anteriores no cumplen con la restricción impuesta sobre la ubicación del cero del semiplano derecho de la segunda etapa.

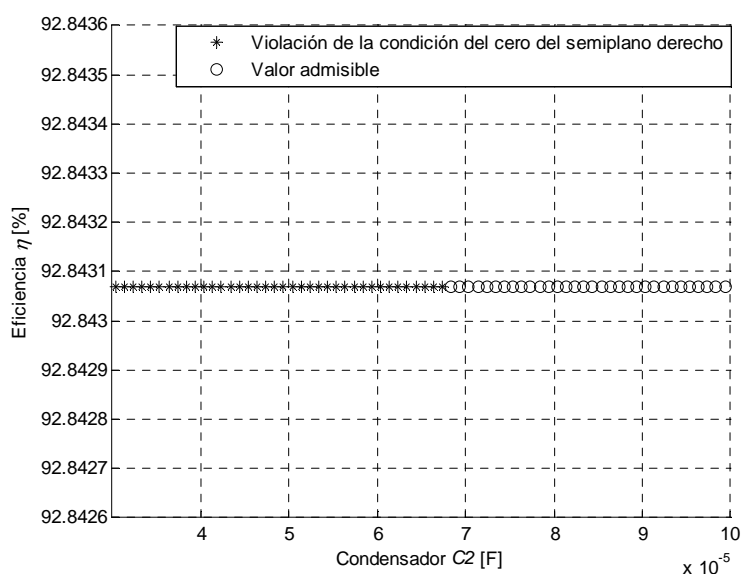


Figura 4.12 Eficiencia respecto variaciones de valores del condensador alrededor de C_2^* .

A continuación, figura 4.13, se muestran variaciones en torno al valor de la frecuencia de conmutación f_s . Las gráficas muestran que variaciones en el valor de f_s^* provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre los rizados de corriente de una o de ambas etapas. Los valores, tanto de la frecuencia de conmutación como de la eficiencia alcanzada, coinciden con los presentados en la tabla 4.8 *d*, siendo $f_s^*=44,5 \text{ kHz}$.

4.-CONVERTIDORES EN CASCADA

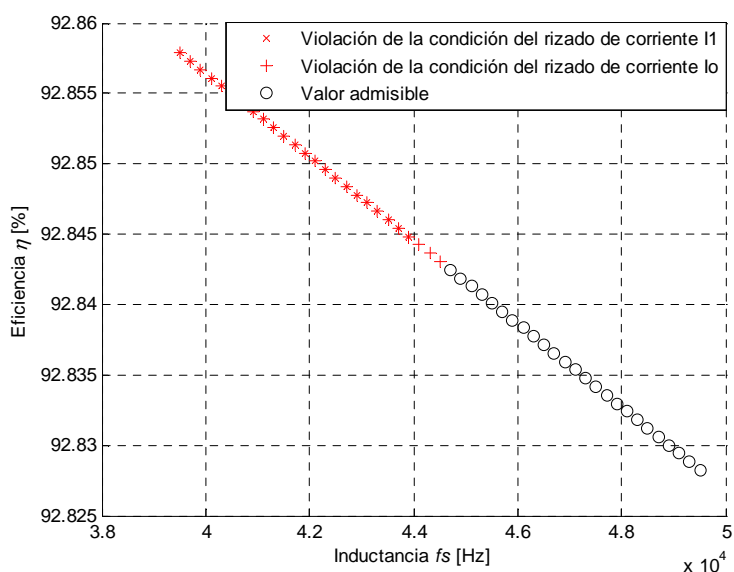


Figura 4.13 Eficiencia respecto variaciones de valores de frecuencia de conmutación alrededor de f_s^* .

Finalmente, en la figura 4.14 se muestra que variaciones del ciclo de trabajo d_2 en torno al alcanzado, $d_2^* = 0,11$, provocan una disminución de la eficiencia o la violación de la restricción impuesta sobre el rizado de corriente de salida de la primera etapa.

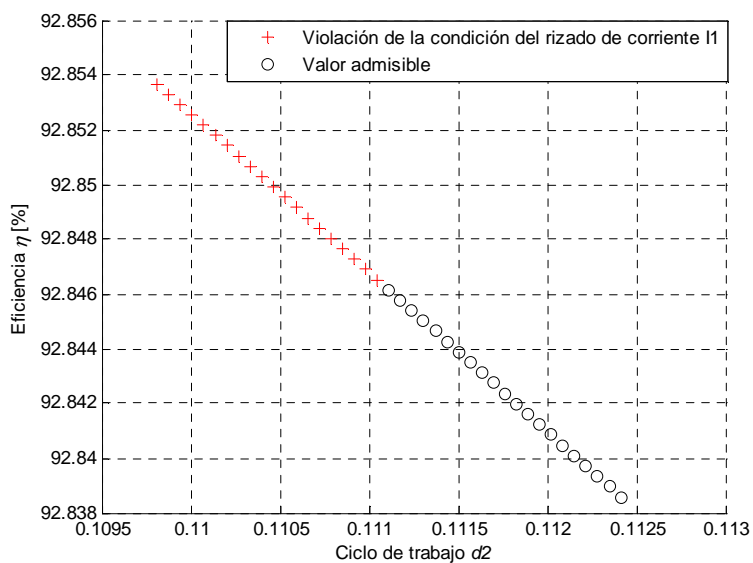


Figura 4.14 Eficiencia respecto variaciones de valores del ciclo de trabajo alrededor de d_2^* .

4.-CONVERTIDORES EN CASCADA

4.3 CONCLUSIONES SOBRE EL DISEÑO ÓPTIMO DE CONVERTIDORES EN CASCADA

A lo largo de este capítulo 4 se ha aplicado la técnica de Programación Geométrica a la optimización de los convertidores en cascada, específicamente el doble-buck y el doble-boost.

En el estudio, se optimiza primero la eficiencia y después el ancho de banda para las mismas relaciones de tensión que en el capítulo anterior. De este modo se pueden comparar los resultados obtenidos en ambos capítulos. Por este motivo, se realizan las gráficas de verificación del óptimo para la misma función objetivo (es decir la maximización de la eficiencia)y para la misma relación tensión que en el capítulo anterior. No se han realizado las gráficas para la función objetivo del ancho de banda aunque supondría, básicamente, la misma tarea.

A través de los valores obtenidos, para las topologías doble-buck, presentados en las tablas 4.3-4.4, para las diversas relaciones de tensión mostradas, se puede afirmar que el óptimo alcanzado empeora a medida que la relación de tensión crece, tal y como sucedía en el capítulo 3, para los casos buck y buck-síncrono (tablas 3.4 y 3.5). La eficiencia alcanzada por el convertidor doble-buck, para todas las relaciones de tensión, es superior a la del convertidor buck; en cambio, la eficiencia alcanzada por el convertidor doble-buck síncrono es, en todas las relaciones, ligeramente inferior a la del convertidor buck-síncrono. A pesar de ello, la diferencia es menor a medida que el ciclo de trabajo crece. En cambio, cuando la función objetivo es el ancho de banda, éste es mejor en el doble-buck síncrono que en el síncrono de una etapa. El ancho de banda empeora a medida que la relación de tensión crece en ambos

4.-CONVERTIDORES EN CASCADA

casos. Cabe mencionar, que el ancho de banda obtenido es mejor en los convertidores buck de doble etapa respecto los de una, también, cuando se optimiza eficiencia.

Análogamente, a través de los valores presentados en la tabla 4.8, topología doble-boost, se muestra que el óptimo alcanzado mejora a medida que la relación de tensión crece, al revés de como sucedía para el convertidor boost (tabla 3.9). Además, para las relaciones de tensión más grandes (1,5-12 V y de 1,5-15 V) el doble-boost obtiene una eficiencia superior (cerca de un 5% más). Es decir, que cuando la relación de tensión es amplia, la eficiencia de las topologías en cascada analizadas es alta. Cuando la función objetivo es ancho de banda, el doble-boost alcanza un óptimo mejor que el boost. Tal y como sucedía para los convertidores reductores, el ancho de banda alcanzado es mejor en el doble-boost que en el boost, también, cuando se optimiza eficiencia. Por lo que las topologías en cascada no solo mejoran los problemas asociados a ciclos de trabajo extremos, propias de las topologías básicas en transformaciones amplias de tensión, sino que, mejoran el ancho de banda y, en algunos casos, también la eficiencia.

CAPÍTULO 5

CONCLUSIONES

En este último capítulo se exponen los resultados obtenidos y las futuras posibles vías de continuación.

5.1 APORTACIONES DE LA TESIS

En esta tesis doctoral se lleva a cabo el estudio del problema de la optimización del diseño de convertidores CC-CC. El estudio se realiza a través de planteamientos que minimizan las pérdidas totales de la topología e imponen restricciones sobre: los rizados (de tensión y de corriente), el ancho de banda, la estabilidad del sistema y las mismas variables de diseño.

Esta formulación se desarrolla como alternativa a los planteamientos iterativos de diseño de convertidores que se han utilizado tradicionalmente para abordar este problema. De este modo se pretenden evitar los inconvenientes que presentan.

En la tesis se ha presentado un nuevo método para el diseño de convertidores CC-CC que optimiza una función objetivo no lineal con restricciones no lineales. En el método, las variables de diseño: inductancias, condensadores y frecuencia de conmutación; son halladas a

5.-CONCLUSIONES

partir de un programa de optimización que no precisa de conocimientos previos para encontrar, con seguridad, el convertidor óptimo.

El modelo desarrollado aborda, en la mayoría de los casos, un problema que consiste en el diseño óptimo de mínimas pérdidas, es decir, máxima eficiencia. Sin embargo, también se presenta, a modo de ejemplo, el diseño óptimo de convertidores maximizando el ancho de banda. Se pretende mostrar así la facilidad con que puede ser modificado el programa de diseño, tanto a nivel de restricciones como de función objetivo. El problema ha sido modelado como un programa de Programación Geométrica para aprovechar las ventajas que ofrece la optimización convexa.

La tesis se estructura en cinco capítulos, que a partir de una introducción en el capítulo 1, avanza revisando conceptos novedosos en el ámbito de los convertidores conmutados y aplicándolos con éxito en diversas topologías.

Así, en el capítulo 2 se revisa la técnica de la Programación Geométrica, presentada por [1.43] y aplicada por [2.38] en electrónica de potencia.

Ya en el capítulo 3, la técnica de PG se utiliza para la optimización de convertidores de potencia CC-CC de segundo orden: buck, boost y buck-boost. Los resultados obtenidos se verifican y se muestra que el convertidor diseñado, en cada caso, es el óptimo.

De igual modo, en el capítulo 4 se aplica la PG a convertidores en cascada, concretamente al doble-buck y al doble-boost. En el mismo capítulo se analizan y comparan los resultados obtenidos con los del capítulo 3, llegando a la conclusión que, para relaciones de trabajo elevadas (diez o superior), se obtiene una mejor eficiencia y ancho de banda en los convertidores en cascada que en los básicos. En cambio, para relaciones menores a las

5.-CONCLUSIONES

mencionadas, la eficiencia es mejor en los convertidores básicos, aunque los convertidores en cascada siguen presentando un mejor ancho de banda.

Las contribuciones más relevantes de esta tesis han permitido desarrollar un trabajo de investigación que ha generado las siguientes publicaciones [5.1-5.5].

5.2 FUTURAS LÍNEAS DE INVESTIGACIÓN

Tal y como se ha mencionado anteriormente, el planteamiento de formulaciones mediante PG para resolver el problema de diseño de convertidores es una línea de investigación nueva, puesto que no se conocen referencias en este ámbito.

Por este motivo, los modelos presentados y las aplicaciones propuestas se encuentran en fase de desarrollo, lo que provoca que todavía se requiera un trabajo de investigación futuro para afianzar este enfoque frente la técnica de diseño de convertidores actual.

En este sentido, es necesario proponer aquellos aspectos que deben ser analizados para continuar con el desarrollo del problema. Los más importantes que aquí se consideran son:

- Analizar otras topologías convertidoras para ver si las expresiones son o pueden transformarse en posinomiales, y así, adaptarse al enfoque propuesto.
- Estudiar problemas con funciones objetivo distintas a las aquí presentadas, pudiéndose valorar problemas de optimización multiobjetivo.
- Plantear formulaciones de las restricciones que permitan considerar diferentes restricciones que pudieran tener en cuenta, por ejemplo, volumen, precio, peso, etc. de los componentes.

5.-CONCLUSIONES

- Realizar un análisis de sensibilidad a las topologías convertidoras, sobre los parámetros y restricciones de diseño que se requiera.
- Desarrollar un estudio exhaustivo sobre el diseño de inductores para incorporarlo al estudio de pérdidas presentado.

REFERENCIAS

CAPÍTULO 1: INTRODUCCIÓN

- [1.1] E. Carroll. “High Power Active Devices”. ABB Switzerland. 2004.
- [1.2] J. Blazquez, J. M. Martín-Moreno. “Tendencias globales del consumo de energía y sus implicaciones sobre las emisiones de gases de efecto invernadero”. Ambient@. 2009.
- [1.3] Climate Savers Computing. [http:// www.climatesaverscomputing.org](http://www.climatesaverscomputing.org).
- [1.4] Alliance to Save Energy. <http://ase.org>.
- [1.5] P. Xu, “Multiphase Voltage Regulator Modules with Magnetic Integration to Power Microprocessors”, Dissertation, VPI&SU, Blacksburg, VA, January 2002.
- [1.6] P. Garcés, “Análisis y control de convertidores CC-CC para módulos reguladores de baja tension”, Tesis Doctoral, URV, Tarragona, Julio 2009.
- [1.7] Angel V.Peterchev, Seth R.Sanders, “Low Conversion Ratio VRM Design”, in Power Electronics Specialists Conference, (PESC 02), pp. 1571-1575, 2002.
- [1.8] Travis Eichhorn, “Boost Converter Efficiency through Accurate Calculations”, in Power Electronics Technology, pp. 30-35, Sep. 2008.

REFERENCIAS

- [1.9] Xunwei Zhou, Thomas G, Fred C. Lee, “Optimization Design for Low Voltage DC-DC Converters”, Applied Power Electronics Conference and Exposition, (APEC'97), pp 612-616, 1997.
- [1.10] J.D. van Wyk, J.J Schoeman, “On total loss Minimisation in Power Controllers for photovoltaic systems”, 1983.
- [1.11] D. Brunelli, C. Moser, L. Thiele, and L. Benini, “Design of a Solar-Harvesting Circuit for Battery less Embedded Systems”, IEEE Transactions on circuits and systems, vol 56, nº11, pp 2519-2528, 2009.
- [1.12] R Modak, Maryam Shojaei, “A Generic Analytical Model of Switching Characteristics for Efficiency-Oriented Design and Optimization of CMOS Integrated Buck Converters”, IEEE International Conference on Industrial Technology, ICIT, pp 1-6, 2009.
- [1.13] D. Brunelli, C. Moser, L. Thiele, and L. Benini, “Ultra High Efficiency of 95% for DC-DC Converter Considering Theoretical Limitation of Efficiency”, TDK Corporation.
- [1.14] Richard Tymerski and Vatché Vorpérian, “Generation and Classification of PWM DC-to-DC Converters”, IEEE Transactions on Aerospace Systems, vol 24, nº 6, pp 743-752, 1998.
- [1.15] D. Maksimovic and S. Cuk, “Switching converters with wide DC conversion range”, IEEE Transactions on power electronics, vol 6, nº1, pp 151-158, 1991.
- [1.16] J.A. Morales-Saldaña, E.E. Carbajal-Gutierrez and J. Leyva-Ramos, “Modelling of Switch-Mode DC-DC Cascade Converters”, IEEE Transactions on Aerospace and Electronics Systems, pp 295-299, 2002.

REFERENCIAS

- [1.17] Raymond B. Ridley, Chen Zhou and Fred Lee, “Application of Nonlinear Design Optimization for Power Converter Components”, in IEEE Transactions on Power Electronics, vol 5, nº1, 1990.
- [1.18] Mehran Mirjafari and Robert S.Balog, “Multi-Objective design optimization of renewable energy system inverters uses descriptive language for components”, IEEE Applied Power Electronics Conference and Exposition (APEC), pp 1838-1845, 2011.
- [1.19] S.Chandrasekaran, S.A Ragon, D.K.Lindner, Z. Gürdal and D. Boroyevich, “Optimization of an aircraft power distribution subsystem”, AIAA Journal of Aircraft, 2002.
- [1.20] V.Yousefzadeh and D.Maksimovic. “Sensorless optimization of dead times in DC-DC converters with synchronous rectifiers”, IEEE Transactions on Power Electronics, vol 21, nº4, pp. 994- 1002, 2006.
- [1.21] Kursun, V.; Narendra, S.G.; De, V.K.; Friedman, “Low-voltage-swing monolithic dc-dc conversion”, IEEE Transactions on Circuits and Systems II: Express Briefs, vol 51, nº5, pp. 241- 248, 2004.
- [1.22] Badstuebner, U.; Biela, J.; Kolar, J.W, 2008, “Power density and efficiency optimization of resonant and phase-shift telecom DC-DC converters”, Applied Power Electronics Conference and Exposition.
- [1.23] Musunuri, S.; Chapman, “Optimization of CMOS Transistors for Low Power DC-DC Converters”, IEEE Power Electronics Specialists Conference, (PESC). pp. 2151-2157, 2005.
- [1.24] Yousefzadeh, V.; Alarcon, E.; Maksimovic, D., “Band Separation and Efficiency Optimization in Linear-Assisted Switching Power Amplifiers”, IEEE Power Electronics Specialists Conference, (PESC), pp. 1-7, 2006.

REFERENCIAS

- [1.25] Gerber, M.; Ferreira, J.A.; Hofsjager, I.W.; Seliger, N., “Interleaving optimization in synchronous rectified DC/DC converters”, IEEE Power Electronics Specialists Conference, (PESC), pp. 4655-4661, 2004.
- [1.26] Takayama T., Maksimovic D., “A power stage optimization method for monolithic DC-DC converters”, IEEE Power Electronics Specialists Conference, (PESC), pp. 1-7, 2006.
- [1.27] Zientarski, J.R.R.; Beltrame, R.C.; Candido, D.B.; Da S. Martins M.L.; Hey, H.L., “Design Methodology for Universal Line Input Boost Power Factor Correction Magnetics”, IET Power Electronics, pp. 715-724, 2011.
- [1.28] Yifeng, W.; Xiangjun, Z.; Dianguo, X.; Zhuang, X.; Chaohui, Y.; Ling, M., “Design Optimisation of the LCsCp Resonant Inverter to Drive 1 kW High-Pressure Sodium Lamps”, IET Power Electronics, pp. 374-383, 2011.
- [1.29] Choi, S.; Agelidis, V.G.; Yang, J.; Coutellier, D.; Marabeas, P., “Analysis, Design and Experimental Results of a Floating-Output Interleaved-Input Boost-Derived DC-DC High-Gain Transformer-Less Converter”, IET Power Electronics, pp.168-180, 2011.
- [1.30] Yuan, X.; Li, Y.; Wang, C., “Objective Optimisation for Multilevel Neutral-Point-Clamped Converters with Zero-Sequence Signal Control”, IET Power Electronics, pp. 755-763, 2010.
- [1.31] Ray, R.N.; Chatterjee, D.; Goswami, S.K., “Reduction of Voltage Harmonics using Optimisation-based Combined Approach”, IET Power Electronics, pp. 334-344, 2010.
- [1.32] Ruiyang Yu, Bryan Man Hay, “Two-stage optimization method for efficient power converter design including light load operation”, IEEE Transactions on Power Electronics, vol 99, 2011.

REFERENCIAS

- [1.33] Seeman, M.D.; Sanders, S.R.: "Analysis and Optimization of Switched-Capacitor DC-DC Converters," IEEE Workshops Computers in Power Electronics, (COMPEL), pp. 216-224, 2006.
- [1.34] Balachandran, S.; Lee, F.C.Y., "Algorithms for Power Converter Design Optimization", IEEE Transactions on Aerospace and Electronic Systems, pp. 422-432, 1981.
- [1.35] Wu, C.J.; Lee, F.C.; Balachandran, S.; Goin, H.L., "Design Optimization for a Half-Bridge DC-DC Converter", IEEE Transactions on Aerospace and Electronic Systems, pp. 497-508, 1982.
- [1.36] Chien, Chen; Lee, "Optimization of the energy-storage inductors for DC-DC Converters", IEEE Transactions on Aerospace and Electronic System, vol 19, n°2, 1983.
- [1.37] Busquets-Monge, S.; Crebier, J. C.; Ragon, S.; Hertz, E.; Boroyevich, D.; Gurdal, Z.; Arpilliere, M.; Lindner, D.K., "Design of a Boost Power Factor Correction Converter using Optimization Techniques", IEEE Transactions on Power Electronics, vol 19, n°6, pp. 1388-1396, 2004.
- [1.38] K Sundareswaran, A.P. Kumar, "Voltage harmonic elimination in PWM AC chopper using genetic algorithm", IEE Proceedings Electric Power Applications, vol 151, n°1, pp. 26-31, 2004.
- [1.39] Neugebauer T.C., Perreault, D.J., "Computer-Aided Optimization of dc/dc converters for automotive applications", IEEE Transactions on Power Electronics, pp. 775-783, 2003.
- [1.40] Jyuo-Min Shyu, Alberto Sangiovanni-Vincentelli, "Optimization-based transistor sizing", Journal of solid-state circuits, pp. 400-409, 2002.

REFERENCIAS

- [1.41] V. Rico-Ramirez, A.W. Westerberg, “Interior point methods for the solution of conditional models”, *Computers and Chemical Engineering*, pp. 375-383, 2002.
- [1.42] A. Nemirovski, “Lectures Notes Interior Point Polynomial time methods in convex Programming”, Georgia Institute of Technology.
- [1.43] Palomar D.P., Cioffi, J.M., Lagunas, M.A, “Joint Tx-Rx Beamforming Design for Multicarrier MIMO Channels: a Unified Framework for Convex Optimization”, *IEEE Transactions on Signal Processing*, pp. 2381-2401, 2003.
- [1.44] H. Hindi, S. Boyd, “Analysis with linear systems with saturation using convex optimization”, *IEEE Proceedings of the Conference on Decision and Control*, pp. 903-908, 1998.
- [1.45] Almir Mutapic, S. Boyd, “Processor speed control with thermal constraints”, *IEEE Transactions on Circuits and systems*, 2009.
- [1.46] Boyd, S. and Vandenberghe, L, “Convex Optimization”, Cambridge University Press, 2004.
- [1.47] Duffin R., Peterson E., Zener C., “Geometric Programming. Theory and Applications”, Wiley, New York, 1967.
- [1.48] Nesterov Y. and Nemirovsky A., “Interior-Point Polynomial Methods in Convex Programming”. *Studies in Applied Mathematics (SIAM)*, vol. 13, 1994.
- [1.49] Stephen Boyd, Lieven Vandenberghe and Michael Grant, “Efficient convex optimization for engineering design”, *IFAC Symposium on Robust Control design*, pp. 14-23, 1994.

REFERENCIAS

- [1.50] A. Allueva. “Problemas Notables en Programación Geométrica Estocástica. Aplicaciones en economía agrarian.” Tesis doctoral. 1989.
- [1.51] S. J. Sadjadi, A. Yousefli and R. Ghezelsoulu, “Optimal pricing for internet service providers: fuzzy geometric programming model”, African journal of business management, vol 5, nº17, pp. 7291-7295, 2011.
- [1.52] Sahidul Islam, “Multi-objective marketing planning inventory model: A geometric programming approach”, Applied Mathematics and Computation, vol 205, pp. 238-246, 2008.
- [1.53] Debdulal Panda, Samarjitkar and Manoranjan Maiti, “Multi item EOQ model with hybrid cost parameters under fuzzy/fuzzy stochastic resource constraints: a geometric programming approach”, Computers and Mathematics with Applications, vol 56, pp. 2970-2985, 2008.
- [1.54] Jerome Le Ny and George J Pappas, “Geometric Programming and mechanism design for air traffic conflict resolution”, American Control Conference, pp. 743-1619, 2010.
- [1.55] Singeresu S. Rao, “Engineering Optimization”, John Wiley & Sons, 1996.
- [1.56] M. Asghar Bhatti, “Practical Optimization Methods”, Springer, 1998.
- [1.57] E. Martens, G. Gielen, “Classification of analog synthesis tools base on their architecture selection mechanisms”, VLSI Journal Integration, vol 41, nº2, 2008.
- [1.58] R. Giral, “Síntesis de estructuras multiplicadoras de tensión basadas en células convertidoras continua-continua de tipo conmutado”, Tesis Doctoral, UPC, Barcelona, 1999.

CAPÍTULO 2: CONCEPTOS PRELIMINARES

- [2.1] Narendra Karmarkar, “A New Polynomial-Time Algorithm for Linear Programming”, ACM symposium on Theory of computing, pp. 302-311, 1984.
- [2.2] Stephen J. Wright, “Primal-dual interior-point methods”, Society for industrial and Applied Mathematics (SIAM), 1997.
- [2.3] D.G. Luenberger, “Linear and Nonlinear Programming”, Springer, 1984.
- [2.4] Pramod Khargonekar and Mario Rotea, “Mixed H_2/H_∞ Control: A convex optimization Approach”, IEEE Transaction on automatic control, vol 36, nº 7, pp. 824-837, 1991.
- [2.5] Isaac Kaminer, Pramod Khargonekar and Mario Rotea, “Mixed H_2/H_∞ Control for Discrete-time Systems via Convex Optimization”, Automatics, vol 29, nº 1, pp. 57-70, 1993.
- [2.6] Lilei Lu, Lihua Yie and Minye Fu, “Optimal control of networked systems with limited communication: a combined heuristic and convex optimization approach”, IEEE Conference on decision and control, vol 2, pp. 1194-1199, 2003.
- [2.7] Mario Sznaier, “An exact solution to general SISO Mixed H_2/H_∞ problems via convex optimization”, IEEE Transactions on automatic control, vol 39, nº 12, pp. 2511-2517, 1994.
- [2.8] C. Olalla, R. Leyva, A. El Aroudi, I. Queinec, “Robust LQR Control for PWM Converters an LMI Approach”, IEEE Transactions on Industrial Electronics, vol 56, nº 7, pp. 2548-2558, 2009.

REFERENCIAS

- [2.9] David Julian, Mung Chiang, Daniel O’Neill and Stephen Boyd, “QoS and Fairness constrained convex optimization of resource allocation for wireless cellular and ad hoc networks”, IEEE INFOCOM, 2002.
- [2.10] Antonio Pascual, Daniel Pérez, Ana I. Pérez and Miguel Ángel Lagunal, “A Robust maximum approach for MIMO communication with imperfect channel state information based on convex optimization”, IEEE Transactions on signal processing, vol 54, n° 1, pp. 346-360, 2006.
- [2.11] Zhi-Quan Luo and Wei Yu, “An introduction to convex optimization for communications and signal processing ”, IEEE Journal on selected areas in communication, vol 24, n° 8, pp. 1426-1437, 2006.
- [2.12] Michael Tillerson, Gokhan Inalhan and Jonathan P. How, “Co-ordination and control of distributed spacecraft systems using convex optimization techniques”, International Journal of Robust and Nonlinear Control, vol 12, pp. 208-242, 2002.
- [2.13] Siddharth Josti and Stephen Boyd, “Sensor selection via convex optimization”, IEEE Transactions on signal processing, vol 57, n° 2, pp. 451-462, 2009.
- [2.14] Srinivasan Murali, Almir Mutapic, David Atienza, Rajesh Gupta, Stephen Boyd and Giovanni de Micheli, “Temperature Aware Processor Frequency Assignment for MPSoCs using convex optimization”, IEEE/ACM international conference on Hardware/software code sign and system synthesis, pp. 111-116, 2007.
- [2.15] Kristian Lindquist and Hakan Hjalmarsson, “Identification for control: adaptive input design using convex optimization”, IEEE Conference on decision and control, pp. 4326-4331, 2001.

REFERENCIAS

- [2.16] Li-jia Chen, Hua-feng Zheng, Jin-fang Zhou, Keng-Shang Chen, “Efficient design of rotary travelling wave oscillator array via geometric programming”, *Journal of Zhejiang University Science A*, vol 10, n° 12, pp. 1815-1823, 2009.
- [2.17] Kibeom Seong, Ravi Narasimhan and John M. Cioffi, “Queue Proportional scheduling via Geometric Programming in Fading Broadcast Channels”, *IEEE Journal on Selected areas in Communications*, vol 24, n°8, pp. 1593-1603, 2006.
- [2.18] Bujar Krasniqui and Christoph F. Mecklenbräuker, “Maximization of the Minimum rate by Geometric Programming for Multiple Users in partial frequency reuse cellular Network”, *Proceedings of VTC-Fall*, 2011.
- [2.19] Mung Chiang, Chee Wei Tan, Daniel Palomar, Daniel O’Neill and David Julian, “Power Control by Geometric Programming”, *Transactions on Wireless Communications*, vol 6, n°7, pp. 2640-2652, 2007.
- [2.20] Grosse, P., Durand, Y., and Feuatrier, P. “Methods for power optimization in SOC-based data flow systems”, *ACM Transactions on Design Automation of Electronic Systems*, vol 14, n°3, 2009.
- [2.21] Shaoxi Wang, Xinzhang Lia, Arthur Yeh and Lihong Zhang, “Analog Layout Retargeting using Geometric Programming”, *ACM Transactions on Design Automation of Electronic Systems*, vol 6, n°4, pp. 1-11, 2011.
- [2.22] Ying-Chieh Chen and Yiming Li, “Temperature-aware floor planning via Geometric Programming”, *Mathematical and Computer Modelling*, vol 51, pp. 927-934, 2010.
- [2.23] Jaskirat Singh, Zhi-Quan Luo and Sachin Sapatneker, “A Geometric Programming – Based Worst case Gate sizing method Incorporating spatial correlation”, *IEEE Transactions*

REFERENCIAS

on Computer-Aided Design of Integrated Circuits and Systems, vol 27, n°2, pp. 295-308, 2008.

[2.24] Yu Ben, El Ghaoui, Polla and Spanos, “Yield-constrained digital circuits sizing via sequential Geometric Programming”, International Symposium on Quality Electronic Design (ISQED), pp. 114-121, 2010.

[2.25] Qiang Liu, George A. Costantinides, Konstantinos Masselos and Peter Y.K. Cheung, “Combining Data Reuse with data-level parallelization for FPGA-Targeted Hardware Compilation: a Geometric Programming Framework”, IEEE Transactions on Computer Aided Design of integrated circuits and systems, vol 28, n°3, pp. 305-316, 2009.

[2.26] Alastair Smith, George A. Costantinides and Peter Y.K. Cheung, “FPGA Architecture Optimization using Geometric Programming”, IEEE Transactions on Computer Aided Design of integrated circuits and systems, vol 29, n°8, pp. 1163-1176, 2010.

[2.27] Hershenson, M.M.; Boyd, S.P.; Lee, T.H., “Optimal design of a CMOS op-amp via geometric programming”, IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, vol.20, no.1, pp. 1-21, 2001.

[2.28] Jing Li, Bo Yang, Qing Dong and Nakatake, “Post-placement STI well width adjusting by Geometric Programming for device mobility enhancement in critical path”, International Symposium on circuits and Systems (ISCAS), pp. 929-932, 2010.

[2.29] J. Singh, V. Nookala, Zhi-Quan Luo and S. Sapatnekar, “Robust gate sizing by Geometric Programming”, Design Automation Conference, pp. 315-320, 2005.

[2.30] Sapatnekar, S.S.; Rao, V.B.; Vaidya, P.M.; Sung-Mo Kang, “An exact solution to the transistor sizing problem for CMOS circuits using convex optimization”. IEEE Transactions

REFERENCIAS

on Computer-Aided Design of Integrated Circuits and Systems, vol.12, nº11, pp. 1621-1634, 1994.

[2.31] Shao-Po Wu; Boyd, S.; Vandenberghe, L., “FIR filter design via semidefinite programming and spectral factorization” IEEE Proceedings of the Decision and Control, vol.1, pp. 271-276, 1996.

[2.32] Lebret, H.; Boyd, S. “Antenna array pattern synthesis via convex optimization”, IEEE Transactions on Signal Processing, vol.45, nº.3, pp. 526-532, 1997.

[2.33] Colleran, D.M.; Portmann, C.; Hassibi, A.; Crusius, C.; Mohan, S.S.; Boyd, S.; Lee, T.H.; Del Mar Hershenson, M, “Optimization of phase-locked loop circuits via geometric programming”, IEEE Proceedings of the Custom Integrated Circuits Conference, pp. 377-380, 2003.

[2.34] Hershenson, Mohan, Boyd, Lee, “Optimization of Inductor Circuits via Geometric Programming”, IEEE Proceedings of Design Automation Conference, pp. 994-998, 1999.

[2.35] L. Vandenberghe, S. Boyd, “Optimizing Dominant Time Constant in RC Circuits”, IEEE Transactions on Computer-Aided design of integrated circuits and systems, vol 17, 1998.

[2.36] Rakhmatov, D., “Battery voltage modelling for portable systems”, ACM Transactions on Design Automation of Electronic Systems, vol 14, nº2, 2009.

[2.37] Dontharaju, S., Tung, S., Cain, J. T., Mats, L., Mickle, M. H., and Jones, A. K, “A design automation and power estimation flow for RFID systems”. ACM Transactions on Design Automation of Electronic Systems, vol 14, nº1, 2009.

REFERENCIAS

- [2.38] S. Boyd, S. Kim, L. Vandenberghe y A. Hassibi, “A tutorial on geometric programming”, Springer Science, pp. 67-127, 2007.
- [2.39] M. Grant, S. Boyd, Y. Ye, CVX: software de MATLAB para programación convexa, 2005.
- [2.40] A. Mutapcic, K. Koh, S.J. Kim, S. Boyd, GGPLAB: toolbox de MATLAB para programación geométrica, 2006.
- [2.41] J. Löfberg, YALMIP: Yet Another LMI Parser, Version 2.4, 2003.

CAPÍTULO 3: CONVERTIDORES BÁSICOS

- [3.1] Robert W. Erickson, “Fundamentals of Power Electronics”, Chapman & Hall, 1997.
- [3.2] R. D. Middlebrook, “Power electronics: topologies, modelling, and measurement”, IEEE Proceeding International Symposium Circuits and Systems, 1981.
- [3.3] S. Cuk, “Basics of switched-mode power conversion: topologies, magnetics, and control, in Advances in Switched-Mode Power Conversion”, Irvine: Teslaco, vol. 2, pp. 279-310, 1981.
- [3.4] R. Severns and G. E. Bloom, “Modern Dc-to-Dc Switch mode Power Converter Circuits”, New York: Van Nostrand Reinhold, 1985.
- [3.5] N. Mohan, T. Undeland, and W. Robbins, “Power Electronics: Converters, Applications, and Design”, 2nd ed., New York: John Wiley & Sons, 1995.
- [3.6] D. M. Mitchell, “Tricks of the Trade: Understanding the Right-Half-Plane Zero in Small-Signal DC-DC Converter Models”, IEEE Power Electronics Society Newsletter, 2001.

REFERENCIAS

- [3.7] Sam Ben-Yaakov y Ilya Zeltser, “The Dynamics of a PWM Boost Converter with Resistive Input”, IEEE Transactions on Industrial Electronics, vol 46, nº3, 1999.
- [3.8] Wilson A. T. Mosfet Current Source Gate Drivers, Switching Loss Modelling and Frequency Dithering Control for MHz switching frequency DC-DC Converters. Queen’s University Kingston, Ontario, Canada, February, 2008.

CAPÍTULO 4: CONVERTIDORES EN CASCADA

- [4.1] R.D. Middlebrook, “Transformerless DC-to-DC Converters with Large Conversion Ratios”, IEEE Transactions on Power Electronics, vol 3, nº4, 1988.
- [4.2] Jindong Zhang, Milan M. Jovanovic y Fred Lee, “Comparison between CCM single-stage and two-stage boost PFC converters”, Applied Power Electronics Conference and Exposition, pp 335-341, 1999.
- [4.3] J. Chen, D. Maksimovic y R. Erickson, “A new low-stress buck-boost converters for universal-input PFC applications”, Applied Power Electronics Conference and Exposition, pp 343-349, 2001.

CAPÍTULO 5: CONCLUSIONES

- [5.1] U. Ribes-Mallada, R. Leyva, P. Garcés, “Evaluación de Topologías Directas para VRM”, Seminario Anual de Automática y Electrónica Industrial (SAAEI), 2010.
- [5.2] U. Ribes-Mallada, R. Leyva, P. Garcés, “Assessment of Direct VRM Topologies”, International Symposium on Circuits and Systems (ISCAS), pp 765-768, 2011.

REFERENCIAS

- [5.3] U. Ribes-Mallada, R. Leyva, P. Garcés, “Sensitivity Analyses in DC-DC Converters Optimal Design”, International Symposium on Industrial Electronics (ISIE), pp 358-364, 2011.
- [5.4] U. Ribes-Mallada, R. Leyva, P. Garcés, “Sensitivity Analyses in Boost Converters Optimal Design”, International Conference Electrical Power Quality and Utilisation (EPQU), pp 1-6, 2011.
- [5.5] U. Ribes-Mallada, R. Leyva, P. Garcés, “Optimization of DC-DC Converters via Geometric Programming”, Mathematical Problems in Engineering, 19 páginas, 2011.
- [5.6] R. Leyva, U. Ribes-Mallada, P. Garcés, J. F. Reynaud, “Design and optimization of buck and double buck converters by means of Geometric Programming”, Mathematics and Computers in Simulation, pp 1516-1530, 2012.

